

261

SIMULAÇÃO LÓGICA VISUAL 3D DE CIRCUITOS INTEGRADOS USANDO MODELOS VRML.
Luciano C. Ost, Leandro S. Indrusiak (Departamento de Informática, PUCRS CAMPUS-II).

O presente projeto trata da pesquisa e desenvolvimento de modelos em três dimensões de circuitos integrados. Esses modelos devem permitir uma visualização completa, através de vários pontos de vista, da estrutura dos circuitos. O uso desses modelos facilita o entendimento da estrutura, que pelo fato de ser construída em vários níveis - um sobre o outro - torna difícil o entendimento a partir da vista superior. Além da estrutura física, é importante que seja modelado o comportamento do circuito. Isso possibilita o entendimento da lógica do circuito, ao simular sua reação de acordo com os estímulos recebidos. Pretende-se utilizar a linguagem VRML para a construção dos modelos. Essa escolha se deu pelo poder da linguagem, que permite a modelagem da estrutura e a integração dessa estrutura com modelos de comportamento criados utilizando linguagens de programação. Além disso, a VRML é utilizada como padrão na rede Internet, tendo implementação disponível dos visualizadores de modelos para a maioria das plataformas de hardware/software. Com o presente projeto pretende-se construir modelos do layout de circuitos integrados que apresentem uma estrutura em três dimensões e que simule o comportamento elétrico apresentado pelos circuitos reais, representando suas funções lógicas (FAPERGS).