

094

ARQUITETURA DE HARDWARE DE BAIXO CUSTO PARA SISTEMAS EM TEMPO-REAL DISTRIBUÍDOS *Charles A. Carvalho, Moisés M. B. Pontremoli, Carlos E. Pereira* (Departamento de Engenharia Elétrica, Escola de Engenharia, UFRGS)

As arquiteturas de *hardware* convencionais, baseadas em um único microprocessador, apresentam como principal inconveniente a sobrecarga causada pela concorrência das atividades do sistema operacional com as atividades da aplicação. Visando superar essa limitação, foi desenvolvida esta arquitetura, que utiliza três microcontroladores comerciais de baixo custo em cada uma de suas Unidades de Processamento (UP's). Um deles cuida das funções de escalonamento de tarefas e da gerência de *timer* (Bloco Administrador), enquanto outro (Bloco de Comunicação) é responsável pelo mapeamento das comunicações entre tarefas internas à UP e também entre diferentes UP's, através do protocolo de comunicação utilizado no barramento industrial. O último microcontrolador (Bloco Principal) se ocupa com as operações associadas à aplicação do usuário. Dessa forma, o peso computacional do sistema operacional fica, na sua maior parte, em processadores diferentes do responsável pelo processamento das tarefas da aplicação, melhorando o desempenho geral do sistema e aumentando seu determinismo temporal, além de permitir a utilização de algoritmos de escalonamento mais complexos e especializados, sem risco de sobrecarga. Testes que visam a validação dessa arquitetura foram realizados, tendo como base uma aplicação que realiza o controle de uma máquina para manufatura de calçados. A inclusão do Bloco Administrador confirmou as expectativas, permitindo significativos aumentos na eficiência e na confiabilidade do sistema, quando comparado com os resultados obtidos em uma versão dessa mesma aplicação que utilizava um único microcontrolador. (CNPq)