

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL  
ESCOLA DE ENGENHARIA  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**RAFAEL VARELA DELLA GIUSTINA**

**ESTUDO E SIMULAÇÃO DE RUÍDO EM CIRCUITOS E  
DISPOSITIVOS MOS**

Porto Alegre

2012

**RAFAEL VARELA DELLA GIUSTINA**

**ESTUDO E SIMULAÇÃO DE RUÍDO EM CIRCUITOS E  
DISPOSITIVOS MOS**

Dissertação de mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, da Universidade Federal do Rio Grande do Sul, como parte dos requisitos para a obtenção do título de Mestre em Engenharia Elétrica.

Área de concentração: Engenharia de Computação

**ORIENTADOR: Prof. Dr. Gilson Inácio Wirth**

Porto Alegre

2012

RAFAEL VARELA DELLA GIUSTINA

## **ESTUDO E SIMULAÇÃO DE RUÍDO EM CIRCUITOS E DISPOSITIVOS MOS**

Esta dissertação foi julgada adequada para a obtenção do título de Mestre em Engenharia Elétrica e aprovada em sua forma final pelo Orientador e pela Banca Examinadora.

Orientador: \_\_\_\_\_

Prof. Dr. Gilson Inácio Wirth, PPGEE- UFRGS

Dr-Ing University of Dortmund, Dortmund, Germany.

Banca Examinadora:

Prof. Dr. Altamiro Amadeu Susin, PPGEE - UFRGS

Doutor pelo Institut National Polytechnique de Grenoble, Grenoble, França.

Prof. Dr. Tiago Roberto Balen, PPGEE - UFRGS

Doutor pela Universidade Federal do Rio Grande do Sul – Porto Alegre, Brasil.

Prof. Dr. Renato Peres Ribas, PGMICRO – UFRGS

Doutor pelo Institut National Polytechnique de Grenoble, Grenoble, França.

Coordenador do PPGEE: \_\_\_\_\_

Prof. Dr. João Manoel Gomes da Silva Jr.

Porto Alegre, novembro de 2012.

## **AGRADECIMENTOS**

Este trabalho contempla o conjunto de resultados obtidos ao longo de dois anos de pesquisa junto ao Laboratório de Prototipação e Testes (LAPROT) da Universidade Federal do Rio Grande do Sul.

Agradeço em especial ao professor e orientador Gilson I. Wirth por compartilhar conhecimentos técnicos e reservar tempo para minha orientação. Também pela compreensão em momentos de ausência. A sua experiência e seus trabalhos de pesquisa tiveram importante impacto em cada parte desta dissertação.

Aos colegas do LAPROT pelo seu auxílio nas tarefas desenvolvidas durante o curso, em especial, Lucas Brusamarello pelo auxílio no desenvolvimento do modelo e dos estudos de caso utilizados nesse trabalho.

Ao PPGEE pela oportunidade de participar deste trabalho de pesquisa, em especial ao professor João Manoel Gomes da Silva Jr. pelo incentivo à minha candidatura ao referido programa de pós-graduação. Ao professor Eric Fabris e aos alunos da disciplina de Projeto de Circuitos Integrados Analógicos pela oportunidade de lecionar sobre assuntos relacionados ao meu trabalho de pesquisa.

Agradeço também à empresa Chemtech por me liberar quando necessário e estimular o gosto pela ciência.

Por fim, agradeço ao meu irmão pelo constante incentivo à conclusão desta dissertação.

## RESUMO

A redução das dimensões dos dispositivos semicondutores para escalas submicrométricas impõe diversos desafios no projeto de circuitos integrados. O impacto das variações intrínsecas afetando parâmetros elétricos cresce em importância à medida que a área dos dispositivos adentra a faixa nanométrica. Dentre essas variações estão flutuações nas tensões e correntes de terminal causadas pelas diferentes formas de ruído intrínseco dos dispositivos MOS. Este trabalho apresenta um estudo sobre o impacto do ruído elétrico no desempenho de circuitos MOS. Um novo modelo para simulação do *Random Telegraph Signal* (RTS) no domínio do tempo é utilizado. Uma metodologia de simulação para contabilizar o ruído térmico em simulações transientes também é proposta. A partir desses modelos de simulação de dispositivos, o trabalho de pesquisa analisa o impacto da variabilidade de parâmetros elétricos em nível de circuito. As simulações focam na caracterização da pureza espectral em osciladores em anel de sinal diferencial. Diversas topologias são apresentadas e posteriormente comparadas em termos do *jitter* no período de oscilação.

**Palavras-chaves:** Engenharia Elétrica. Microeletrônica. Ruído Térmico. Ruído de Baixa Frequência. Confiabilidade de Circuitos Integrados.

## ABSTRACT

The shrinking of semiconductors devices dimensions to submicron scales introduces many challenges in integrated circuit design. The impact of intrinsic variability affecting electrical parameters increases in importance as transistors enter the nanometric range. Among these variations are fluctuations in terminal voltages and currents caused by different forms of intrinsic noise of MOS devices. A new model for Random Telegraph Signal (RTS) simulation in time-domain is utilized. A simulation methodology to account for thermal noise effects in transient simulations is also proposed. Using these simulation models, this research work analyses the impact of electrical noise at circuit level. The simulations focus on the characterization of spectral purity in differential ring oscillators. Different topologies are presented and compared in terms of *jitter* in the period of oscillation.

**Keywords:** Electrical Engineering. Microelectronics. Low-Frequency Noise. Thermal Noise. Reliability of Integrated Circuits.

## SUMÁRIO

<b>AGRADECIMENTOS</b> .....	<b>4</b>
<b>RESUMO</b> .....	<b>5</b>
<b>ABSTRACT</b> .....	<b>6</b>
<b>SUMÁRIO</b> .....	<b>7</b>
<b>LISTA DE ILUSTRAÇÕES</b> .....	<b>8</b>
<b>LISTA DE TABELAS</b> .....	<b>11</b>
<b>LISTA DE ABREVIATURAS</b> .....	<b>12</b>
<b>1 Introdução</b> .....	<b>13</b>
<b>2 Fundamentos de Ruído na Tecnologia MOS</b> .....	<b>16</b>
<b>2.1 Ruído de Baixa Frequência</b> .....	<b>17</b>
<b>2.2 Ruído Térmico</b> .....	<b>24</b>
<b>3 Simulação de Ruído no Domínio do Tempo</b> .....	<b>29</b>
<b>3.1 Simulação de Ruído RTS no Domínio do Tempo</b> .....	<b>29</b>
3.1.1 Resultados das Simulações .....	34
<b>3.2 Simulação de Ruído Térmico no Domínio do Tempo</b> .....	<b>44</b>
3.2.1 Resultados das Simulações .....	49
<b>3.3 Ruído Total</b> .....	<b>55</b>
<b>4 JITTER e Ruído de Fase em Osciladores MOS</b> .....	<b>60</b>
<b>4.1 Ruído em Osciladores</b> .....	<b>61</b>
<b>4.2 Ruído de Fase</b> .....	<b>63</b>
<b>4.3 Jitter em Osciladores</b> .....	<b>65</b>
4.3.1 <i>Jitter</i> Absoluto .....	65
4.3.2 <i>Jitter</i> RMS.....	68
4.3.3 <i>Jitter</i> ciclo-a-ciclo .....	69
<b>5 Estudo de Caso: Oscilador em Anel</b> .....	<b>70</b>
<b>5.1 Osciladores em Anel</b> .....	<b>70</b>
<b>5.1 Revisão Bibliográfica</b> .....	<b>73</b>
<b>5.2 Simulações e Resultados</b> .....	<b>75</b>
5.2.1 Efeito do Ruído na Carga.....	84
5.2.2 Ruído no Par Diferencial.....	85
5.2.3 Ruído no Circuito de Polarização .....	87
<b>5.3 Técnicas de Projeto para a Redução de Ruído em Osciladores em Anel</b> .....	<b>89</b>
<b>6 Conclusão</b> .....	<b>96</b>
<b>REFERÊNCIAS</b> .....	<b>98</b>

## LISTA DE ILUSTRAÇÕES

Figura 1 Representação no domínio do tempo de um sinal sob efeito de ruído branco (u.a.) (SCHEFFER; LAVAGNO; MARTIN, 2005). .....	17
Figura 2 Ilustração de elétrons no canal de um transistor MOS sendo sucessivamente capturados e emitidos por armadilhas. Esse processo provoca flutuações na carga de inversão e, portanto, na corrente de dreno do dispositivo (HAARTMAN; ÖSTLING, 2007). .....	19
Figura 3 Flutuação no domínio do tempo na corrente de dreno causada pelo ruído RTS estacionário em um transistor de 0,35 $\mu\text{m}$ operando na região linear e com corrente de dreno de 1,75 $\mu\text{A}$ (PAVELKA, 2009). .....	20
Figura 4 Densidade espectral de potência do ruído RTS na corrente de um transistor de 0,35 $\mu\text{m}$ operando na região linear e com corrente de dreno de 1,75 $\mu\text{A}$ (PAVELKA, 2009). .....	21
Figura 5 Densidade espectral de potência do ruído $1/f$ medida em um dispositivo de 15 $\mu\text{m}$ (PAVELKA <i>et al.</i> , 2009) como função da corrente de dreno. .....	21
Figura 6 Duas formas de representação de fontes de ruído em um transistor MOS. Em (a) como uma fonte de tensão na porta do transistor; em (b) como uma fonte de corrente entre o dreno e a fonte. ....	22
Figura 7 As duas formas de representação do ruído térmico de um resistor. Primeiro o equivalente Thévenin com uma fonte de tensão em série com o resistor ideal R. Depois o equivalente Norton onde o ruído é representado através de uma fonte de corrente em paralelo com o resistor R. ....	26
Figura 8 Aproximação do nível de Fermi em função da tensão na porta, $V_{gs}$ , e da tensão $V_{bs}$ . .....	34
Figura 9 Circuito básico para as simulações de ruído RTS. ....	36
Figura 10 Curva $I_{ds} \times V_{ds}$ para diferentes valores de $V_{gs}$ em um transistor sem a ação de nenhuma fonte de ruído. ....	36
Figura 11 Curva $I_{ds} \times V_{ds}$ de um transistor afetado pelo ruído RTS de 80 <i>traps</i> durante 10 $\mu\text{s}$ . .....	37
Figura 12 Corrente de um transistor NMOS operando na região de saturação sob o efeito do ruído RTS de 80 <i>traps</i> . ....	38
Figura 13 Corrente de um transistor NMOS operando em saturação sob o efeito do ruído RTS e com $V_{bs}=0,2 \text{ V}$ . ....	39
Figura 15 Corrente de dreno para 3 dispositivos operando em saturação. ....	42
Figura 16 Espectro de potência em escala logarítmica da corrente $I_{ds}$ de um dispositivo ruidoso. ....	43
Figura 17 Trem de pulsos de largura $T=5 \text{ ps}$ e amplitude aleatória seguindo uma distribuição gaussiana para simulação transiente de ruído. ....	46
Figura 18 Efeito do ruído térmico na corrente de dreno em um transistor NMOS a $27^\circ \text{C}$ operando na região de saturação. ....	50



Figura 19 Histograma da corrente de dreno para dois valores de $V_{gs}$ diferentes a $27^{\circ} C$ e $V_{bs}=0.0 V$ . Observa-se que de uma maneira geral o ruído térmico cresce com a tensão na porta. ....	51
Figura 20 Histograma da corrente $I_{ds}$ de um transistor NMOS para três temperaturas diferentes. Pode-se observar o aumento do ruído assim como a degradação da corrente $I_{ds}$ com o aumento da temperatura. ....	52
Figura 21 Valor de $g_{mb}$ para dois valores da tensão $V_{bs}$ . ....	53
Figura 22 Histogramas da corrente de dreno com ruído térmico em função da tensão $V_{bs}$ . ....	53
Figura 23 Densidade espectral de potência para a corrente de dreno de um dispositivo NMOS sob o efeito de ruído térmico em escala logarítmica. ....	54
Figura 24 Corrente de um transistor NMOS operando na saturação a $15^{\circ} C$ . ....	56
Figura 25 Histograma de corrente de dreno para um dispositivo NMOS em saturação a $15^{\circ} C$ . ....	56
Figura 26 Desvio padrão pela corrente média em função da temperatura para 3 dispositivos diferentes. ....	57
Figura 27 Espectro de potência da corrente de dreno de um transistor NMOS em função da temperatura em escala logarítmica. ....	58
Figura 28 Representação da saída de um oscilador com ruído de fase. ....	62
Figura 29 Representação da PSD de um oscilador com ruído de fase. A parte escura representa o ruído de fase por Hz a uma frequência $f_{off}$ da frequência da portadora. ....	64
Figura 30 Representação da densidade espectral de potência unilateral da fase em função da frequência de <i>offset</i> . ....	64
Figura 31 Representação da variação do <i>jitter</i> com o intervalo de observação em escalas logarítmicas. ....	67
Figura 32 Diagrama de blocos da função de transferência de um oscilador. ....	71
Figura 33 Diagrama de blocos do oscilador em anel com sinal diferencial. ....	73
Figura 34 Circuito típico da célula de atraso pra um oscilador em anel de 3 estágios. ....	76
Figura 35 Forma de onda na saída do oscilador e seu histograma sem a influência de nenhuma fonte de ruído. ....	77
Figura 36 Circuito típico de célula de atraso com fontes de ruído térmico e RTS. As conexões do substrato foram omitidas para maior clareza no desenho. ....	78
Figura 37 Sinal de saída do oscilador em anel quando todas as fontes de ruído são consideradas simultaneamente. ....	80
Figura 38 Histograma da saída do oscilador quando todas as fontes de ruído são consideradas. ....	81
Figura 39 Histograma do período na saída do oscilador. ....	81
Figura 41 Histograma do período quando apenas as fontes de ruído térmico são consideradas. ....	82
Figura 42 Célula inversora típica com transistores NMOS <i>diode-connected</i> como carga. As conexões do substrato foram omitidas para maior clareza na imagem. ....	85
Figura 43 Histograma do período quando apenas as fontes de ruído no par diferencial são consideradas. ....	86
Figura 44 Histograma do período quando apenas as fontes de ruído térmico no par diferencial são consideradas. ....	87
Figura 45 Histograma do período quando apenas as fontes de ruído no circuito de polarização são consideradas. ....	88
Figura 46 Histograma do período quando todas as fontes de ruído são consideradas e $V_{bs}=0,2 V$ . ....	90
Figura 47 Forma de onda e histograma dos valores de tensão na saída do oscilador quando $V_{bs}=0,2 V$ . ....	91

Figura 48 Célula inversora típica de um CCO. As conexões do substrato e a as fontes de ruído foram omitidas para maior clareza na imagem.....	92
Figura 49 Histograma da corrente de polarização em uma célula de atraso do CCO e seu valor em função do tempo. ....	93
Figura 50 Célula inversora típica de um oscilador em anel contemplando um circuito de polarização <i>cascode</i> em paralelo com um capacitor. Essa configuração tem como objetivo estabilizar e filtrar a tensão na fonte dos transistores M1 e M2. ....	95

## LISTA DE TABELAS

Tabela 1 Razão do desvio padrão pela média da corrente de dreno para 5 dispositivos diferentes com e sem a ação de FBB.....	40
Tabela 2 Período médio e <i>jitter</i> RMS para 10 simulações distintas.....	83
Tabela 3 Período médio e <i>jitter</i> RMS para 10 simulações distintas com FBB. ....	89
Tabela 4 Período médio e <i>jitter</i> RMS para 10 simulações distintas.....	93
Tabela 5 Resultado médio das simulações na topologia cascode.....	95

## LISTA DE ABREVIATURAS

BSIM: *Berkeley Short-channel IGFET Model*

CA: Corrente Alternada

CCO: *Current Controlled Oscillator*

CMOS: *Complementary Metal-Oxide-Semiconductor*

DC: *Direct Current*

DSM: *Deep Submicron Mosfet*

ITRS: *International Technology Roadmap for Semiconductors*

MOS: *Metal-Oxide-Semiconductor*

MOSFET: *MOS Field Effect Transistor*

PLL: *Phase Locked Loop*

RF: Radiofrequência

RTS: *Random Telegraph Signal*

RMS: *Root Mean Square*

SNR: *Signal to noise ratio*

TBJ: Transistor Bipolar de Junção

VCO: *Voltage Controlled Oscillator*

## 1 INTRODUÇÃO

Nos últimos anos, dispositivos eletrônicos baseados na tecnologia *Metal-Oxide Semiconductor* (MOS) têm sido alvo de grandes avanços. Isso possibilitou a redução das dimensões dos transistores de maneira exponencial, seguindo a popular Lei de Moore (GHIBAUDO *et al*, 1994). A velocidade dos dispositivos, assim como o número de transistores que pode ser integrado em um único chip, aumentou como consequência direta dessa miniaturização. A frequência de relógio dos microprocessadores Intel, por exemplo, passou de 100 kHz no primeiro processador 4004 em 1971 para em torno de 4 GHz em 2007 (INTEL, 2007).

Esse desenvolvimento estimulou o recente crescimento da indústria das comunicações com o uso de dispositivos MOS em aplicações de radiofrequência (RF) e de sinais mistos (JEON *et al*, 2007; ONG *et al*, 2009; McCORQUODALE *et al*, 2003), nicho antes reservado quase que exclusivamente aos transistores bipolares (TBJ). Nesse tipo de aplicação, o nível de ruído tem um papel muito importante porque determina a intensidade do menor sinal que pode ser processado por um circuito. Nesse cenário, os projetos têm de satisfazer especificações cada vez mais arrojadas e as atuais técnicas de projeto têm cada vez mais dificuldade de transformar os avanços da tecnologia de fabricação em avanços no desempenho do circuito. Segundo (BRUSAMARELLO, 2011), as análises *corner-based* e *guard-band* utilizadas nas técnicas de projeto atuais são excessivamente pessimistas e imprecisas, resultando em desperdício de área e de potência.

De uma maneira geral, as fontes de ruído podem ser classificadas de duas formas: ruído intrínseco e interferência. O ruído intrínseco (que contempla os ruídos térmico, *shot* e  $1/f$ ) é inerente aos dispositivos MOS e não pode ser evitado (RAZAVI, 2001). Já as

interferências, como o ruído de acoplamento com o substrato e com a fonte de alimentação, dependem de características específicas da aplicação e são, em geral, minimizadas através de técnicas de projeto. Esse trabalho de mestrado versa exclusivamente sobre as fontes de ruído intrínsecas.

De todas as fontes de ruído, o ruído de baixa frequência, que também é conhecido como ruído  $1/f$  porque sua densidade espectral de potência (PSD) é inversamente proporcional à frequência, ainda tem origem controversa (não há consenso na literatura). Estudos sugerem que em transistores MOS de pequena área esse tipo de ruído é predominantemente causado por *Random Telegraph Signal* (RTS), ou ruído telegráfico aleatório, associado à captura e emissão de cargas em *traps*, ou armadilhas, localizadas no dielétrico de porta ou na interface entre dielétrico e semicondutor (ZANOLLA *et al*, 2010).

O ruído  $1/f$  é um conhecido limitador de performance de dispositivos MOS (GHIBAUDO *et al*, 1994). Em geral, os efeitos das fontes de ruído em um sistema podem ser atenuados limitando-se a largura de banda de operação do circuito. No entanto, o ruído  $1/f$  pode ainda ser modulado para frequências maiores. Nesse caso, o efeito do ruído de baixa frequência aparece junto ao do ruído térmico do canal que é o tipo de ruído dominante em frequências mais altas (JEON, 2007). Esse efeito é particularmente relevante no projeto de osciladores.

O oscilador é um componente crítico em várias aplicações (McCORQUODALE *et al*, 2003; RAZAVI, 1996). Devido à presença de ruído, todo oscilador exibe certa instabilidade na frequência de oscilação. Esse fenômeno é mensurado através de duas métricas equivalentes: o ruído de fase (*phase noise*) e o *jitter*. Os dois diferem pelo fato de que um é representado no domínio da frequência e o outro no do tempo, respectivamente. Ao longo das últimas décadas, alguns modelos analíticos foram desenvolvidos a fim de se prever o ruído de

fase total em osciladores. Esses modelos, entretanto, são baseados em conceitos e aproximações lineares enquanto que osciladores são circuitos essencialmente não lineares. Isso sugere que a análise deste tipo de sistema deva ser feita no domínio do tempo. Quanto aos modelos existentes para análise de *jitter*, a maioria leva em consideração apenas o efeito do ruído térmico na instabilidade da frequência de oscilação e ignora o ruído  $1/f$ . Dessa forma, a falta de técnicas de simulação capazes de quantificar com precisão o *jitter* faz do projeto de osciladores um desafio em particular.

Esta dissertação apresenta uma maneira eficiente de contabilizar os efeitos do ruído térmico e de baixa frequência dos dispositivos MOS através de simulações transientes em nível de circuito (*circuit-level*). A aplicação é feita no projeto de osciladores por meio de um estudo de caso e da comparação com dados experimentais presentes na literatura.

O texto dessa dissertação se organiza da seguinte forma: no capítulo 2 é apresentada uma revisão da teoria de ruído na tecnologia MOS e dos fenômenos físicos envolvidos. Esse capítulo serve como base para as partes subsequentes. No capítulo 3, discorre-se sobre os modelos utilizados para contabilizar os efeitos do ruído térmico e de baixa frequência na simulação transiente, ou seja, no domínio do tempo.

Posteriormente, no capítulo 4, os conceitos de *jitter* e de ruído de fase em osciladores são introduzidos. O *jitter* temporal resultante do ruído  $1/f$  e do ruído térmico em um oscilador diferencial em anel é analisado no capítulo 5. Diferentes técnicas de projeto conhecidas para a concepção de osciladores são empregadas e a pureza espectral é observada no intuito de verificar a adequação dos modelos inseridos no código de simulação com resultados experimentais. A influência de alguns parâmetros de simulação também é analisada e comparada com o que é previsto pela teoria.

Finalmente, no capítulo 6 as conclusões são apresentadas e discutidas.

## 2 FUNDAMENTOS DE RUÍDO NA TECNOLOGIA MOS

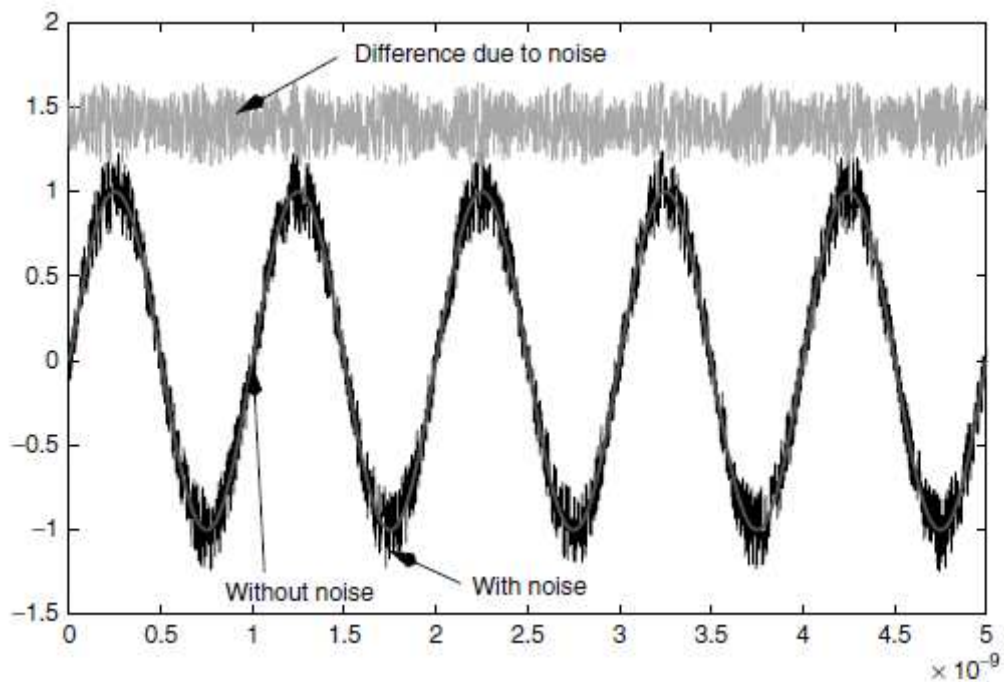
O ruído interfere nos valores instantâneos de tensões e correntes dos circuitos eletrônicos. A corrente de dreno de um transistor MOS, por exemplo, varia com o tempo mesmo quando as tensões nos terminais do dispositivo são mantidas constantes. A Figura 1 ilustra a situação onde um sinal é corrompido por uma fonte de ruído (SCHEFFER; LAVAGNO; MARTIN, 2005). Estas perturbações podem ocorrer devido a vários mecanismos distintos. Em geral (HAARTMAN; ÖSTELING, 2007), consegue-se discriminar o ruído originário de fontes externas (acoplamento eletromagnético, circuitos adjacentes, eletrostática etc.) do gerado internamente nos dispositivos eletrônicos (ruído térmico,  $1/f$ , ruído *shot* etc.). Essa dissertação trata exclusivamente desta última variedade de ruído.

Por causa de sua natureza aleatória, o ruído nunca pode ser completamente eliminado. Por conseguinte, acaba determinando o menor nível de sinal que pode ser processado com qualidade aceitável por um circuito (RAZAVI, 2001). Projetistas analógicos lidam constantemente com esse problema tendo em vista o melhor compromisso entre velocidade, potência dissipada e linearidade. Esse capítulo discute algumas das fontes de ruído mais importantes da tecnologia MOS, tidas como as principais responsáveis pela variabilidade temporal de parâmetros elétricos. Destaca-se o ruído de baixa frequência em transistores MOS submicrométricos. Como será discutido mais adiante nesse trabalho, o ruído de baixa frequência é o resultado da superposição de diferentes fontes de ruído RTS. O ruído RTS se manifesta através da oscilação discreta da corrente de dreno devido à captura e emissão de elétrons em estados de energia presentes na interface ou no óxido de porta.

Num segundo momento, especial atenção é dada ao ruído térmico presente no canal dos dispositivos MOS. Esse é o tipo de ruído mais bem caracterizado dentro da tecnologia



MOS e é alvo de pesquisas desde os primórdios da indústria dos semicondutores. O ruído térmico está presente em todo tipo de condutor e geralmente determina o nível mínimo de ruído presente em um circuito.



**Figura 1** Representação no domínio do tempo de um sinal sob efeito de ruído branco<sup>1</sup> (u.a.) (SCHEFFER; LAVAGNO; MARTIN, 2005).

## 2.1 RUÍDO DE BAIXA FREQUÊNCIA

O ruído de baixa frequência em transistores MOS tem atraído muita atenção nas últimas décadas devido ao fato de que é inversamente proporcional à área do dispositivo (van der WEL *et al.*, 2003; HAMID; MURRAY; ROY, 2008). Também conhecido como ruído *flicker* ou ruído  $1/f$ , esse tipo de ruído é predominante em frequências mais baixas e é um grande limitador de desempenho de aplicações analógicas e digitais. Estudos recentes mostram flutuações de até 60% no valor da corrente de dreno de um MOSFET funcionando na temperatura ambiente por causa do ruído de baixa frequência (BU *et al.*, 2000). Ainda não

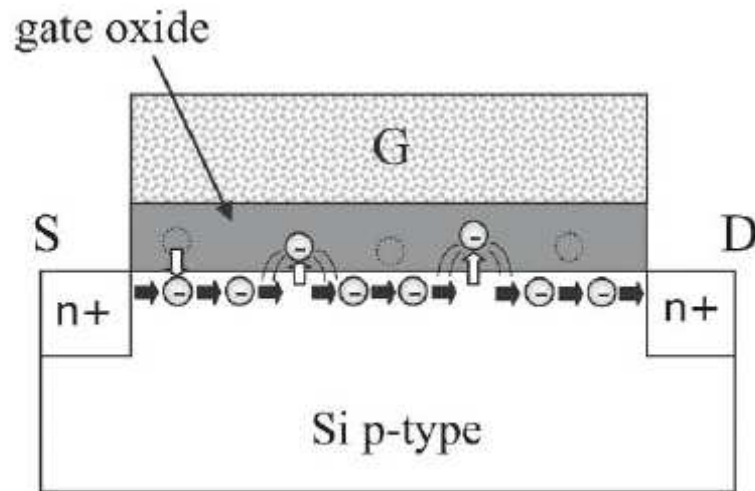
<sup>1</sup> Ruído Branco: sinal que possui densidade espectral de potência constante para todas as frequências.

existe um consenso sobre o mecanismo físico responsável por esse tipo de ruído. Duas teorias, porém, são as mais populares (PAVEK *et al*, 2009). A primeira, afirma que este tipo de ruído é proveniente de flutuações no número de portadores no canal próximo à interface com o óxido de porta devido ao ruído telegráfico aleatório, ou RTS. A segunda atribui o espectro  $1/f$  a flutuações na mobilidade dos portadores.

Em transistores com a área do canal inferior a  $1 \mu\text{m}^2$ , no entanto, é amplamente aceito que o ruído de baixa frequência é causado predominantemente pela superposição de diversos sinais RTS com diferentes constantes de tempo (MARTIN *et al*, 1998; MIHAILA, 2001; HAARTMAN; ÖSTLING, 2007). Por esse motivo, o ruído RTS e o ruído  $1/f$  serão tratados como sinônimos doravante nesse trabalho.

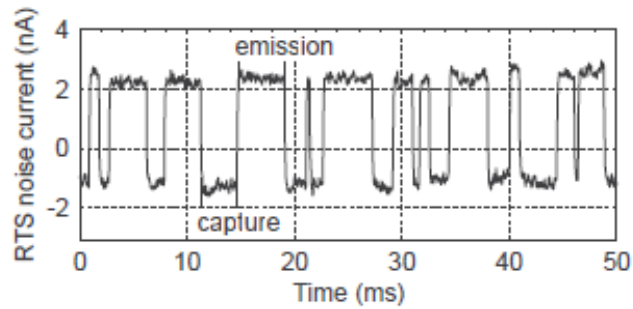
O ruído RTS é causado pela sucessiva emissão e captura de elétrons por armadilhas, ou *traps*, na interface  $S_i - S_iO_2$ . A Figura 2 ilustra esse processo. Em geral, um transistor possui vários *traps*. O número  $N_{tr}$  de armadilhas presentes na interface com o óxido de porta segue uma distribuição de Poisson (BRUSAMARELLO; WIRTH; da SILVA, 2009). O ruído RTS é bastante sensível à temperatura e às condições de polarização do transistor tendo em vista que o nível de Fermi e a densidade de portadores têm forte impacto nas características do ruído (PAVELKA *et al.*, 2009).

O ruído RTS se manifesta nos terminais do dispositivo como flutuações discretas na corrente de dreno,  $I_{ds}$ . A Figura 3 mostra a amplitude dessas oscilações relativas à corrente de dreno em um dispositivo de  $0,35 \mu\text{m}$  operando na região linear. O número de níveis discretos da corrente  $I_{ds}$  depende do número de *traps* presentes no dispositivo (HAMID; MURRAY; ROY, 2008).



**Figura 2 Ilustração de elétrons no canal de um transistor MOS sendo sucessivamente capturados e emitidos por armadilhas. Esse processo provoca flutuações na carga de inversão e, portanto, na corrente de dreno do dispositivo (HAARTMAN; ÖSTLING, 2007).**

A captura e a emissão de elétrons por um *trap* é um processo de Poisson simples. Na literatura, usualmente utiliza-se  $\tau_c$  para designar a constante de tempo associada ao processo de captura de um elétron por uma armadilha. Isto é, a constante  $\tau_c$  corresponde ao tempo médio anterior à captura de um elétron. Em outras palavras,  $\tau_c$  é o tempo médio em que o *trap* está vazio (estado *untrapped*). Analogamente,  $\tau_e$  é a constante de tempo associada à emissão de um elétron por um *trap* representando, portanto, o tempo médio de ocupação do *trap* (estado *trapped*). No caso especial onde  $\tau_e$  e  $\tau_c$  são constantes, diz-se que o ruído RTS é estacionário; quando esses parâmetros variam periodicamente, o ruído é dito ciclo-estacionário.



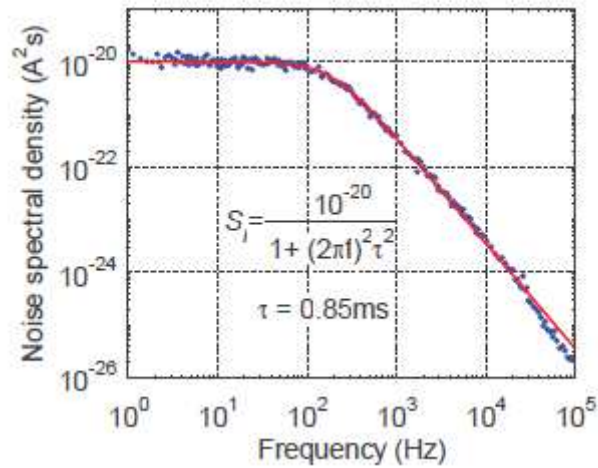
**Figura 3** Flutuação no domínio do tempo na corrente de dreno causada pelo ruído RTS estacionário em um transistor de  $0,35\ \mu\text{m}$  operando na região linear e com corrente de dreno de  $1,75\ \mu\text{A}$  (PAVELKA, 2009).

Até recentemente, modelos para o ruído RTS eram desenvolvidos somente no domínio da frequência. Pode-se demonstrar que a densidade espectral de potência (PSD) do ruído RTS correspondente a um único *trap* tem a forma de uma Lorentziana (WIRTH; SILVA; BREDERLOW, 2007; PAVELKA *et al.*, 2009). Sendo  $A$  a amplitude dos pulsos na corrente  $I_{ds}$  e  $\tau_e$  e  $\tau_c$  as constantes de tempo do processo de Poisson de emissão e captura, respectivamente, a expressão analítica para a PSD do ruído RTS assume a forma da (HAARTMAN; ÖSTLING, 2007; WIRTH *et al.*, 2005):

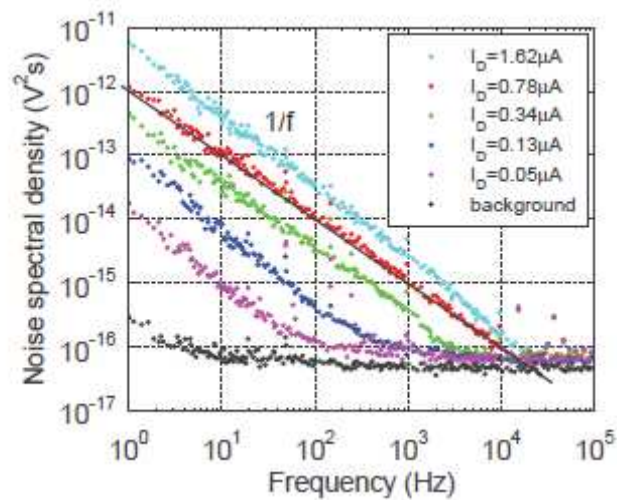
$$S_I(f) = \frac{1}{f_i} \frac{A^2}{\left[1 + \left(\frac{f}{f_i}\right)^2\right]} \quad (1)$$

onde  $f_i = 1/\tau_e + 1/\tau_c$  é a frequência de *corner* a partir da qual o espectro do ruído RTS começa a decair. A Figura 4 mostra medidas experimentais obtidas através de um analisador de espectro (PAVELKA *et al.*, 2009) da PSD do ruído RTS junto com a sua curva de ajuste e sua expressão teórica. Segundo (MCWHORTER, 1957), a densidade espectral de potência do ruído  $1/f$  é resultante da superposição de diversas *Lorentzianas* com diversas frequências de

corner,  $f_i$ , diferentes. A Figura 5 mostra a PSD do ruído  $1/f$  medido na tensão de uma carga resistiva em função da frequência e da corrente de dreno.



**Figura 4** Densidade espectral de potência do ruído RTS na corrente de um transistor de  $0,35\ \mu\text{m}$  operando na região linear e com corrente de dreno de  $1,75\ \mu\text{A}$  (PAVELKA, 2009).



**Figura 5** Densidade espectral de potência do ruído  $1/f$  medida em um dispositivo de  $15\ \mu\text{m}$  (PAVELKA *et al.*, 2009) como função da corrente de dreno.

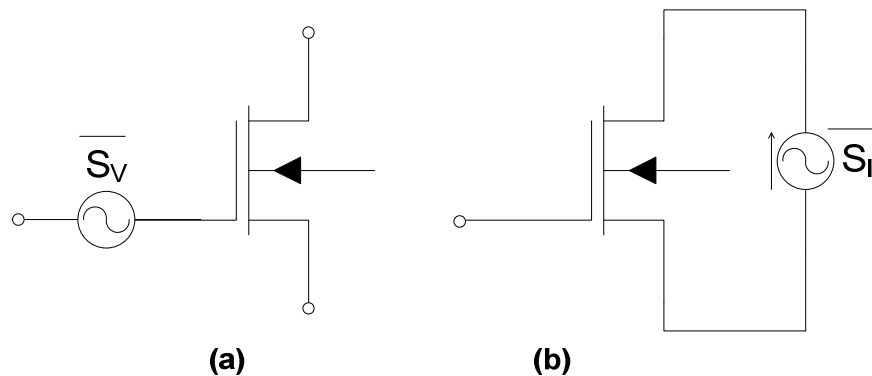
Atualmente, os modelos de ruído presentes nas ferramentas comerciais de simulação são expressos no domínio da frequência. A PSD do ruído  $1/f$  assume a forma geral (HAARTMAN; ÖSTELING, 2007):

$$S_I(f) = \frac{K \cdot I^\beta}{f^\gamma} \quad (2)$$

onde  $K$  é uma constante e  $\beta$  é um expoente de corrente;  $\gamma$  é uma constante próxima da unidade, usualmente entre 0,7 e 1,3. No modelo BSIM4 (HU, 2010), os efeitos do ruído de baixa frequência são modelados através de uma fonte de corrente entre o dreno e a fonte de um transistor ideal (sem ruído), como representado na Figura 6(b). Alternativamente, pode-se também representar o ruído como uma fonte de tensão equivalente na porta do transistor, como ilustrado na Figura 6(a). A relação entre as duas PSD é dada por:

$$S_I(f) = gm^2 S_V(f) \quad (3)$$

onde  $gm$  é a transcondutância do canal.



**Figura 6** Duas formas de representação de fontes de ruído em um transistor MOS. Em (a) como uma fonte de tensão na porta do transistor; em (b) como uma fonte de corrente entre o dreno e a fonte.

O modelo padrão utilizado pelo BSIM4 para o cálculo do ruído  $1/f$  é um modelo unificado que leva em consideração a flutuação de carga e da mobilidade no canal referente à captura e emissão de elétrons em armadilhas presentes no óxido de porta

(trapping/detrapping). A densidade espectral de potência total do ruído de baixa de frequência na corrente é expressa por (HU, 2010):

$$S_{Id}(f) = \frac{S_{Id,inv}(f) \times S_{Id,subt}(f)}{S_{Id,inv}(f) + S_{Id,subvt}(f)} \quad (4)$$

Onde o termo  $S_{Id,subvt}(f)$  representa a PSD do ruído nas regiões de acumulação e depleção e é calculado de acordo com:

$$S_{Id,subvt}(f) = \frac{NOIA \cdot k_B T \cdot I_{ds}^2}{W_{eff} L_{eff} f^{EF} N^{*2} \cdot 10^{10}} \quad (5)$$

Já  $S_{Id,inv}(f)$  é a PSD do ruído nas regiões de inversão, onde a tensão na porta é superior à tensão de limiar,  $V_t$ . A expressão que modela o ruído nessa região de operação é dada por:

$$\begin{aligned} S_{Id,inv}(f) &= \frac{k_B T q^2 \mu_{eff} \cdot I_{ds}}{C_{oxe} \cdot (L_{eff} - 2 \cdot LINTNOI)^2 A_{bulk} f^{EF} \cdot 10^{10}} \\ &\times \left( NOIA \cdot \log\left(\frac{N_0 + N^*}{N_l + N^*}\right) + NOIB \cdot (N_0 + N_l) - \frac{NOIC}{2} (N_0^2 + N_l^2) \right) \\ &+ \frac{k_B T \cdot I_{ds}^2 \cdot \Delta L_{clm}}{W_{eff} \cdot (L_{eff} - 2 \cdot LINTNOI)^2 f^{EF} \cdot 10^{10}} \cdot \frac{NOIA + NOIB \cdot N_l + NOIC \cdot N_l^2}{(N_l + N_0)^2} \end{aligned} \quad (6)$$

Nas equações (5) e (6),  $\mu_{eff}$  é a mobilidade efetiva,  $L_{eff}$  e  $W_{eff}$  são o comprimento e a largura efetivos do canal, respectivamente. O parâmetro  $N_0$  é a densidade de carga na fonte e  $N_l$  a densidade de carga no dreno.  $N^*$  é a densidade de carga no canal devido à tensão térmica,  $k_B T$ , e  $\Delta L_{clm}$  é um termo de redução de comprimento do canal devido a um efeito de

canal curto chamado *channel length modulation*<sup>2</sup> (CLM). Os termos NOIA, NOIB e NOIC são parâmetros do modelo de simulação do ruído flicker. O termo LINTNOI é um parâmetro de redução do comprimento do canal utilizado no modelo de simulação do ruído. O leitor interessado é encorajado a consultar o manual do modelo BSIM4 (HU, 2010) para uma descrição detalhada de cada parâmetro envolvido no modelo.

O modelo descrito acima possui boa concordância com resultados experimentais (HAARTMAN; ÖSTLING, 2007). No entanto, para o projeto de circuitos com ponto de operação dinâmico, onde a análise de pequenos sinais não é válida, um modelo de ruído RTS no domínio do tempo para simulações transientes é mais apropriado. Nesse trabalho, um modelo dinâmico dependente do tempo que leva em consideração o valor das tensões de polarização a cada passo de simulação foi utilizado. Conseqüentemente, as constantes de tempo,  $\tau_e$  e  $\tau_c$ , assim como as probabilidades de captura e emissão, variam em função do tempo. Os detalhes do modelo assim como da implementação são apresentados no Capítulo 3.

## 2.2 RUÍDO TÉRMICO

O ruído térmico é o objeto de diversas pesquisas desde o surgimento da indústria de semicondutores. Segundo (TSIVIDIS, 2004), é o tipo de ruído melhor caracterizado na tecnologia MOS. Também conhecido como ruído Johnson ou ruído Nyquist, esse tipo de ruído é causado pelo movimento aleatório de elétrons em um material. Essa agitação dos portadores ocorre por causa da temperatura e se manifesta na forma de flutuações na tensão medida entre as extremidades de um condutor, mesmo quando não há sinais externos sendo aplicados. O ruído térmico também é por vezes chamado de ruído branco porque sua

---

<sup>2</sup> *Channel Length Modulation*: corresponde ao estrangulamento da região de inversão do canal para grandes tensões entre dreno e a fonte dreno. O resultado disso é um aumento na corrente de dreno com aumento da tensão e diminuição da resistência de saída.



densidade espectral de potência assume um valor constante por quase todo o espectro. No entanto, é importante frisar que a PSD do ruído térmico não é constante para todas as frequências e, teoricamente, começa a decair para frequências muito altas (acima de 1 THz). Caso contrário, a potência do ruído seria infinita, o que não faz sentido fisicamente.

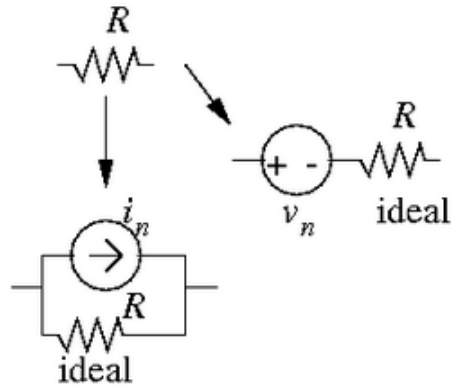
O ruído térmico existe para todo resistor ou parte resistiva de um dispositivo, mesmo sem tensões de polarização sendo aplicadas, e determina o limite mínimo do ruído em um circuito elétrico. Supondo um condutor com resistência  $R$  a uma temperatura  $T$  absoluta e diferente de zero, a densidade espectral de potência da corrente de ruído pode ser dada por (TSIVIDIS, 2004):

$$S_i(f) = \frac{4k_B T}{R} = i_n^2 \quad (7)$$

onde  $k_B$  é a constante de Boltzmann ( $1.38 \times 10^{-23} \text{ V} \cdot \text{C}/\text{K}$ ). A densidade espectral de potência da corrente de ruído,  $S_i(f)$  tem unidade  $\text{A}^2/\text{Hz}$  e representa a corrente média quadrática em uma largura de 1 Hz no espectro. A fonte de ruído calculada pela Equação (7) é representada como uma fonte de corrente em paralelo com um resistor ideal (sem ruído) criando um circuito equivalente de Norton. O ruído térmico de uma resistência também pode ser representado pelo seu equivalente de Thévenin através de uma fonte de tensão em série com uma resistência ideal. Nesse caso, a densidade espectral de potência da fonte de ruído é dada pela seguinte expressão:

$$S_v(f) = 4k_B T \cdot R = v_n^2 \quad (8)$$

A PSD da tensão de ruído,  $S_v(f)$  tem unidade  $\text{V}^2/\text{Hz}$  e representa, analogamente ao seu equivalente Norton, a tensão média quadrática disponível em um 1 Hz. A Figura 7 ilustra essas duas representações.



**Figura 7** As duas formas de representação do ruído térmico de um resistor. Primeiro o equivalente Thévenin com uma fonte de tensão em série com o resistor ideal  $R$ . Depois o equivalente Norton onde o ruído é representado através de uma fonte de corrente em paralelo com o resistor  $R$ .

Para circuitos com mais de uma fonte de ruído, as expressões expostas acima podem ser convenientemente utilizadas para a soma do ruído de fontes não correlacionadas. Entretanto, no projeto de circuitos integrados geralmente especifica-se um valor RMS (*Root Mean Square*) para o ruído, calculado como mostrado abaixo:

$$\overline{i_n^2} = i_{nrms}^2 = \sqrt{i_n^2 \cdot \Delta f} \quad (9)$$

$$\overline{v_n^2} = v_{nrms}^2 = \sqrt{v_n^2 \cdot \Delta f} \quad (10)$$

Onde  $\Delta f$  é a largura de banda do circuito. O ruído térmico é inevitável e inerente a todo tipo de condutor. Porém, as expressões (9) e (10) mostram que porções de frequência não utilizadas da largura de banda causam ruído desnecessário. Portanto, a primeira medida de projeto para redução do ruído é manter a largura de banda estreita, suficiente apenas para passar o sinal de interesse em uma determinada aplicação.

Em transistores MOS, o ruído térmico é analisado integrando-se o ruído associado a um elemento resistivo ao longo do canal. A expressão da PSD do ruído térmico referido à corrente de dreno,  $S_{id}$ , é dada por (BINKLEY, 2008):

$$S_{Id} = 4k_B T \cdot \frac{\mu_{eff}}{L^2} \cdot Q_{inv} \quad (11)$$

onde  $\mu_{eff}$  é a mobilidade efetiva,  $L$  é o comprimento físico do canal e  $Q_{inv}$  é a carga total na camada de inversão. Para um transistor operando na região de saturação, onde  $V_{ds} > V_{gs} - V_t$ , e na região linear, onde  $V_{ds} < V_{gs} - V_t$ , a PSD do ruído térmico na corrente de dreno, pode ser calculada através de:

$$S_{Id} = 4k_B T \cdot \Gamma \cdot (gm + gmb + gds) = 4k_B T \cdot \Gamma gms \quad (12)$$

onde a transcondutância total da fonte,  $gms$ , é dada por  $gms = (gm + gmb + gds)$ , e  $gm = \partial I_D / \partial V_{gs}$ ,  $gmb = \partial I_D / \partial V_{bs}$  e  $gds = 1/r_{ds} = \partial I_D / \partial V_{ds}$ . Para um transistor operando em saturação, o valor da transcondutância  $gds$  é desprezível já que a corrente de dreno praticamente não varia com a tensão  $V_{ds}$ <sup>3</sup>. Nessa região de operação, somente as transcondutâncias  $gm$  e  $gmb$  contribuem de maneira significativa para o ruído. Para o transistor operando na região linear (ou de triodo), onde  $V_{ds} \ll V_{gs} - V_t$ ,  $gds$  tem valor dominante sobre  $gm$  e  $gmb$ . Nessa região de operação, o transistor assume praticamente o papel de um resistor. Por consequência, a Equação (12) é simplificada e torna-se essencialmente idêntica à Equação (7) que calcula o ruído térmico em uma carga resistiva. Nesse caso, a resistência entre o dreno e a fonte,  $r_{ds} = 1/g_{ds}$ , substitui  $R$  na expressão e o termo  $\Gamma = 1$ . A letra grega  $\Gamma$  é utilizada para que haja distinção do fator  $\gamma$ , que é o fator de efeito de corpo (BINKLEY, 2008). O termo  $\Gamma$  relaciona o ruído térmico na saturação com

---

<sup>3</sup> Na realidade, em dispositivos MOS muito pequenos a corrente de dreno ainda aumenta com a tensão  $V_{ds}$  mesmo com  $V_{ds} > V_{dsat}$ . Isso acontece por causa dos chamados efeitos de canal curto, resultantes da miniaturização dos dispositivos semicondutores e da diminuição do comprimento de canal. Esses efeitos não são tratados nesse trabalho de mestrado.

$gm$  no ponto de operação. Desprezando-se todos os efeitos de canal curto (saturação da velocidade de portadores, *Channel Length Modulation*, *Hot Carrier Injection* etc), o fator  $\Gamma$  assume o valor de  $1/2$  na inversão fraca e  $2/3$  na saturação.

As equações (11) e (12) para o cálculo do ruído térmico em transistores MOS sugerem que toda análise seja feita no domínio da frequência. As equações do modelo BSIM4 para simulações SPICE igualmente fornecem a PSD do ruído térmico como resultado de uma análise de pequenos sinais (HU, 2010). Analogamente ao caso do ruído  $1/f$ , os efeitos do ruído são modelados como uma fonte de corrente entre o dreno e a fonte do transistor. Essa abordagem é inapropriada para uma análise de circuitos onde o ponto de operação dos transistores é variável. A mudança do ponto de operação por causa de grandes oscilações nas tensões de polarização, por exemplo, invalida a análise de pequenos sinais. Como consequência direta desse fato, a análise desse tipo de circuito e de suas fontes de ruído deve ser feita no domínio do tempo com a utilização de simulações transientes.

Alguns simuladores, como o NGSPICE, permitem que o usuário defina fontes independentes de tensão ou de corrente a fim de contabilizar o efeito do ruído durante uma simulação transiente. Essas fontes tem amplitude aleatória e seguem uma distribuição de probabilidade determinada pelo usuário dependendo do tipo de ruído que se quer simular. Entretanto, essas fontes de ruído não são função das tensões de polarização e podem conduzir a resultados errados. Nesse trabalho, os efeitos do ruído térmico são modelados no domínio do tempo e computados através de variações momentâneas na tensão  $V_i$  dos transistores. As modificações necessárias foram inseridas diretamente no código de simulação modelo BSIM4. O Capítulo 3 descreve os detalhes da implementação assim como apresenta os resultados obtidos.

### 3 SIMULAÇÃO DE RUÍDO NO DOMÍNIO DO TEMPO

As dimensões e a complexidade dos dispositivos fabricados nas tecnologias atuais tornam obsoleto o modelo quadrático que descreve a corrente de dreno de um transistor MOS. No entanto, pode-se inferir a partir desse modelo que os efeitos das fontes de ruído presentes nos dispositivos podem ser simulados alterando-se apropriadamente a tensão de limiar  $V_t$ . Alguns simuladores elétricos existentes no mercado permitem que o projetista especifique desvios na tensão  $V_t$  do transistor durante a fase de concepção do circuito. Essa variação da tensão de limiar, contudo, não depende do tempo nem das condições de polarização do dispositivo. Conseqüentemente, apesar de ser muito popular, essa abordagem serve apenas para simular flutuações estáticas em parâmetros elétricos provenientes do processo. Essas variações podem ser frutos de gradientes de temperatura ou imperfeições nos equipamentos de fabricação e provocam uma mudança no valor médio de um ou mais parâmetros.

O ruído, por outro lado, depende do tempo e introduz variações momentâneas nos parâmetros elétricos de um transistor. Nesse trabalho, os efeitos das fontes de ruído térmico e  $1/f$  na corrente de dreno dos transistores são modelados através de variações instantâneas de tensão introduzidas na tensão  $V_t$  dos transistores. As seções a seguir explicam em maior detalhe a modelagem dessas fontes de ruído no domínio do tempo e apresentam resultados provenientes de simulações utilizando essa nova abordagem.

#### 3.1 SIMULAÇÃO DE RUÍDO RTS NO DOMÍNIO DO TEMPO

O modelo de ruído descrito nessa seção foi desenvolvido e apresentado no artigo *Statistical RTS Model for digital circuits* (BRUSAMARELO; WIRTH; SILVA, 2009). A simulação da captura e emissão dos elétrons em função do tempo segue a metodologia

proposta em (WIRTH; SILVA; KACZER, 2011). Na sua versão atual, este simulador simula apenas o ruído RTS em transistores NMOS, porque apenas para estes efeitos foi realizado o ajuste de parâmetros conforme dados presentes na literatura. A principal contribuição desse trabalho de mestrado na simulação de RTS é a alteração e o aprimoramento do código fonte do BSIM4, que é abertamente disponível, para inclusão do cálculo dinâmico do Nível de Fermi para os transistores MOS operando em acumulação.

As flutuações na corrente de dreno provenientes do ruído RTS podem ser modeladas como uma fonte de tensão variável aplicada na porta de um transistor (WIRTH *et al.*, 2004; TSIVIDIS, 2004). No modelo utilizado nesse trabalho de pesquisa, as variações na corrente de dreno são representadas como variações instantâneas na tensão  $V_i$  dos transistores. Quando um *trap* muda de estado, ou seja, quando captura ou emite um elétron, uma variação  $\delta v_i$  na tensão de limiar é introduzida. O efeito individual de cada *trap* em  $V_i$  é calculado pela seguinte equação:

$$\delta v_i = \alpha(xl_i) \cdot \frac{q}{W_{eff} \cdot L_{eff} \cdot C_{ox}} \cdot \left(1 - \frac{xl_i}{t_{ox}}\right) \quad (13)$$

onde  $\alpha(xl_i)$  é a densidade de carga no canal em função da posição do *trap*  $i = 1, 2, \dots, N_{tr}$  ao longo do canal ( $0 \leq xl_i < L_{eff}$ ). A localização  $xl_i$  do *trap* é modelada como uma variável aleatória uniformemente distribuída ao longo do canal (BRUSAMARELLO, 2011). Os termos  $W_{eff}$  e  $L_{eff}$  correspondem à largura e ao comprimento efetivos do canal, enquanto que  $C_{ox}$  é a capacitância do óxido de porta e  $q$  é a carga do elétron. O termo entre parênteses representa a dependência de  $\delta v_i$  resultante do RTS com a posição do *trap*  $i = 1, 2, \dots, N_{tr}$  dentro do óxido de porta. No modelo,  $xl_i$  é a localização do *trap* e  $t_{ox}$  a espessura do óxido.

Segundo (YOUNG *et al.*, 2009),  $xt_i$  se distribui uniformemente dentro do intervalo  $0 \leq xt_i < t_{ox}$ .

Para a análise apresentada nesse trabalho de mestrado, algumas hipóteses foram consideradas. Em todas as simulações, apenas transistores do tipo NMOS foram considerados. Além disso, assume-se que todos os *traps* estão neutros quando vazios, ou seja, não produzem variações em  $V_t$ . Segundo (HAMID; MURRAY; ROY, 2008), *traps* que não possuem carga quando vazios produzem ruído RTS de maior amplitude do que os do tipo carregado. Para o código inserido no modelo BSIM4, os fenômenos de captura e de emissão de um elétron por um único *trap* são considerados eventos mutuamente exclusivos. Dessa forma, o efeito de todos os *traps* na tensão  $V_t$  é calculado pelo somatório das contribuições individuais de cada *trap*, como mostra:

$$\Delta V_t(t) = \sum_{i=0}^{N_{tr}} \delta v_{t_i} * \sigma_i(t) \quad (14)$$

onde  $\sigma_i(t) = 0,1$  denota o estado atual de cada do *trap* (1=ocupado, 0=vazio). A probabilidade de transição de um estado para outro e os tempos médios de emissão e de captura,  $\tau_e$  e  $\tau_c$ , seguem a estatística de Fermi-Dirac e dependem do nível de Fermi do transistor (BRUSAMARELLO; WIRTH; SILVA, 2009; BRUSAMARELLO, 2011). Mais detalhes sobre a computação das probabilidades e das constantes de tempo do modelo são fornecidos no Anexo A. O nível de Fermi é computado indiretamente dentro de modelos de transistores como o BSIM. O valor dessa variável pode ser obtido alterando-se diretamente o código de simulação do modelo BSIM4 e utilizando a tensão na superfície  $\Phi_s$  como aproximação para o nível de Fermi.

O nível de Fermi é função da queda de tensão no óxido de porta,  $V_{ox}$ , de um transistor. A queda de tensão no óxido, por sua vez, depende das condições de polarização do dispositivo. Notavelmente,  $V_{ox}$  depende da tensão entre o substrato e a fonte,  $V_{bs}$  e da tensão entre a porta e a fonte,  $V_{gs}$ . De acordo com o manual do modelo BSIM4 (HU, 2010), a tensão  $V_{ox}$  pode ser expressa como a soma da tensão no óxido durante a acumulação ( $V_{oxacc}$ ) e a tensão nas regiões de depleção e inversão ( $V_{oxdepinv}$ ):

$$V_{ox} = V_{oxacc} + V_{oxdepinv} \quad (15)$$

Onde:

$$V_{oxdepinv} = k_{1ox} * \sqrt{\Phi_{sdepinv}} + V_{gsteff} \quad (16)$$

De acordo com (HU, 2010) a Equação (16) é contínua e válida para as regiões de depleção e inversão do transistor. Nesses modos de operação, a tensão na porta é superior à tensão de *flat-band*,  $V_{gs} > V_{fb}$ . A equação (16) aparece no código de simulação do modelo BSIM4 como:

$$V_{oxdepinv} = pParam \rightarrow Bsim4v5k1ox * (T1 - T0)$$

Assim, é possível inferir que o nível de Fermi pode ser aproximado por (BRUSAMARELLO, 2011):

$$\Phi_{oxdepinv} = (T1 - T0)^2 \quad (17)$$

Todavia, essa expressão não é válida para a região de acumulação, onde  $V_{gs} < V_{fb}$ . Nesse trabalho de mestrado, utilizou-se a expressão analítica para o cálculo de  $V_{oxacc}$  (tensão no óxido na região de acumulação) para contornar esse problema. Segundo (HU, 2010):

$$V_{oxacc} = V_{fbz} - V_{FBeff} \quad (18)$$



onde  $V_{fbzb}$  é a tensão de *flat-band* calculada a partir da tensão de limiar,  $V_t$  com as tensões entre dreno e fonte e substrato e fonte iguais à zero ( $V_{ds} = V_{bs} = 0$ ):

$$V_{fbzb} = V_t |_{zerobias} - \Phi_s - K1\sqrt{\Phi_s} \quad (19)$$

Já o termo  $V_{FB\text{eff}}$  é definido pela seguinte equação (HU, 2010):

$$V_{FB\text{eff}} = V_{fbzb} - \frac{1}{2} \left[ (V_{fbzb} - V_{gb} - 0.02) + \sqrt{(V_{fbzb} - V_{gb} - 0.02)^2 + 0.08V_{fbzb}} \right] \quad (20)$$

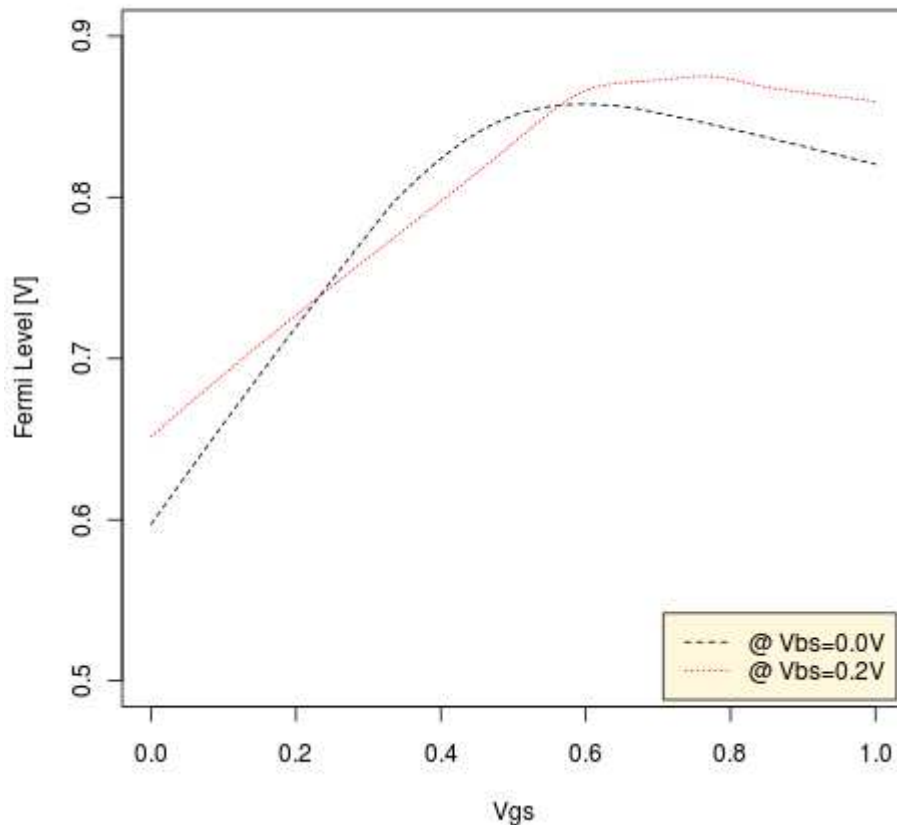
O nível de Fermi é obtido a partir da equação (19). Resolvendo-se para  $\Phi_s$ , obtém-se:

$$\Phi_s^2 + \Phi_s^2 \cdot \left[ \frac{-2 \cdot (V_t |_{zerobias} - V_{fbzb})}{k1^2} - 1 \right] + (V_t |_{zerobias} - V_{fbzb})^2 = 0 \quad (21)$$

A solução da Equação (21) fornece o valor do nível de Fermi para o transistor na região de acumulação a cada passo de simulação. É importante notar que a Equação (21) é uma equação de segundo grau e, portanto, fornece duas raízes. Apenas uma delas é utilizada no modelo tendo em vista que a outra fornece valores não realistas para o nível de Fermi. A Figura 8 mostra a variação do nível de Fermi em função da tensão  $V_{gs}$  entre a porta e a fonte utilizando a tensão  $V_{bs}$  entre o substrato e a fonte como parâmetro. A aplicação de uma tensão positiva no substrato é uma técnica muito utilizada no projeto de circuitos analógicos no intuito de reduzir o efeito do ruído de baixa frequência.

Analisando-se a Figura 8 percebe-se que a aproximação utilizada para o nível de Fermi diminui levemente com o aumento de  $V_{gs}$  (para  $V_{gs} > 0,5$  V). Fisicamente, o nível de Fermi é proporcional à tensão na porta e a rigor não pode decair à medida que  $V_{gs}$  cresce. No entanto, a queda no valor da aproximação para o nível de Fermi ( $\sim 0,03$  V) é considerada desprezível neste trabalho e oriunda de erros computacionais. Dessa forma, o modelo

apresentado é considerado preciso o suficiente. A subseção seguinte apresenta os resultados das simulações.



**Figura 8** Aproximação do nível de Fermi em função da tensão na porta,  $V_{gs}$ , e da tensão  $V_{bs}$ .

### 3.1.1 Resultados das Simulações

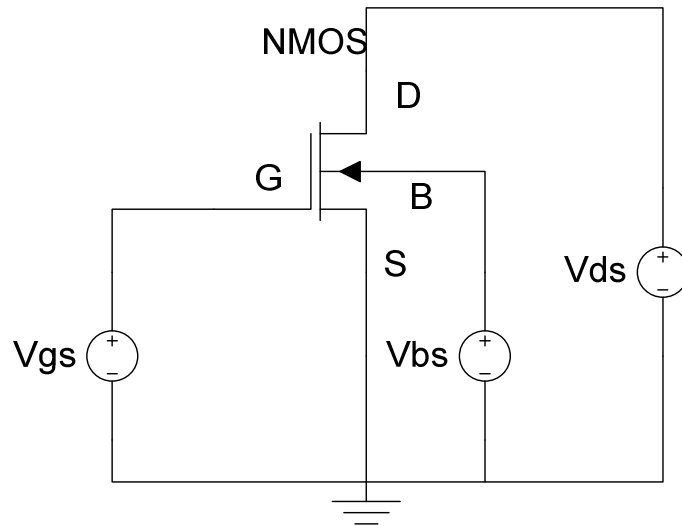
Os resultados das simulações expostos nessa seção foram obtidos utilizando-se o software de simulação de circuitos NGSPICE cujo código é livre e disponível abertamente. O mecanismo de captura e emissão de elétrons descrito na seção anterior é inserido diretamente na rotina de cálculo do modelo BSIM4. Essa rotina é executada a cada passo de simulação e estima, entre outros parâmetros, o valor da corrente de dreno,  $I_{ds}$ . As simulações foram realizadas com dispositivos de tamanho  $L = 45nm$  e  $W = 50nm$ . O modelo utilizado é um

modelo preditivo, ou *Predictive Technology Model* (PTM) 45 nm de alto desempenho (CAO; MCANDREW, 2007).

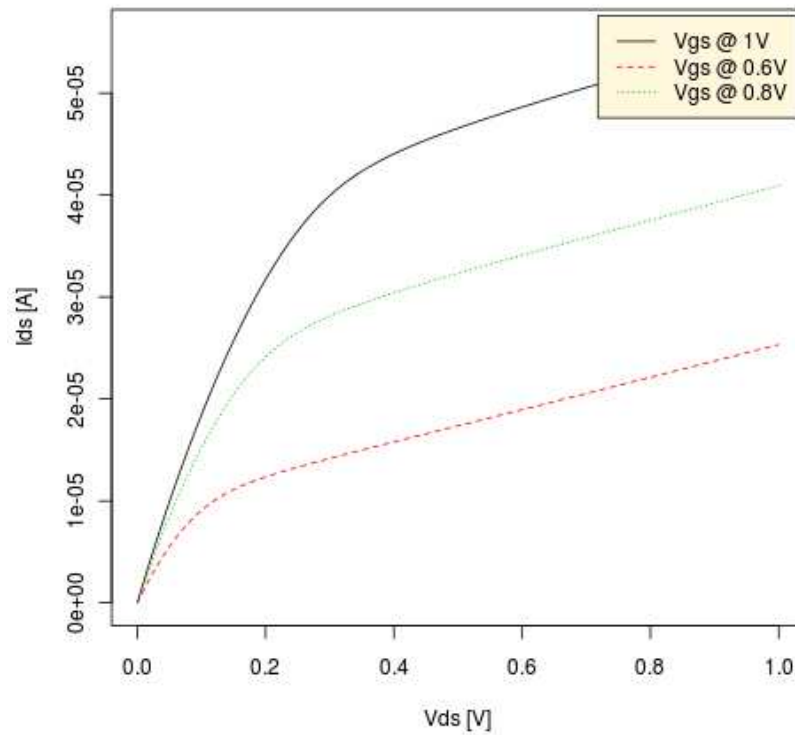
O número médio de armadilhas de interface presentes em um transistor pode ser obtido através de medições experimentais. Como discutido anteriormente, o número de armadilhas na interface  $S_i - S_iO_2$  segue uma distribuição de Poisson. O número médio de *traps* representa, portanto, o valor da média dessa distribuição,  $\lambda_{Ntr}$ . Os resultados experimentais apresentados em (WIRTH *et al.*, 2005) apresentam dados obtidos em um transistor NMOS na tecnologia de 130 nm e podem ser linearmente extrapolados para qualquer tamanho de transistor dentro da mesma tecnologia. Para as dimensões de transistores utilizadas nesse trabalho, encontra-se que o número médio de armadilhas na interface  $S_i - S_iO_2$  é igual a 80. Esse resultado está em conformidade com dados experimentais apresentados em (WIRTH *et al.*, 2009) para o nó tecnológico de 45 nm. Valendo-se do fato de que o número de armadilhas de interface é diretamente proporcional à área do dispositivo (BRUSAMARELLO, 2011), o número médio de *traps* em cada transistor é calculado através de  $N_{tr} = 80 \frac{L \times W}{45nm \times 50nm}$ , onde  $L$  e  $W$  são as dimensões do comprimento e da largura de canal, respectivamente.

A fim de se observar o efeito das flutuações em  $V_t$  nas variáveis de interesse em um circuito, foram realizadas diversas simulações elétricas em diferentes configurações. O arranjo básico utilizado nessas simulações é mostrado na Figura 9. A fonte de tensão entre o dreno e a fonte do transistor,  $V_{ds}$ , foi fixada em 1 V. A Figura 10 mostra a curva  $I_{ds} \times V_{ds}$  de um transistor para diferentes valores de  $V_{gs}$ . Nesse caso, o dispositivo funciona sem a influência de qualquer fonte de ruído. A presença de sinais espúrios causa variações na curva

$I_{ds} \times V_{ds}$ , que é a curva característica do transistor. Isso impacta diretamente nas características de circuitos analógicos e digitais.

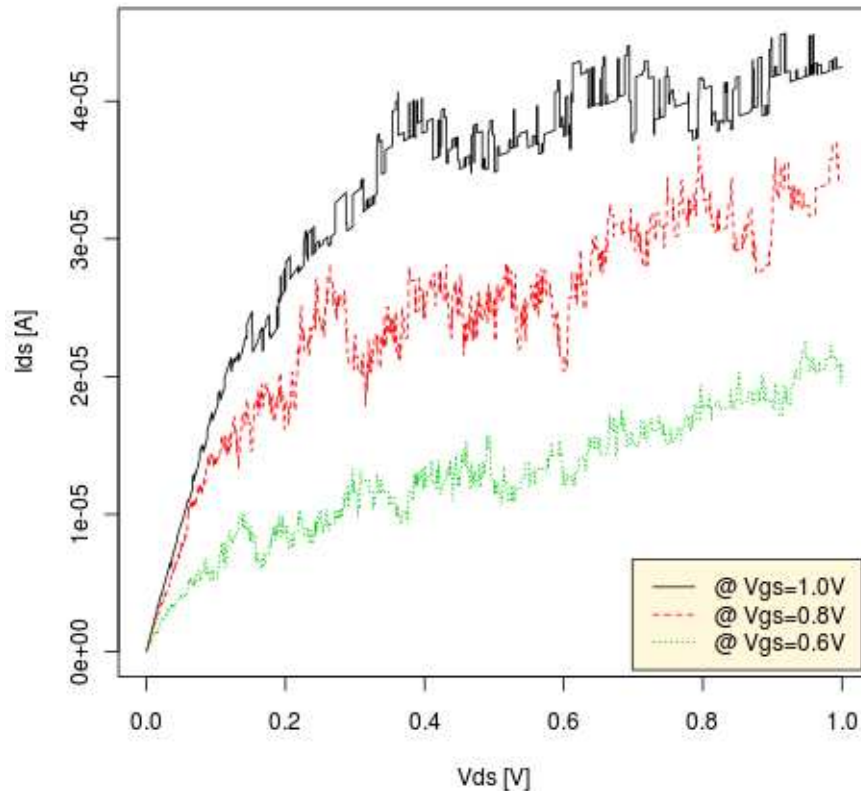


**Figura 9** Circuito básico para as simulações de ruído RTS.



**Figura 10** Curva  $I_{ds} \times V_{ds}$  para diferentes valores de  $V_{gs}$  em um transistor sem a ação de nenhuma fonte de ruído.

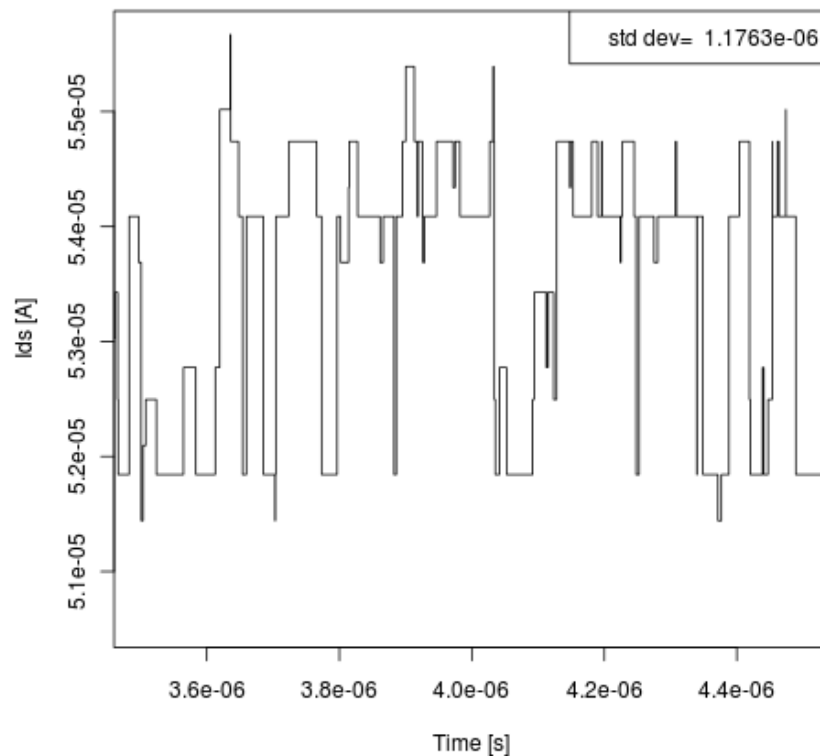
O impacto da presença de ruído na corrente de dreno de um transistor NMOS pode ser observado utilizando-se o novo modelo de simulação. Em um primeiro momento, o ruído  $1/f$  na corrente de dreno foi propositalmente exagerado contabilizando-se o efeito de todos os *traps* presentes na interface  $S_i - S_iO_2$ . A tensão  $V_{ds}$  foi inserida na forma de uma rampa que varia de 0 a 1 V em 10  $\mu$ s. A Figura 11 mostra a curva  $I_{ds} \times V_{ds}$  de um transistor sob o efeito do ruído RTS de 80 *traps* para diferentes valores de  $V_{gs}$ . A corrente de dreno do transistor,  $I_{ds}$ , foi medida durante 10  $\mu$ s.



**Figura 11** Curva  $I_{ds} \times V_{ds}$  de um transistor afetado pelo ruído RTS de 80 *traps* durante 10  $\mu$ s.

A Figura 12 mostra a corrente  $I_{on}$  de um dispositivo funcionando na região de saturação ( $V_{ds} > V_{gs} - V_t$ ). Observa-se que, quando o efeito do ruído RTS de cada armadilha é

contabilizado, a corrente de dreno do transistor passa a apresentar oscilações entre diversos níveis discretos. A quantidade desses níveis discretos de corrente depende do número de armadilhas presentes na interface  $S_i - S_iO_2$ . O resultado da simulação de 20 dispositivos distintos revela flutuações de até 25% no valor da corrente.

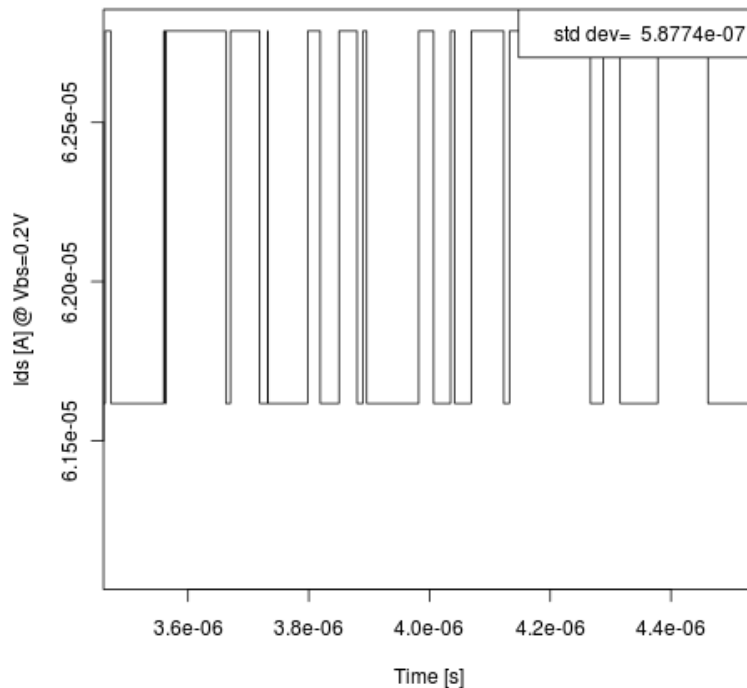


**Figura 12** Corrente de um transistor NMOS operando na região de saturação sob o efeito do ruído RTS de 80 traps.

A análise de RTS e a sua dependência com os diferentes esquemas de polarização é particularmente relevante para o projeto de circuitos integrados devido à sua relação com o ruído de baixa frequência. Existem diversas técnicas consolidadas que são utilizadas para reduzir o impacto desse tipo de ruído no funcionamento dos circuitos. Uma dessas técnicas consiste em aplicar uma tensão positiva entre o substrato e a fonte do transistor NMOS. Resultados experimentais evidenciam o fato de que a aplicação dessa técnica, conhecida

como *Forward Body Bias* (FBB), reduz o impacto do ruído de baixa frequência em circuitos MOS analógicos, como osciladores, por exemplo (SIPRAK *et al.*, 2009).

A Figura 13 mostra a corrente de dreno no mesmo dispositivo operando em saturação e com  $V_{bs}=0,2$  V. Percebe-se uma redução nas flutuações induzidas pelo ruído assim como um aumento do valor médio da corrente de dreno. A razão entre o desvio padrão e a média da corrente para o transistor da Figura 12 é de 2,2% contra 0,9% no dispositivo da Figura 13. A Tabela 1 compara o resultado de 5 simulações diferentes com e sem a aplicação de FBB. A amplitude relativa do ruído também diminui em comparação com o caso onde  $V_{bs}=0$ . O resultado de 20 simulações mostra variações de até 5% no valor da corrente. Este é o primeiro modelo capaz de computar o efeito da aplicação de FBB em uma simulação transiente.



**Figura 13** Corrente de um transistor NMOS operando em saturação sob o efeito do ruído RTS e com  $V_{bs}=0,2$  V.

**Tabela 1 Razão do desvio padrão pela média da corrente de dreno para 5 dispositivos diferentes com e sem a ação de FBB.**

$\sigma/\mu$ (%) @ $V_{bs}=0,0$ V	$\sigma/\mu$ (%) @ $V_{bs}=0,2$ V
2,2	0,9
3,0	1,0
1,9	0,5
2,6	1,3
4,1	1,3

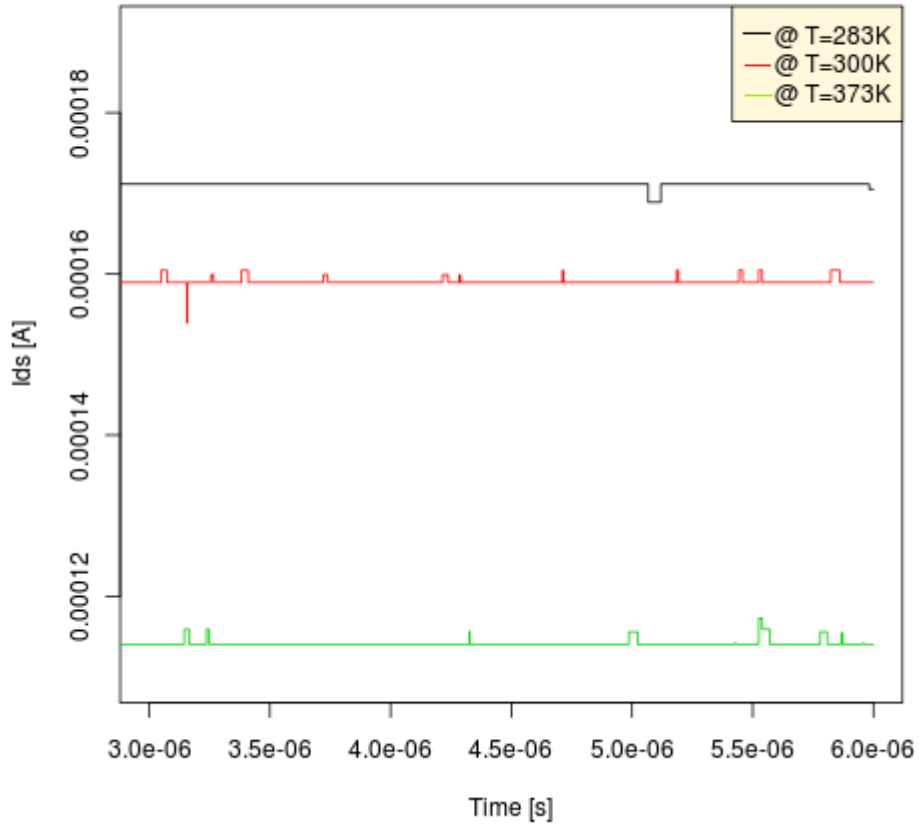
A amplitude do ruído RTS proporcionado por cada *trap* depende fortemente das condições de polarização e da temperatura (PAVELKA, 2009). De uma maneira geral, a amplitude do ruído RTS é proporcional à concentração de portadores de carga no canal quando o transistor opera na região linear ( $V_{ds} < V_{gs} - V_t$ ). Essa relação, no entanto, não é válida para um dispositivo operando em saturação. Em um transistor MOS, a densidade de portadores de carga pode ser variada alterando-se a tensão  $V_{gs}$ . O resultado das simulações mostra que a amplitude do ruído praticamente não varia com  $V_{gs}$  para um dispositivo operando em saturação. Adicionalmente, os resultados mostram que a amplitude do ruído é proporcional à tensão  $V_{gs}$  também quando o transistor opera na região de inversão fraca.

A tensão  $V_{gs}$  também tem efeito sobre as constantes de tempo do ruído. As simulações mostram que, para  $V_{gs}$  pequeno,  $\tau_e$  tem um valor menor (a duração dos picos de corrente é menor) do que quando  $V_{gs}$  é grande. Isso está de acordo com a teoria de Schokley-Red-Hall que rege o comportamento das constantes de tempo do ruído RTS. Aumentando-se  $V_{gs}$  obtém-se como efeito uma diminuição do tempo médio de captura. Em contrapartida,  $\tau_e$ , apesar de ser independente das variações na concentração de portadores de carga no canal, diminui com o decréscimo de  $V_{gs}$ . Em outras palavras, a probabilidade de uma armadilha



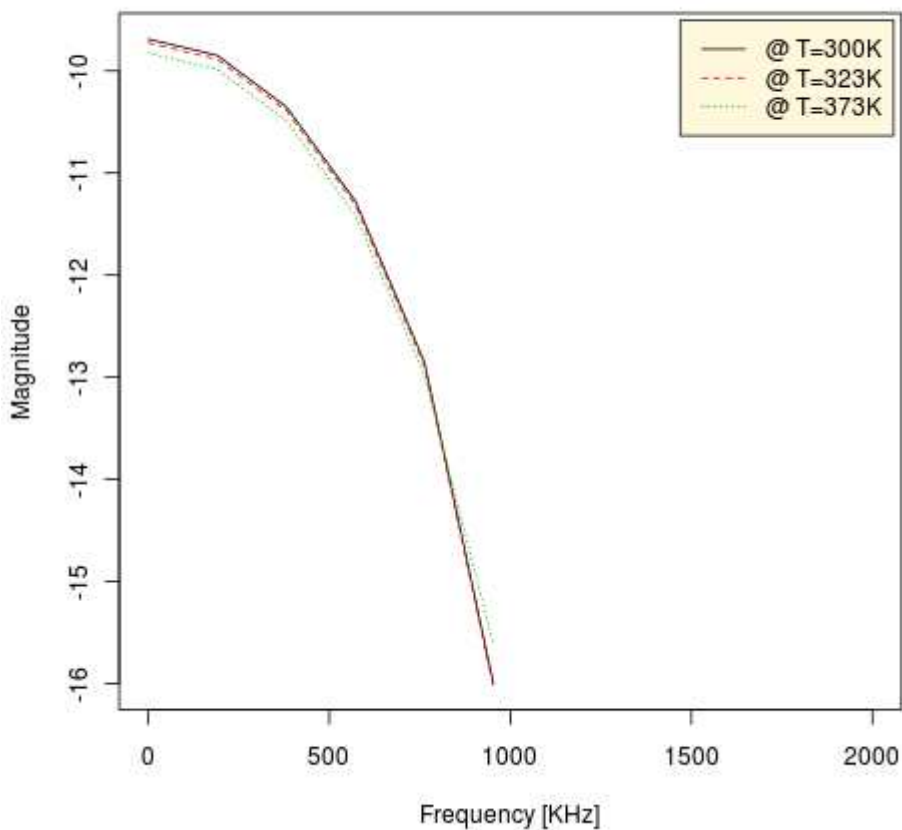
emitir um elétron aumenta enquanto que a probabilidade de uma armadilha capturar um elétron diminui. Isso ocorre porque o nível de energia dos *traps* depende de  $V_{gs}$ .

Até o presente momento nesse trabalho, foi levado em consideração o efeito das transições de todos os *traps* presentes no dispositivo. Sabe-se, no entanto, que o número de *traps* que contribui efetivamente para o ruído RTS é muito menor. Apenas armadilhas localizadas a alguns  $k_B T$  do nível de Fermi mudam de estado (HAARTMAN; ÖSTLING, 2007). A fim de se calcular corretamente o efeito do ruído RTS, é preciso detectar e contabilizar apenas as armadilhas contribuindo para esse fenômeno. O algoritmo de simulação faz isso em duas fases distintas: uma fase de estabilização que dura 1  $\mu s$  e uma fase de testes que dura 2  $\mu s$ . Durante esses 3  $\mu s$ , a captura e emissão de elétrons é apenas monitorada e não há variações na tensão de limiar,  $V_t$ . Detalhes dessa implementação podem ser encontrados em (BRUSAMARELLO, 2011). A Figura 14 mostra o resultado dessa abordagem para um dispositivo simulado em 3 temperaturas diferentes. Pelos resultados dessas simulações pode-se deduzir que aproximadamente 2 *traps* contribuem realmente para o ruído  $1/f$  em um transistor de 45 nm  $\times$  50 nm na tecnologia alvo das simulações.



**Figura 14 Corrente de dreno para 3 dispositivos operando em saturação.**

A Figura 15 mostra a magnitude (em escala logarítmica) da densidade espectral de potência em  $A^2/Hz$  para dispositivos simulados em 3 temperaturas diferentes. Observa-se claramente o decaimento da magnitude do ruído à medida que a frequência aumenta. Acima de 1 MHz quase nenhum efeito do ruído  $1/f$  é percebido o que está em conformidade com o que é observado experimentalmente (HAARTMAN; ÖSTLING, 2007). O ruído térmico é o tipo de ruído dominante para frequências acima de 1 MHz.



**Figura 15** Espectro de potência em escala logarítmica da corrente  $I_{ds}$  de um dispositivo ruidoso.

Os resultados das simulações de ruído RTS apresentados nessa seção mostram boa correspondência com o que é observado experimentalmente. De uma maneira geral, os dados gerados pelo simulador estão qualitativamente em conformidade com o que é previsto pelos modelos teóricos. Um ajuste minucioso de parâmetros é necessário, no entanto, para uma análise quantitativa dos resultados obtidos. Este ajuste é feito através da caracterização experimental da tecnologia de interesse, aliada a extração de parâmetros. Os resultados aqui apresentados são particularmente importantes para o estudo dos efeitos do ruído de baixa frequência em blocos analógicos. Dessa forma, o projetista pode prever de antemão como se comportará o circuito integrado ainda na fase de projeto e simulação. O Capítulo 5 desse

trabalho apresenta um estudo de caso onde o modelo de simulação do ruído RTS é utilizado para o projeto de circuitos analógicos. A aplicação é feita no projeto de um oscilador em anel e as suas principais métricas de desempenho são observadas sob a influência do ruído de baixa frequência e do ruído térmico. A seção a seguir mostra em detalhes como o ruído térmico é computado no domínio do tempo.

### 3.2 SIMULAÇÃO DE RUÍDO TÉRMICO NO DOMÍNIO DO TEMPO

De acordo com (DONG; OPAL, 2000), existem dois métodos de simulação de ruído térmico no domínio do tempo. O primeiro consiste em gerar uma forma de onda variável com o tempo que se aproxime do comportamento do ruído. O segundo é baseado na solução de equações diferenciais estocásticas.

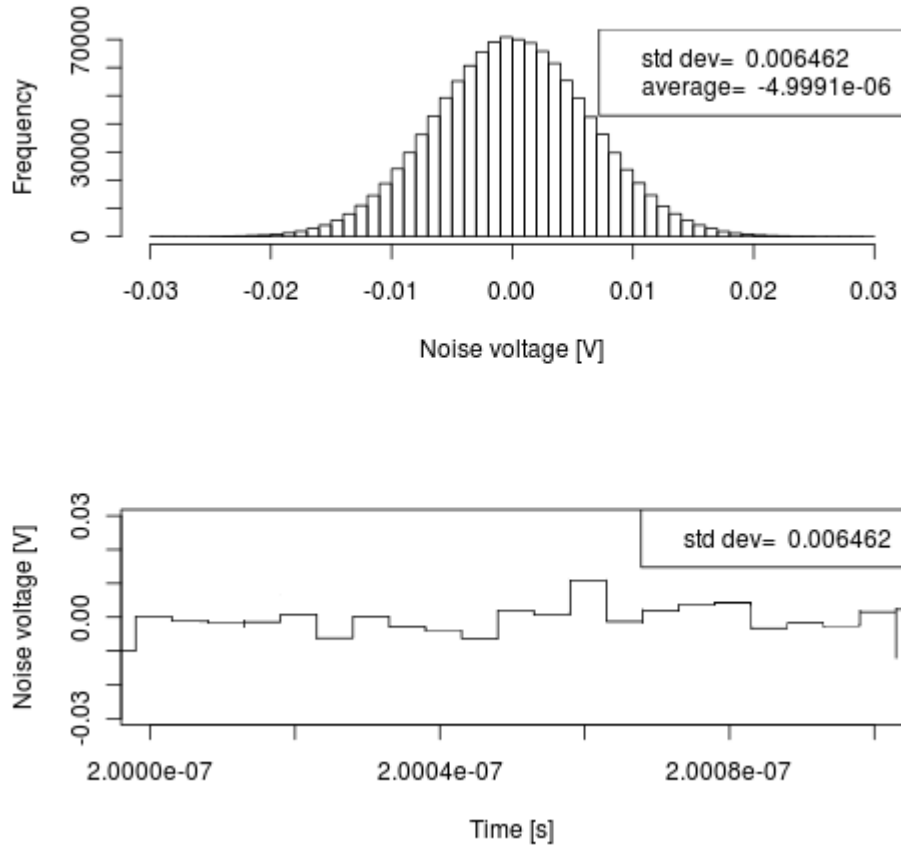
O método implementado nesse trabalho utiliza uma representação do ruído térmico na forma de uma onda que imita o comportamento do ruído. No domínio da frequência, essa determinada forma de onda e o ruído térmico possuem densidades espectrais de potência aproximadamente iguais em uma largura de banda definida. É mais conveniente para o método de simulação proposto representar as oscilações na corrente de dreno resultantes do ruído térmico como flutuações na tensão de limiar  $V_t$ , do transistor. A expressão para o cálculo da PSD do ruído térmico referido à porta do transistor é dada por:

$$S_{V_g} = \frac{S_{I_d}}{g_m^2} = \frac{4kT \cdot \Gamma g_m s}{g_m^2} \quad (22)$$

Como se pode observar pela Equação (22), o ruído térmico se espalha de maneira contínua e constante por todo o espectro de frequências. No domínio do tempo, isso representa um sinal aperiódico, contínuo e de duração infinita. Como resultado, a simulação transiente de ruído térmico é difícil de ser implementada visto que o sinal obtido como

resultado de uma simulação transiente é composto de amostras separadas por curtos períodos de tempo.

Matematicamente, uma sequência de impulsos periódicos no tempo com amplitudes aleatórias pode ser utilizada para representar ruído branco (DONG; OPAL, 2000; CHIU; LEE, 2005). Impulsos ideais são abstrações matemáticas e não podem ser implementados na prática. Além disso, uma sequência discreta de duração finita no tempo pode apenas representar um sinal periódico de largura de banda limitada. Esse problema é contornado transformando-se os impulsos em pulsos de largura  $T$  segundos. Isso é equivalente a uma convolução do trem de impulsos com um pulso de largura  $T$  no domínio do tempo. No domínio da frequência, isso corresponde à multiplicação da PSD do sinal por uma função  $\text{sinc}(x)^2$ . Como consequência (MCNEILL, 1994), enquanto a largura de banda do circuito,  $\Delta f$ , for pequena comparada com  $1/T$ , a fonte de pulsos de tensão terá aproximadamente o mesmo efeito que uma fonte de ruído branco com densidade espectral de potência  $S_{V_g}$ , calculada pela Equação (22). Na literatura recomenda-se (CHIU; LEE, 2005) que a largura de pulso,  $T$ , seja selecionada tal que  $T < (20\Delta f)^{-1}$ , onde  $\Delta f$  é a largura de banda do circuito. Essa restrição limita a frequência máxima até onde o modelo de simulação é válido. No algoritmo implementado para a simulação transiente, a largura  $T$  de duração do pulso corresponde ao próprio passo de simulação  $t_s$ . Como consequência, a largura de banda do circuito sendo simulado também impõe restrições ao valor máximo de  $t_s$  para que o ruído térmico não seja subestimado. A Figura 16 mostra uma forma de onda com pulsos de largura  $T=5$  ps (passo de simulação) e amplitude dada por uma distribuição Gaussiana com média zero e desvio-padrão  $\sigma_v$  determinado pela intensidade do ruído.



**Figura 16** Trem de pulsos de largura  $T=5$  ps e amplitude aleatória seguindo uma distribuição gaussiana para simulação transiente de ruído.

Portanto, para cada intervalo de tempo de largura  $T = t_s$  segundos, o ruído térmico no dispositivo MOS é modelado por um pulso de tensão de amplitude  $\bar{v}$  dada por:

$$\bar{v} = \sqrt{S_{V_g} \cdot \Delta f} * N(0,1) \quad (23)$$

Onde  $S_{V_g}$  é a densidade espectral de potência do ruído térmico em  $V^2/Hz$  calculada pela Equação (22). No algoritmo implementado, a largura padrão de banda é fixada em 100 GHz, maior do que qualquer frequência presente nos circuitos de estudo de caso utilizados para validação do algoritmo. O usuário pode, no entanto, fornecer como parâmetro uma largura de banda específica correspondente a uma determinada aplicação. Dessa forma, maior

flexibilidade é concedida também ao passo de simulação utilizado na simulação transiente do circuito.

Para fornecer os valores de amplitude, um gerador gaussiano de números aleatórios foi utilizado seguindo o algoritmo de Box-Muller. Segundo (BOX; MULLER, 1958), essa técnica apresenta excelente precisão e eficiência computacional em comparação com outros métodos. A implementação do algoritmo fornece, a cada passo de simulação, uma variável aleatória independente que segue uma distribuição normal padrão a partir de duas variáveis aleatórias independentes uniformemente distribuídas. Por definição, a média e o desvio padrão da distribuição são iguais a zero e um, respectivamente. Para uma generalização maior, esses parâmetros podem ser alterados se necessário. Sendo  $\mu$  a média e  $\sigma$  o desvio-padrão desejado, a variável estocástica  $z \sim N(\mu, \sigma^2)$  é calculada a partir de  $x \sim N(0, 1)$  por:

$$z = \mu + \sigma \cdot x \quad (24)$$

A metodologia de simulação do ruído térmico no domínio do tempo apresentada nesse trabalho tem aplicação principalmente na análise de circuitos não lineares onde o modelo de pequenos sinais não se aplica. Como o princípio da superposição não é válido, uma análise transiente comum é utilizada para calcular a resposta do circuito com todas as fontes de ruído e de sinal sendo computadas simultaneamente. Isso impacta em dois aspectos da simulação transiente: precisão e eficiência. Para que o modelo do ruído seja adequado para altas frequências, a largura dos pulsos da forma de onda que aproxima o ruído,  $T$ , precisa ser muito pequena tornando a simulação transiente muito longa. No algoritmo implementado, o valor da contribuição do ruído térmico na corrente  $I_{ds}$  é computado diretamente na rotina de cálculo do modelo BSIM4. Em termos de eficiência computacional, pouca diferença é encontrada quando apenas um dispositivo é simulado. Para circuitos maiores, no entanto, a contabilização do ruído térmico acarreta em um acréscimo no tempo de simulação.

A mudança no valor da tensão  $V_i$  do transistor a cada passo de simulação introduz dificuldades de convergência no algoritmo de Newton-Raphson utilizado para a solução das equações diferenciais do circuito. Para circuitos mais complexos, opções adicionais de simulação são obrigatoriamente necessárias para forçar a convergência do algoritmo. Para simuladores SPICE, os erros máximos admissíveis de tensão e de corrente (VNTOL e ABSTOL), por exemplo, devem ser aumentados. Isso impacta diretamente na precisão dos resultados da simulação.

A solução numérica das equações diferenciais que descrevem o circuito fornece uma aproximação da solução verdadeira a cada passo de simulação. Essa aproximação introduz um erro que pode ser minimizado geralmente comprometendo-se a eficiência computacional do algoritmo. Em geral, quando se trata de simulação de circuitos no domínio do tempo, o melhor compromisso entre precisão e eficiência precisa ser encontrado para cada aplicação. Isso significa que o modelo proposto nesse trabalho não é completamente independente do circuito sendo simulado. Alguns parâmetros de simulação fornecem certa flexibilidade para que as condições de precisão e de eficiência sejam simultaneamente satisfeitas. Por exemplo, sempre que o circuito operar em frequências baixas pode-se aumentar o passo de simulação  $t_s$  (sempre respeitando  $T = t_s < (20\Delta f)^{-1}$ ) sem prejudicar a precisão e melhorando a eficiência da simulação. Para alguns problemas de convergência, é também conveniente aumentar o valor da largura de pulso da forma de onda que aproxima o ruído,  $T$ , para  $2t_s$  ou  $3t_s$ . Em circuitos mais complexos, como osciladores LC, por exemplo, foi necessário utilizar uma largura de pulso  $T = 5t_s$  para se alcançar a convergência do algoritmo de solução e o tempo de simulação sofreu um aumento de aproximadamente 5 vezes. A seção a seguir



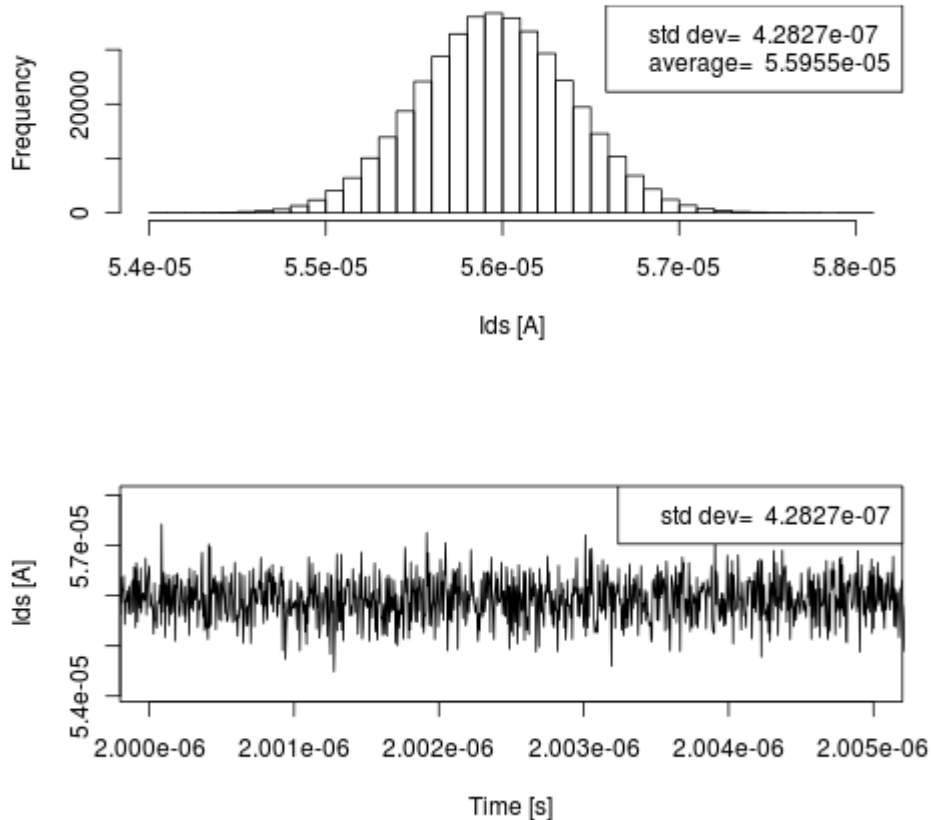
apresenta alguns resultados obtidos com o novo modelo de simulação para um dispositivo NMOS.

### 3.2.1 Resultados das Simulações

O modelo de transistor utilizado nas simulações é o modelo preditivo (PTM) na tecnologia de 45 nm, de alto desempenho (CAO; MCANDREW, 2007). Assim como no caso da simulação do ruído RTS, os resultados foram obtidos utilizando-se o programa simulação de circuitos NGSPICE. A forma de onda que aproxima o ruído térmico no domínio do tempo é determinado diretamente a partir da rotina de cálculo do modelo BSIM4. A cada passo de simulação essa rotina é executada e fornece um valor diferente para a amplitude dessa forma de onda que é somado à tensão  $V_t$  do transistor. Para todas as simulações, a banda de frequência utilizada na estimativa do nível de ruído é de 100 GHz.

O algoritmo implementado consiste basicamente em gerar uma forma de onda no domínio do tempo que aproxima o comportamento do ruído térmico. Essa forma de onda normalmente é composta por uma série de pulsos com uma determinada duração no tempo (nesse caso o próprio passo de simulação) e com amplitude aleatória. O ruído térmico é modelado na forma de variações momentâneas na tensão  $V_t$  do transistor. A Figura 17 mostra o efeito do ruído na corrente  $I_{ds}$  do transistor. A configuração do circuito utilizado na simulação é a mesma mostrada na Figura 9 e o dispositivo opera na região de saturação. As tensões nos terminais do transistor são  $V_{ds} = 1$ ,  $V_{gs} = 0,8$  e  $V_{bs} = 0$ . A simulação foi realizada considerando-se uma temperatura de operação de 27° Celsius e o passo de simulação é de 1 ps. O valor da amplitude dos pulsos é aleatório e segue uma distribuição gaussiana. O histograma das amplitudes do ruído na corrente  $I_{ds}$  pode também ser observado na Figura 17.

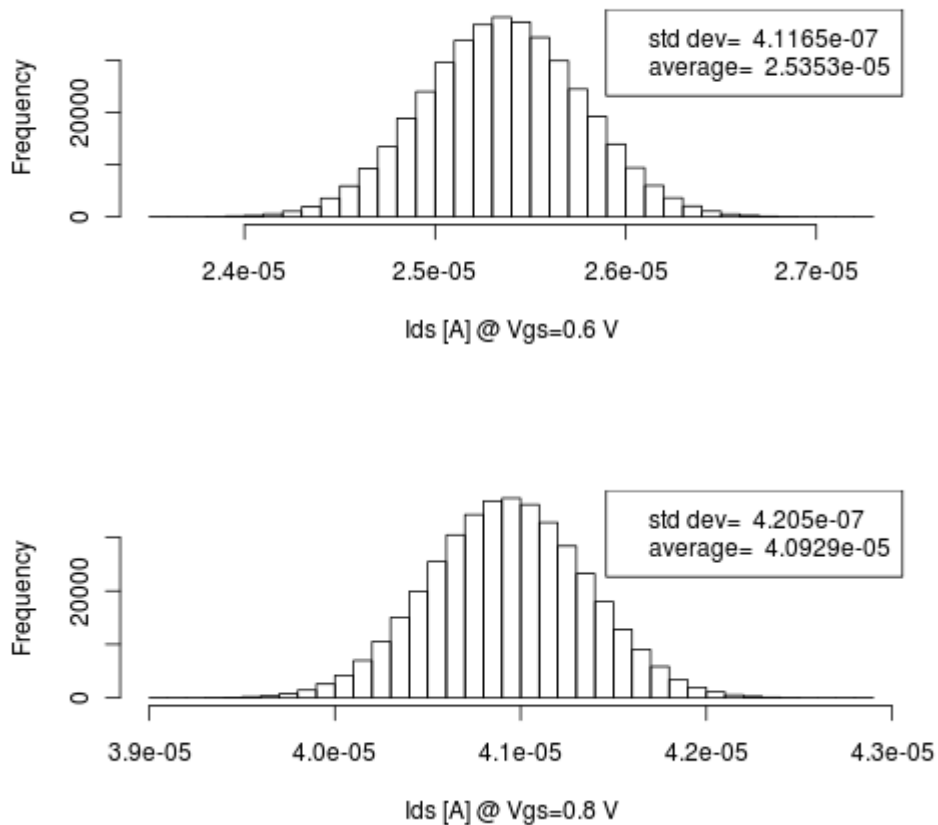
Observa-se que as amplitudes seguem uma distribuição gaussiana com média zero e desvio-padrão  $\sigma_T = 4,2827 \times 10^{-7}$ .



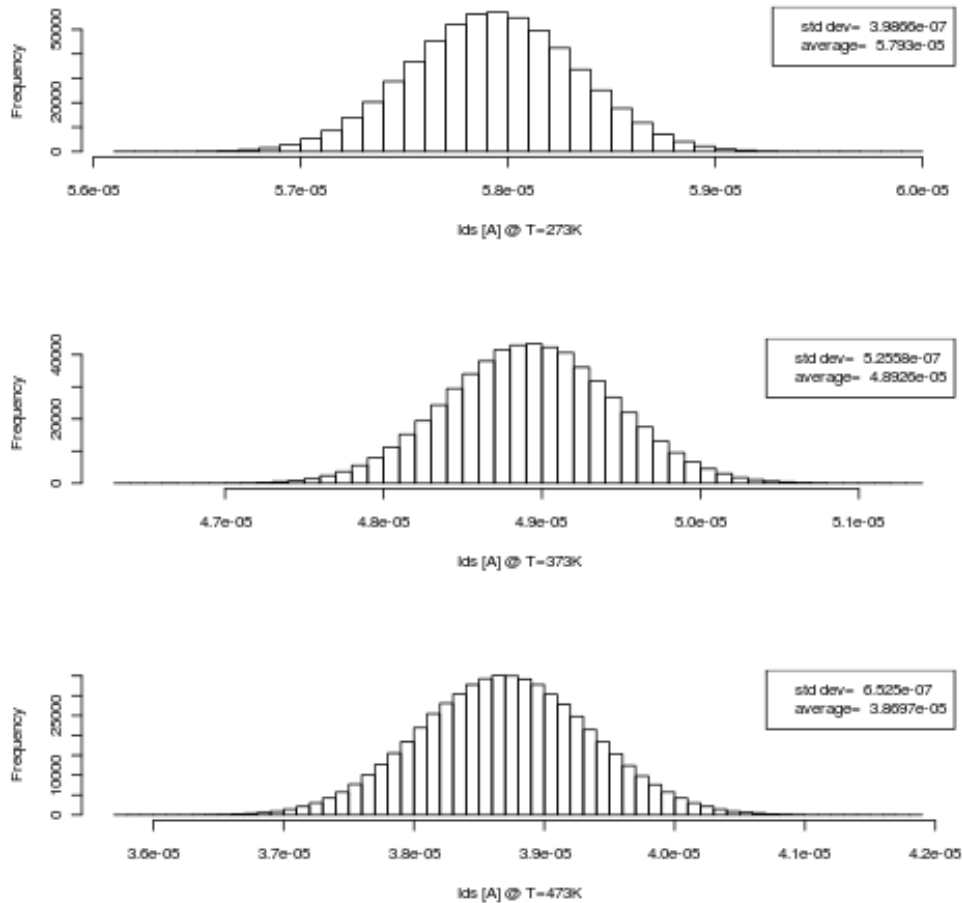
**Figura 17** Efeito do ruído térmico na corrente de dreno em um transistor NMOS a  $27^\circ \text{C}$  operando na região de saturação.

Além de ser função do tempo, o nível de ruído também depende das condições de polarização do transistor como pode ser observado na Equação (22). A Figura 18 mostra os histogramas da corrente de dreno acrescida de ruído térmico de um transistor em saturação para diferentes valores de  $V_{gs}$ . As tensões  $V_{ds}$  e  $V_{bs}$  foram fixadas em 1 V e 0 V, respectivamente, e a temperatura de operação é de  $27^\circ \text{C}$ . A dependência do nível de ruído térmico com as tensões nos terminais do transistor e com a temperatura pode ser observada através do desvio-padrão da corrente de dreno. Pode-se perceber que a intensidade do ruído

térmico aumenta à medida que a tensão na porta cresce conforme previsto pelos modelos teóricos. Porém, o valor do desvio padrão normalizado pela corrente média é de 1,7% para  $V_{gs}=0,6$  V e 1% para  $V_{gs}=0,8$  V. Isso mostra que, apesar de o valor RMS do ruído térmico aumentar, seu efeito relativo na corrente de dreno diminui com o aumento de  $V_{gs}$ . Na Figura 19 a variação de  $\sigma_T$  em função da temperatura é analisada com  $V_{gs}$ ,  $V_{ds}$  e  $V_{bs}$  mantidos constantes em 0,8 V, 1 V e 0 V, respectivamente.



**Figura 18** Histograma da corrente de dreno para dois valores de  $V_{gs}$  diferentes a  $27^\circ$  C e  $V_{bs}=0.0$  V. Observa-se que de uma maneira geral o ruído térmico cresce com a tensão na porta.



**Figura 19** Histograma da corrente  $I_{ds}$  de um transistor NMOS para três temperaturas diferentes. Pode-se observar o aumento do ruído assim como a degradação da corrente  $I_{ds}$  com o aumento da temperatura.

O termo  $g_{mb}$  é a transcondutância entre o substrato e a fonte e contabiliza o efeito da aplicação de FBB no ruído térmico. A Figura 20 mostra o valor de  $g_{mb}$  quando uma tensão  $V_{bs}=0,2$  V é aplicada e a Figura 21 compara os histogramas da corrente com ruído térmico para  $V_{bs}=0,0$  V e  $V_{bs}=0,2$  V. As simulações foram realizadas com temperatura de operação de  $27^\circ$  C e com um dispositivo funcionando em saturação. Nota-se que, com a aplicação de FBB, a média da corrente de dreno, assim como o desvio padrão, aumenta. Entretanto, a razão entre o desvio padrão e a corrente média é constante. Pode-se inferir, portanto, que a aplicação de FBB não tem efeito significativo sobre o ruído térmico na corrente do dispositivo.

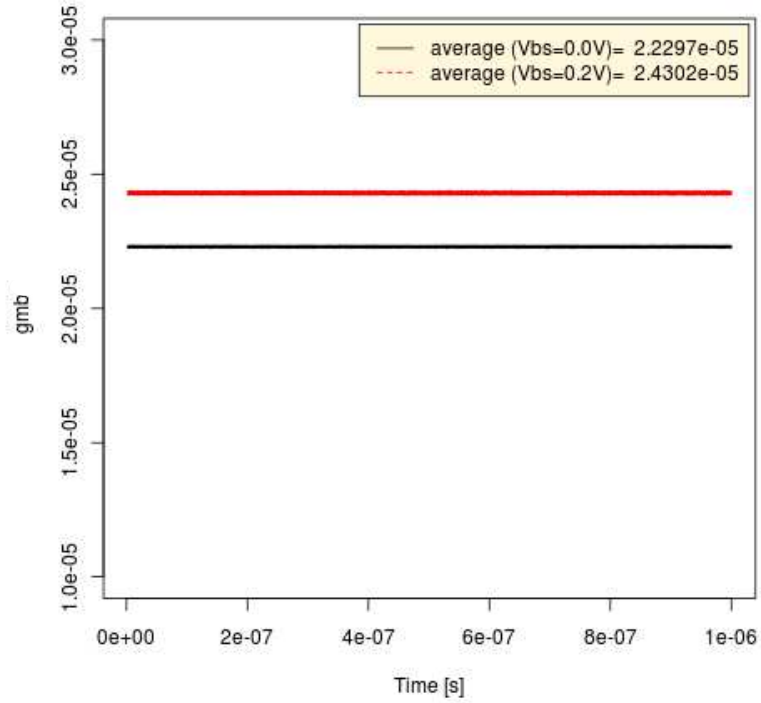


Figura 20 Valor de  $g_{mb}$  para dois valores da tensão  $V_{bs}$ .

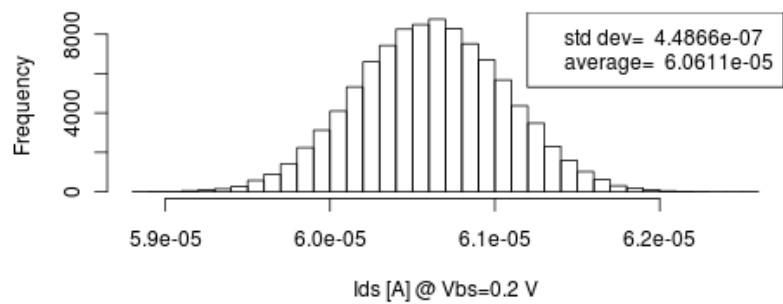
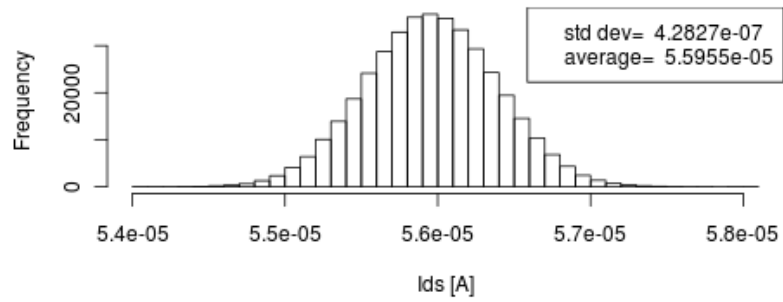
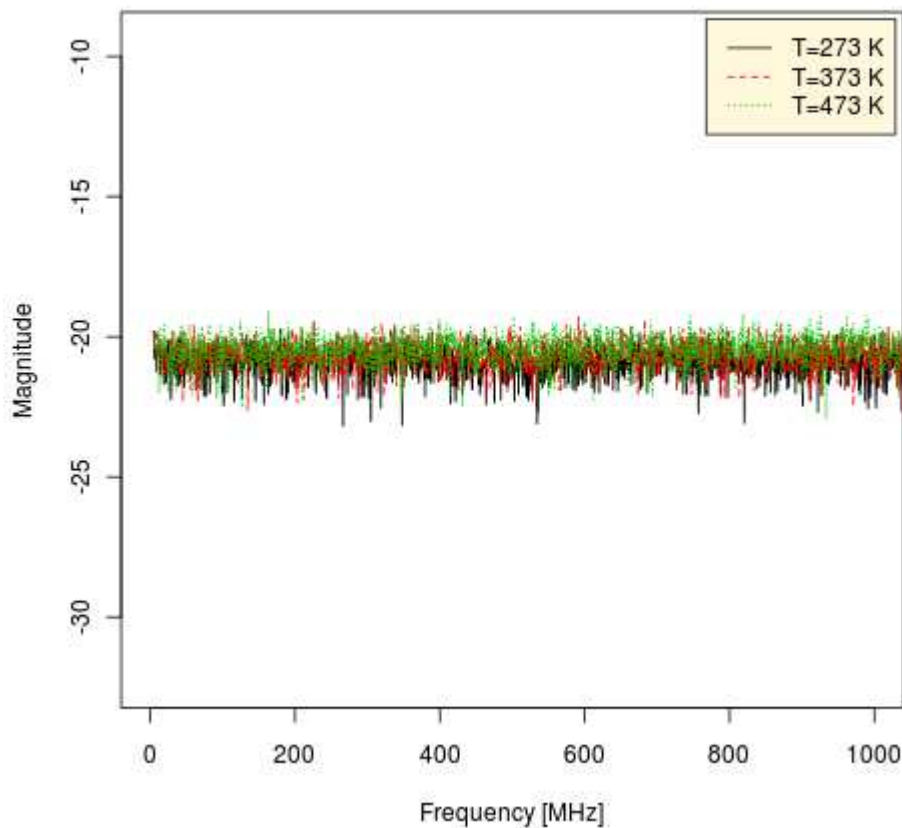


Figura 21 Histogramas da corrente de dreno com ruído térmico em função da tensão  $V_{bs}$ .

Uma análise do ruído térmico no domínio da frequência pode fornecer informações úteis sobre o seu comportamento. Pela teoria clássica, a densidade espectral de potência do ruído térmico é constante para todas as frequências. Quando os efeitos quânticos são levados em consideração, entretanto, o ruído térmico decai para frequências maiores do que 1 THz. No caso da aproximação utilizada nas simulações desse trabalho, a estimativa de ruído somente é válida para frequências até 100 GHz. Acima desse limite o ruído térmico pode ser subestimado. A Figura 22 mostra (em escala logarítmica) a densidade espectral de potência em  $A^2/Hz$  da corrente  $I_{ds}$  sob o efeito de ruído térmico para o circuito da Figura 9 com  $V_{ds} = 1$ ,  $V_{bs} = 0$  e  $V_{gs} = 0,8$ . As simulações foram realizadas em 3 temperaturas distintas.



**Figura 22** Densidade espectral de potência para a corrente de dreno de um dispositivo NMOS sob o efeito de ruído térmico em escala logarítmica.

Os resultados das simulações mostram efeito das fontes de ruído calculadas separadamente. Para circuitos de característica não linear, o princípio da superposição não é válido e o efeito das diferentes fontes de ruído individuais deve ser calculado simultaneamente. A seção a seguir apresenta os resultados quando ambas as fontes de ruído, térmico e RTS, são consideradas nas simulações.

### 3.3 RUÍDO TOTAL

Nesta seção explora-se a manifestação do ruído total na corrente do transistor. Para tal, os efeitos das duas fontes de ruído são calculados simultaneamente na análise dos circuitos. A Figura 23 mostra a corrente de dreno de um transistor NMOS operando em saturação com  $V_{ds} = 1\text{ V}$ ,  $V_{bs} = 0\text{ V}$  e  $V_{gs} = 0,8\text{ V}$  simulados a  $15^\circ\text{ C}$ . Observa-se que, para o intervalo de tempo mostrado, apenas duas armadilhas mudaram de estado e que o tempo médio de emissão,  $\tau_e$ , é consideravelmente menor do que o tempo médio de captura  $\tau_c$ . A Figura 24 mostra o histograma da corrente de dreno do mesmo dispositivo. Como consequência da presença de ruído RTS, o histograma da corrente é diferente daquele esperado quando apenas o ruído térmico é considerado (distribuição gaussiana). A análise da corrente de dreno no domínio do tempo nos fornece informações importantes sobre o comportamento do ruído. Por exemplo, é possível observar como as constantes de tempo variam com as condições de polarização e com a temperatura. A Figura 25 mostra a razão do desvio padrão pela média da corrente de dreno de 3 dispositivos distintos em função da temperatura. De uma maneira geral, pode-se observar que o valor de  $\sigma/\mu$  cresce com a temperatura.

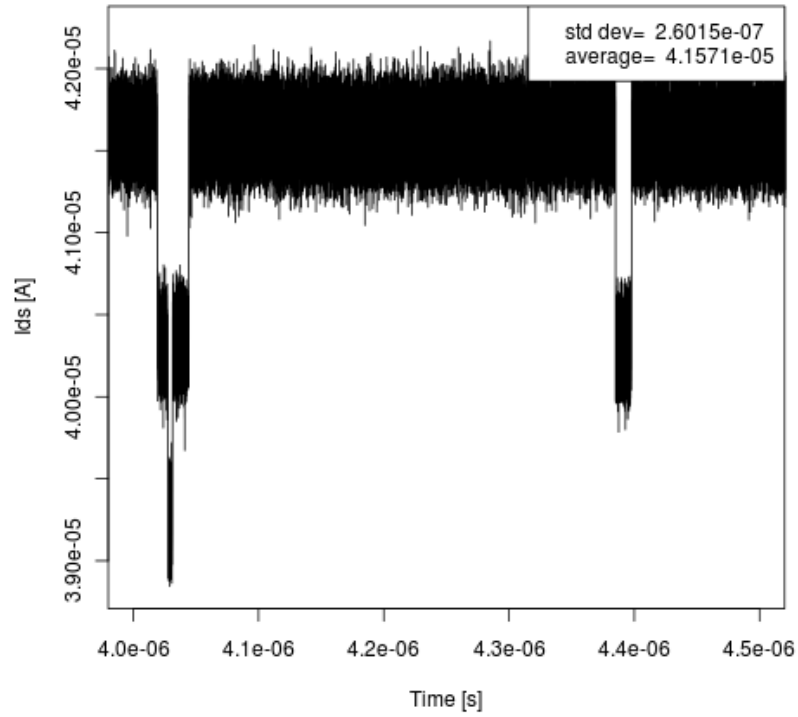


Figura 23 Corrente de um transistor NMOS operando na saturação a 15° C.

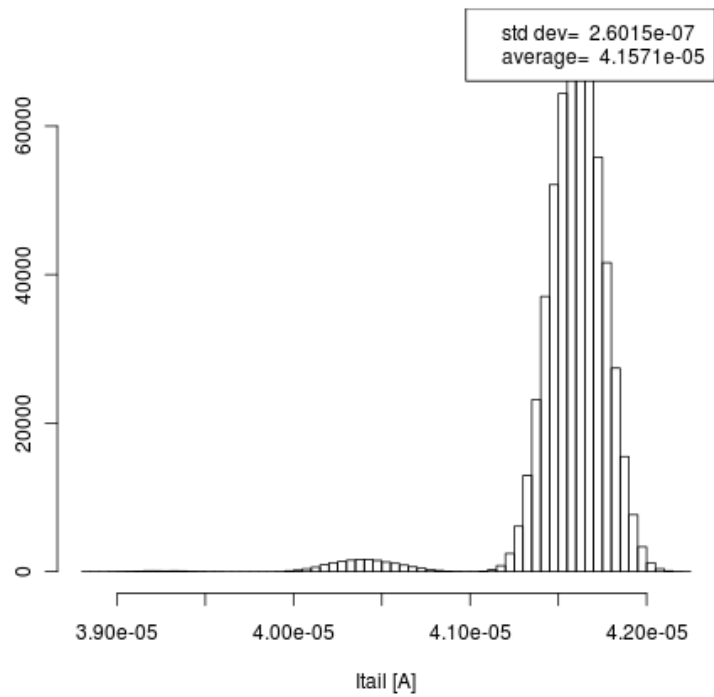
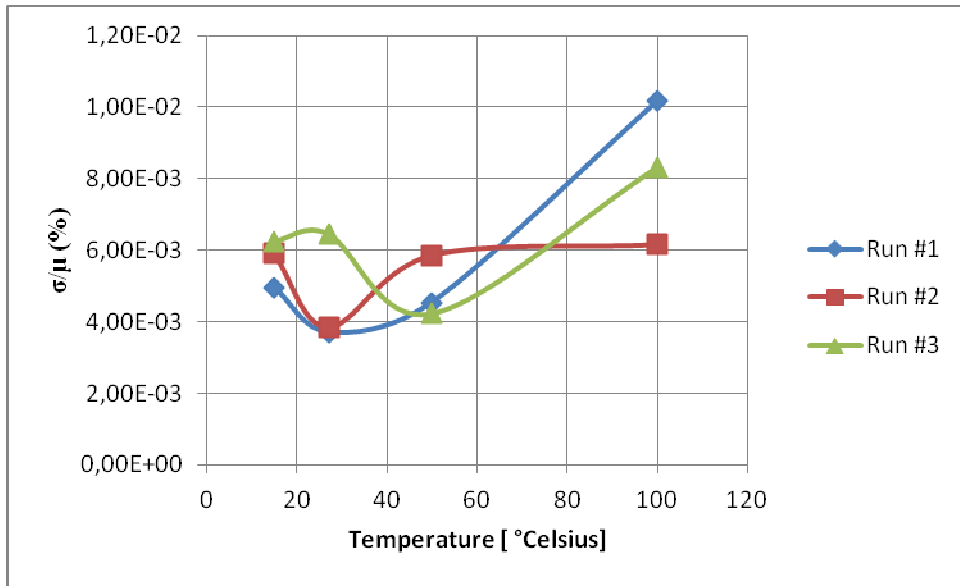


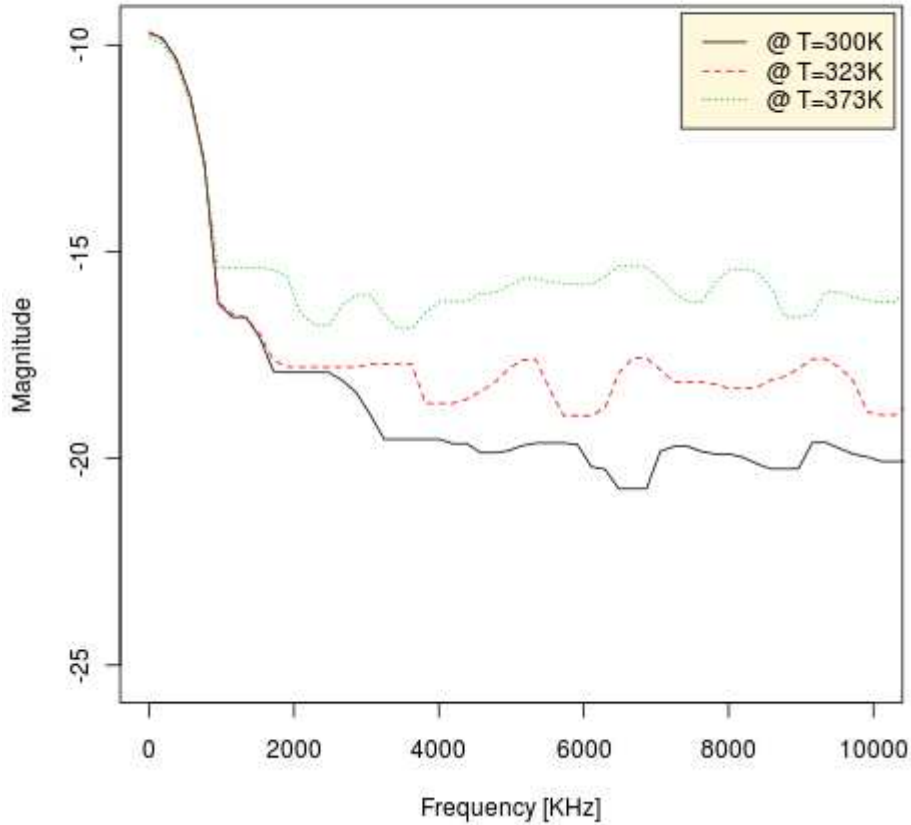
Figura 24 Histograma de corrente de dreno para um dispositivo NMOS em saturação a 15° C.





**Figura 25** Desvio padrão pela corrente média em função da temperatura para 3 dispositivos diferentes.

Para a validação da metodologia de simulação é imprescindível analisar-se o comportamento do ruído no domínio da frequência. A Figura 26 mostra (em escala logarítmica) a densidade espectral de potência em  $A^2/Hz$  da corrente  $I_{ds}$  de um transistor NMOS operando na saturação para diferentes valores de temperatura. A tensão  $V_{gs}$  na porta do dispositivo é fixada em 1 V. A tensão  $V_{ds} = 1$  V e  $V_{bs} = 0$  V. É possível perceber claramente duas regiões no espectro da corrente. Uma região é proporcional a  $1/f$ , ou seja, decai à medida que a frequência aumenta. Essa região está localizada nas frequências mais baixas e corresponde ao ruído de baixa frequência ocasionado pela superposição de múltiplos ruídos RTS. A outra região observada se mantém aproximadamente constante e corresponde ao ruído térmico presente na corrente  $I_{ds}$ .



**Figura 26** Espectro de potência da corrente de dreno de um transistor NMOS em função da temperatura em escala logarítmica.

Nesse capítulo foram apresentados resultados de simulações transientes de ruído térmico e RTS no domínio do tempo. Os efeitos dessas fontes de ruído na corrente  $I_{ds}$  de um transistor NMOS na tecnologia de 45 nm foram avaliados. A análise dos resultados mostra correspondência entre os dados obtidos pelas simulações e o que é previsto pela teoria. No caso do ruído RTS, especificamente, um ajuste de parâmetros baseados em dados experimentais para a tecnologia em questão é necessário para que haja equivalência quantitativa com as simulações. No caso do ruído térmico atenção especial deve ser prestada para o melhor compromisso entre precisão e eficiência do algoritmo. A correta estimativa do

ruído térmico depende da seleção apropriada do passo de simulação e da banda de frequência para uma determinada aplicação.

Qualitativamente, entretanto, a nova abordagem de simulação do ruído RTS e do ruído térmico mostra comportamento adequado ao relatado na literatura para diferentes configurações de tensões de polarização e temperaturas (PAVELKA *et al*, 2009; GHIBAUDO; BOUTCHACHA, 2002; SILVA; BRUSAMARELLO; WIRTH, 2010; WIRTH, 2010; WIRTH *et al.*, 2005; WIRTH *et al*, 2004; WIRTH; SILVA; BREDERLOW, 2007; CHIU; LEE, 2005; ZANOLLA *et al*, 2010; VAN DER WEL *et al*, 2000; MIHAILA, 2001; DONG; OPAL, 2000; GHIBAUDO; ROUX-DIT-BUISSON, 1994). Valendo-se desse fato, nos capítulos seguintes o novo modelo de simulação é utilizado no projeto de um circuito mais complexo. Objetiva-se com isso analisar os efeitos do ruído na saída de um circuito ainda na etapa de projeto. Isso é de especial interesse para as tecnologias atuais de dimensões reduzidas visto que o projetista deve tomar ações no sentido de mitigar esses efeitos antes de fabricar o chip. Nesse trabalho, o estudo de caso é feito em cima de osciladores, blocos essenciais em qualquer aplicação eletrônica. Os capítulos seguintes são reservados a essa análise e introduzem as principais métricas de qualidade desse tipo de circuito.

#### 4 JITTER E RUÍDO DE FASE EM OSCILADORES MOS

Até o momento, foram discutidos apenas os diferentes mecanismos, modelos e considerações tecnológicas do ruído em dispositivos MOS isolados. Porém, para o projetista de circuitos integrados, é mais interessante saber como essas diferentes fontes de ruído afetam o desempenho de um determinado circuito eletrônico. Como visto no capítulo precedente, o efeito das diferentes fontes de ruído pode ser modelado através de flutuações aleatórias e momentâneas na tensão de limiar do transistor. Em circuitos digitais, essas variações têm efeito principalmente nos atrasos de porta e de propagação do sinal. Em tecnologias com comprimento de canal de 45nm e menores, o ruído de baixa frequência pode até provocar falhas no funcionamento de circuitos lógicos (HAARTMAN; ÖSTLING, 2007). Atualmente, porém, o nível de ruído não costuma ser levado em consideração na concepção de circuitos digitais, com exceção das memórias.

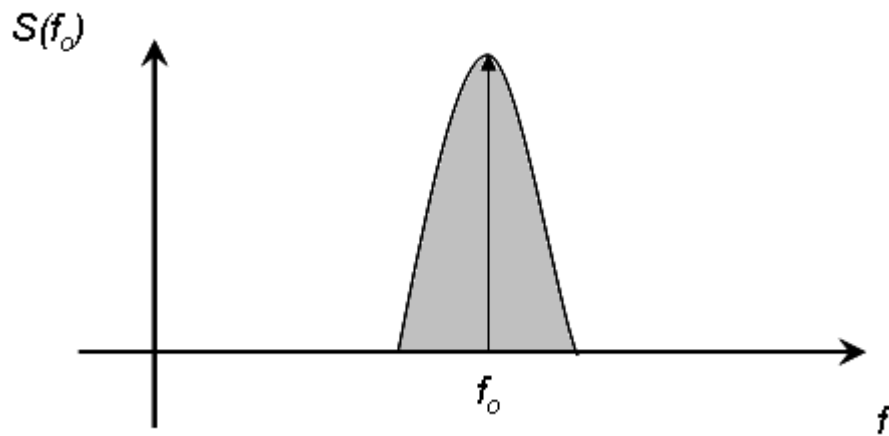
Em circuitos analógicos e de radiofrequência, por outro lado, o nível de ruído tem um papel determinante. A relação sinal-ruído, ou *signal-to-noise ratio* (SNR), determina o nível do menor sinal que pode ser processado por um determinado circuito e, portanto, deve ser suficientemente alta para que o circuito funcione corretamente. Em alguns casos, a SNR pode ser aumentada simplesmente aumentando-se a potência do sinal de interesse. Essa abordagem implica em maior consumo de potência o que pode inviabilizar o uso do circuito em determinadas aplicações. O baixo consumo de potência é particularmente importante em aplicações sem fio onde o oscilador é um dos principais blocos construtivos. Esse capítulo trata da manifestação do ruído dos transistores na saída de osciladores e introduz os conceitos de *jitter* no tempo e de ruído de fase na frequência servindo de base para o estudo de caso apresentado no capítulo seguinte.

#### 4.1 RUÍDO EM OSCILADORES

A pureza espectral é uma figura de mérito extremamente relevante em osciladores, tanto para circuitos de radiofrequência como para circuitos digitais. No domínio do tempo, uma oscilação perfeitamente pura tem um período de repetição constante. No domínio da frequência, para uma onda senoidal, essa propriedade se traduz em um impulso único na frequência de oscilação. A saída desse oscilador ideal em função do tempo,  $t$ , pode ser expressa por:

$$v_o = V_o \cos(2\pi f_o t) \quad (25)$$

As fontes de ruído intrínsecas à tecnologia MOS discutidas nos capítulos anteriores introduzem flutuações aleatórias nos parâmetros elétricos dos transistores. Essas flutuações se manifestam como variações aleatórias da fase do sinal e aparecem no domínio da frequência como bandas laterais em torno do impulso na frequência fundamental, conforme representado na Figura 27. Outra maneira de se quantificar a pureza espectral do sinal é através de sua análise no domínio do tempo. Flutuações aleatórias na fase do sinal, nesse caso, se manifestam como variações no período do sinal de saída do oscilador.



**Figura 27 Representação da saída de um oscilador com ruído de fase.**

As fontes de ruído responsáveis por essas variações são principalmente o ruído térmico e o ruído de baixa frequência. De uma maneira geral, o ruído afeta tanto a fase quanto a amplitude de todos os osciladores. Em osciladores funcionando de maneira estável, flutuações na amplitude podem ser praticamente ignoradas porque após atingir um determinado valor mínimo, as mudanças na amplitude do sinal tornam-se irrelevantes. Além disso, a amplitude geralmente é limitada por um controle de ganho automático ou pela própria não linearidade intrínseca dos sistemas oscilatórios. Dessa forma, a amplitude de um sistema oscilatório estável pode ser restaurada para seu estado inicial mesmo em presença de flutuações. O mesmo não acontece com variações na fase do sinal, que persistem indefinidamente.

A saída de um oscilador real sob a influência de fontes de ruído em função do tempo,  $t$ , pode ser expressa por:

$$v_{out} = v_o \{1 + a(t)\} \sin[2\pi f_o t + \varphi(t)] \quad (26)$$

Onde  $a(t)$  e  $\varphi(t)$  são função do tempo. As flutuações apresentadas por  $a(t)$  e  $\varphi(t)$  são, em geral, processos estocásticos de média zero e são inerentes a todos os osciladores. As

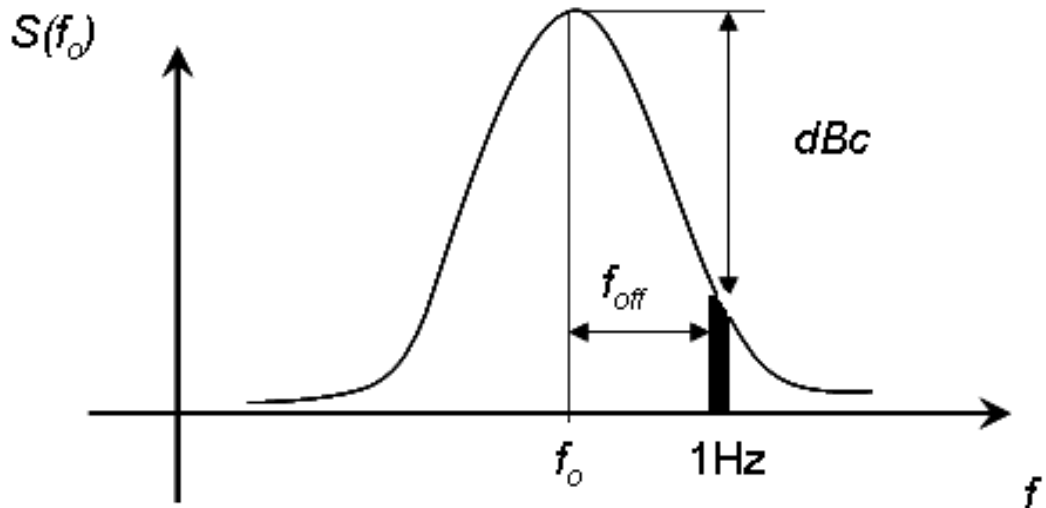
técnicas mais populares de caracterização dessas variações na saída de um oscilador são chamadas de ruído de fase e *jitter*. Ambos são manifestações de variações aleatórias na fase do sinal e são equivalentes. O ruído de fase é a representação no domínio da frequência enquanto o *jitter* é a representação no domínio do tempo, respectivamente. As seções a seguir explicam com mais detalhe cada um desses conceitos.

#### 4.2 RUÍDO DE FASE

A presença de variações aleatórias na fase de um sinal se manifesta como ruído de fase no domínio da frequência. A densidade espectral de potência  $S_{\varphi}(f_{off})$  da fase  $\varphi(t)$  é difícil de ser medida diretamente. Geralmente, mede-se a densidade espectral de potência unilateral, ou *single sideband* (SSB), na saída do oscilador. Nesse caso, o ruído de fase pode ser expresso por (HAJIMIRI; LEE, 1998):

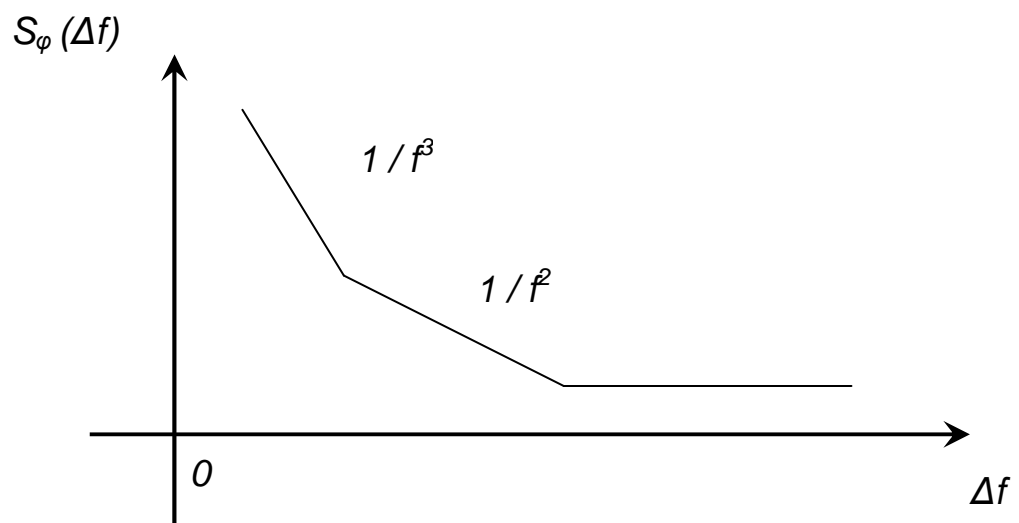
$$L(f_{off}) = 10 \cdot \log \left[ \frac{P_{SSB}(f_o + f_{off}, 1Hz)}{P_c} \right] \quad (27)$$

Onde  $P_{SSB}(f_o + f_{off}, 1Hz)$  representa a potência unilateral presente a uma determinada frequência de *offset*,  $f_{off}$ , da frequência  $f_o$  da portadora em um intervalo de 1 Hz, como representado na Figura 28. O termo  $P_c$  diz respeito à potência da portadora. O ruído de fase tem unidades de dBc/Hz, onde dBc se refere ao nível em dB com relação à potência da portadora.



**Figura 28** Representação da PSD de um oscilador com ruído de fase. A parte escura representa o ruído de fase por Hz a uma frequência  $f_{\text{off}}$  da frequência da portadora.

A Figura 28 ilustra o espectro do sinal de saída de um oscilador real. O espectro da fase também pode ser observado. A teoria prevê a existência de regiões que decaem de acordo com  $1/f^3$ ,  $1/f^2$  e  $1/f^0$  no espectro do ruído de fase, como é representado na Figura 29.



**Figura 29** Representação da densidade espectral de potência unilateral da fase em função da frequência de *offset*.



Segundo (HAJIMIRI; LEE, 1998), cada uma dessas regiões depende de fontes de ruído distintas. As fontes de ruído de baixa frequência dão origem à região  $1/f^3$  enquanto que as fontes de ruído branco, em especial o ruído térmico, são responsáveis pela região  $1/f^2$  do espectro de ruído de fase. A região plana é resultado do próprio ruído de fundo do oscilador.

### 4.3 JITTER EM OSCILADORES

O *jitter* é a representação de flutuações aleatórias da fase no domínio do tempo. Em um oscilador ideal, o período é constante, ou seja, o sinal cruza o zero pela  $n$ -ésima vez no tempo  $t = nT$ , onde  $T$  é o período do oscilador. Em presença de ruído, entretanto, o período de cada ciclo de oscilação é diferente, tornando-se uma função de  $n$ . Para um circuito oscilando livremente contendo apenas fontes de ruído branco (não correlacionadas), o período de oscilação segue uma distribuição Gaussiana. Essa distribuição possui uma média,  $T_{avg}$ , cujo inverso pode ser definido como a frequência média de oscilação,  $f_{osc} = 1/T_{avg}$ . Essa distribuição também possui um desvio-padrão,  $\sigma_c$ , que geralmente é chamado de *jitter* RMS (*Root Mean Square*). Três definições de *jitter* são amplamente aceitas e documentadas na literatura. As seções a seguir explicam cada uma dessas definições.

#### 4.3.1 Jitter Absoluto

O *jitter* absoluto,  $T_{abs}$ , também conhecido como *jitter* de longo prazo tem a interessante propriedade de depender do tempo de observação  $t = NT_{avg}$ . A cada ciclo, o

período de oscilação,  $T_n$ , difere do período médio  $T_{avg}$  por uma quantidade  $\Delta T_n = T_n - T_{avg}$ . O *jitter* absoluto,  $T_{abs}$ , é definido como a soma desses desvios.

$$T_{abs}(t = NT_{avg}) = \sum_{n=1}^N (T_n - T_{avg}) = \sum_{n=1}^N \Delta T_n \quad (28)$$

A Equação (28) mostra  $T_{abs}$  como o erro acumulado desde o tempo zero até o tempo  $t$ . Esse acúmulo de *jitter* ocorre porque a incerteza em uma transição afeta todas as outras transições seguintes e seu efeito persiste indefinidamente (HAJIMIRI; LIMOTYRAKIS; LEE, 1999). Em outras palavras, uma perturbação na fase durante um período de oscilação muda o ponto onde o próximo ciclo começa. Dessa forma, a incerteza no período quando  $t$  segundos se passaram é a soma das incertezas associadas a cada transição ocorrida nesse intervalo de tempo.

No caso onde somente fontes independentes de ruído branco são consideradas, o erro no tempo entre um ciclo de oscilação e o próximo não tem correlação. A variância total do *jitter* é a soma das variâncias associadas a cada transição e cresce linearmente com o tempo  $t$ . A relação entre a variância de  $T_{abs}$  e o tempo de observação pode ser expressa por:

$$\sigma_{abs}^2 = cNT_{avg} \Leftrightarrow \sigma_{abs} = K\sqrt{NT_{avg}} \quad (29)$$

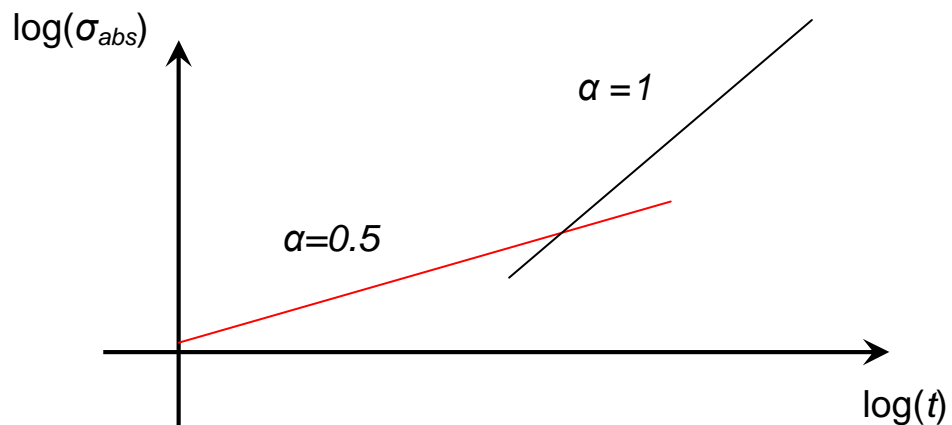
onde  $K$  e  $c$  são constantes de proporcionalidade determinadas por parâmetros do circuito. De uma maneira geral, o *jitter* absoluto  $T_{abs}$  é analisado em termos de seu desvio-padrão,  $\sigma_{abs}$ , e assim será considerado doravante nesse trabalho.

Normalmente, as fontes de ruído térmico são modeladas como não correlacionadas enquanto que o ruído proveniente do substrato e da alimentação, assim como o ruído  $1/f$  são aproximados por fontes correlacionadas entre si. Em presença de ruído de baixa frequência, portanto, o erro no período de observações sucessivas passa a ter correlação. Esse efeito é

visível para múltiplos ciclos, ou seja, para um tempo  $t$  de observação suficientemente grande. Nesse caso, os desvios-padrão do *jitter* absoluto podem ser somados ao invés das variâncias. Pode ser demonstrado (HAJIMIRI; LEE, 2002) que o desvio padrão do *jitter* absoluto após  $t = NT_{avg}$  segundos é proporcional a  $t$ . Assim:

$$\sigma_{abs} = \zeta \times NT_{avg} \quad (30)$$

onde  $\zeta$  é uma constante de proporcionalidade. Em um oscilador real, ambas as fontes de ruído, correlacionadas e não correlacionadas, estão presentes. Em (HAJIMIRI; LIMOTYRAKIS; LEE, 1999), experimentos foram realizados em um oscilador em anel na tecnologia CMOS funcionando a 2.81 GHz. Os resultados experimentais mostram que para curtos intervalos de medição, o *jitter* absoluto é proporcional a raiz quadrada do tempo de medição. Para longos períodos de medição o *jitter* absoluto é proporcional ao tempo de medição. Portanto, um gráfico de  $\sigma_{abs}$  pelo tempo de observação  $t$  com eixos em escala logarítmica teria duas regiões, uma com inclinação  $\alpha=1/2$  referente à constante  $K$ , e outra com inclinação  $\alpha=1$  referente à  $\zeta$ , como mostra a Figura 30.



**Figura 30** Representação da variação do *jitter* com o intervalo de observação em escalas logarítmicas.

Em geral, o *jitter* absoluto não é utilizado para caracterizar a pureza espectral de osciladores que oscilam livremente (McNEILL, 1997) porque o seu valor depende do tempo de observação e a variância dessa medida cresce com o tempo. Para a análise de estabilidade de fase em *Phase-Locked Loops* (PLL), no entanto, esse conceito é amplamente utilizado.

#### 4.3.2 Jitter RMS

Essa definição de *jitter* é a mais usada para a análise de osciladores funcionando individualmente (MCNEILL, 1997) e é esse o conceito que será utilizado para os estudos de caso apresentados nesse trabalho. Esse tipo de *jitter*, também chamado por alguns autores de *jitter* do período, mede a variância de cada período com relação ao período médio,  $T_{avg}$ . De uma maneira geral, o *jitter* RMS é o valor RMS do erro  $\Delta T_n = T_n - T_{avg}$  no período de oscilação e pode ser definido pela seguinte equação:

$$T_{rms} = \sigma_c = \lim_{N \rightarrow \infty} \sqrt{\frac{1}{N} \sum_{n=1}^N \Delta T_n^2} \quad (31)$$

O *jitter* RMS,  $\sigma_c$ , é, portanto, uma medida estatística de um processo de oscilação ruidoso e representa o desvio-padrão da distribuição dos períodos desse processo.

Quando o ruído térmico e o ruído de baixa frequência estão presentes no oscilador, a distribuição do período pode ter uma forma diferente de uma Gaussiana. Nesse caso, porém, o desvio-padrão dessa distribuição ainda é utilizado para definir o *jitter* RMS do oscilador sem perda de generalidade. É importante notar que o valor do *jitter* RMS fornece informações somente sobre a magnitude das flutuações no período, mas nada nos diz sobre como o período se comporta em longo prazo. Se o ruído de baixa frequência modular o ruído do oscilador, por exemplo, o período variará muito lentamente e essa variação pode não aparecer no desvio-

padrão. Para os estudos de caso desenvolvidos nesse trabalho, no entanto, o cálculo de  $\sigma_c$  representa uma medida satisfatória para uma análise qualitativa dos efeitos do ruído no sinal de saída de um oscilador.

### 4.3.3 *Jitter* ciclo-a-ciclo

Essa terceira definição de *jitter* também é geralmente utilizada na análise de osciladores funcionando livremente e representa o valor RMS da diferença entre dois períodos consecutivos. É definido por:

$$T_{CC} = \lim_{N \rightarrow \infty} \sqrt{\frac{1}{N} \sum_{n=1}^N (T_{n+1} - T_n)^2} \quad (31)$$

## 5 ESTUDO DE CASO: OSCILADOR EM ANEL

Osciladores são componentes críticos em muitas aplicações. Com a redução progressiva das dimensões dos dispositivos, os osciladores em anel têm atraído especial atenção. Esse circuito consiste de uma série de estágios em cascata conectados em uma malha de realimentação. Cada um desses estágios possui um determinado atraso de propagação de sinal. Esse tipo de oscilador possui algumas propriedades muito atrativas. Por exemplo, podem ser facilmente projetados utilizando-se as tecnologias “estado da arte” e são facilmente integráveis. Além disso, podem funcionar em tensões muito baixas e conseguem oscilar em alta frequência dissipando pouca potência em comparação com outros tipos de osciladores. O oscilador em anel, porém, é caracteristicamente muito ruidoso (ABIDI, 2006; DAI; HARJANI, 2002) o que limita muito a sua aplicação em circuitos de radiofrequência, por exemplo.

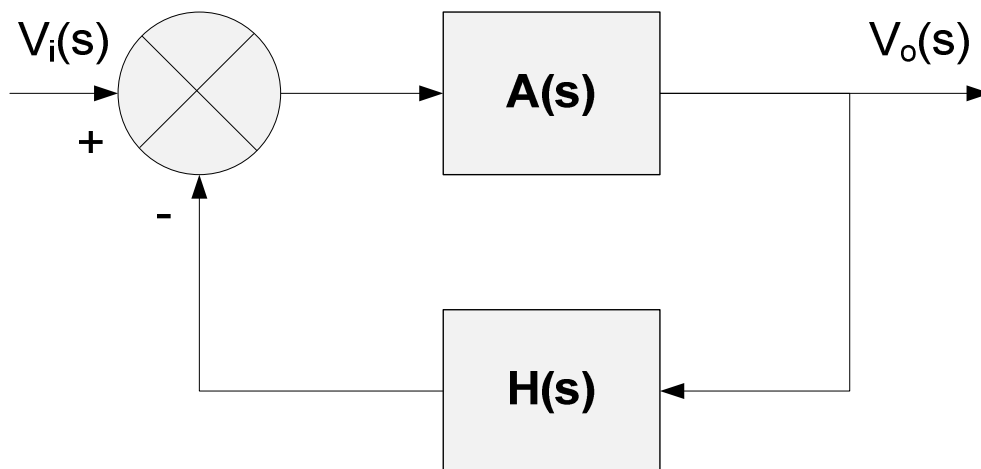
Dessa forma, é particularmente interessante compreender como as fontes de ruído intrínseco dos dispositivos impõem limites em termos de *jitter* e de ruído de fase e como essas especificações dependem de determinados parâmetros de projeto. Nesse capítulo, o projeto de um oscilador em anel com estágios diferenciais é analisado. O resultado de diversas simulações transientes realizadas utilizando os novos modelos de simulação é apresentado e confrontado com resultados experimentais presentes na literatura.

### 5.1 OSCILADORES EM ANEL

Um oscilador em anel compreende  $N$  estágios de ganho conectados em um laço de realimentação. Cada estágio amplificador inverte o sinal e introduz um atraso de tempo  $t_d$ . A frequência em que o oscilador irá funcionar é determinada por:

$$f_{osc} = \frac{1}{2 \cdot N \cdot t_d} \quad (32)$$

Em geral, um oscilador é um sistema altamente não linear. Entretanto, no caso onde a amplitude de oscilação é suficientemente pequena para não alterar o ponto de operação dos transistores, o modelo linear ainda pode ser utilizado e a análise do circuito é simplificada consideravelmente. Segundo (RAZAVI, 1996), em um oscilador em anel de 3 estágios projetado para funcionar com frequências de rádio, os estágios diferenciais operam na região linear por cerca de 90% do período. Isso implica que o modelo linear pode ser satisfatoriamente aplicado na análise do oscilador. Nesse caso, o oscilador é visto como um sistema linear invariante no tempo com realimentação negativa, como mostra a Figura 31.



**Figura 31 Diagrama de blocos da função de transferência de um oscilador.**

Pode ser demonstrado que a função de transferência de um oscilador em anel com  $N$  estágios é dada pela expressão:

$$H(s) = \frac{A_0^N}{\left(1 + \frac{s}{\omega_p}\right)^N} \quad (33)$$

onde  $A_0$  é o ganho de cada estágio e  $\omega_p = 1/r_o c_o$ , com  $r_o$  e  $c_o$  iguais à resistência e à capacitância de saída de cada estágio. O critério de Barkhausen estabelece duas condições necessárias, mas não suficientes, para que haja oscilação em um circuito elétrico. O ganho de malha na frequência de oscilação deve ser igual à unidade e a fase do sinal deve ser de 180 graus. Dessa forma, cada estágio contribui com  $180^\circ / N$  na fase. A Equação (34) e a Equação (35) mostram as expressões para o cálculo da frequência de oscilação e do ganho mínimo de cada estágio, respectivamente.

$$\tan^{-1}\left(\frac{\omega_{osc}}{\omega_p}\right) = \frac{\pi}{N} \Rightarrow \omega_{osc} = \omega_p \tan\left(\frac{\pi}{N}\right) \quad (34)$$

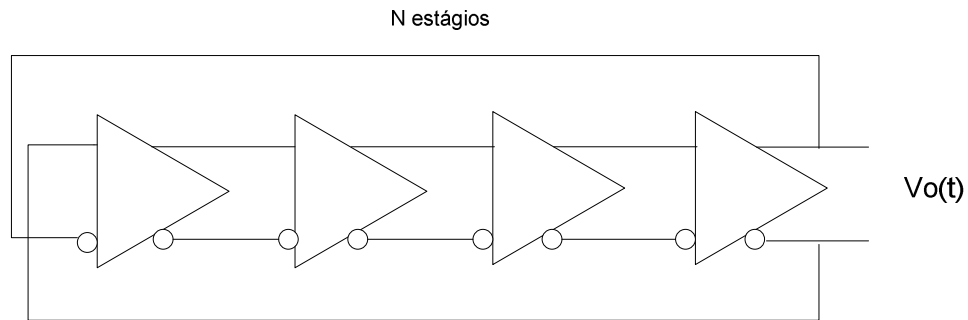
$$A_{\min} = \sqrt{1 + \tan\left(\frac{\pi}{N}\right)^2} \quad (35)$$

Em geral, o ganho da célula inversora é 2 a 3 vezes maior do que o ganho mínimo calculado pela Equação (35). Isso assegura a oscilação mesmo em presença de variações resultantes do processo de fabricação e da temperatura. A frequência  $\omega_{osc}$  calculada pela Equação (34) não é necessariamente igual à frequência de oscilação em regime permanente, dada pela equação (32). Isso acontece porque à medida que a amplitude de oscilação aumenta, o circuito assume uma característica não linear e a aproximação linear deixa de ser válida.

Existem diferentes tipos de osciladores em anel. Em geral, eles podem ser classificados quanto ao tipo de sinal no anel, quanto ao método de sintonia e quanto ao formato do sinal na saída do oscilador. Nas simulações apresentadas nesse trabalho de dissertação, o tipo de sinal escolhido foi o diferencial real com saída única. A Figura 32 mostra um diagrama de blocos para esse oscilador. Duas características motivaram essa escolha. Primeiramente, as células inversoras desse tipo de oscilador são estágios diferenciais que proporcionam maior imunidade às perturbações provenientes da tensão de alimentação e



do substrato. Além disso, os estágios diferenciais podem ser projetados apenas com transistores NMOS, uma exigência para aplicação do modelo de simulação de ruído RTS em seu estágio atual, uma vez que o ajuste de parâmetros foi feito apenas para transistores NMOS.



**Figura 32 Diagrama de blocos do oscilador em anel com sinal diferencial.**

## 5.1 REVISÃO BIBLIOGRÁFICA

O efeito das diferentes fontes de ruído em dispositivos semicondutores no *jitter* e no ruído de fase de osciladores tem sido amplamente estudado à medida que cresce em importância com a redução das dimensões dos circuitos. O efeito do ruído térmico no *jitter* em um oscilador em anel CMOS de sinal diferencial é estudado em (WEIGANDT *et al*, 1994). Este trabalho mostrou que o *jitter* é inversamente proporcional à carga capacitiva na saída de cada célula inversora da malha de realimentação. Portanto, quanto maior o tamanho dos dispositivos, menor o *jitter* na saída do oscilador. Esse trabalho também mostrou que o *jitter* é inversamente proporcional à tensão de *overdrive*<sup>4</sup> e também à potência consumida. Adicionalmente, ficou estabelecido nesse trabalho que o *jitter* RMS em um PLL que utiliza um oscilador em anel é maior do que o *jitter* do oscilador considerado isoladamente.

Estudos sobre o ruído de fase e *jitter* em osciladores em anel CMOS de sinal diferencial são relatados em (RAZAVI, 1996). Nesse trabalho, observou-se que as não

<sup>4</sup> A tensão de *overdrive* ou tensão de sobrecondução é o valor da tensão  $V_{gs}$  acima da tensão de limiar  $V_t$ .

linearidades das células inversoras assim como flutuações no valor da corrente de polarização aumentam o ruído de fase na saída do oscilador. Também se constatou o decréscimo no *jitter* com o aumento da potência consumida para um determinado período de oscilação. Por fim, concluiu-se que o *jitter* aumenta com o número de células inversoras no anel.

Em (MCNEILL, 1997), o *jitter* resultante de parâmetros do circuito e de fontes de ruído térmico e *shot* (em nível de circuito) em osciladores em anel de sinal diferencial compostos por TBJ é analisado. Nesse trabalho, concluiu-se que o *jitter* diminui de valor com o aumento da potência dissipada. As oscilações na corrente de polarização devido ao ruído térmico e *shot* são responsáveis por boa parte do *jitter* observado na saída do oscilador, mas um aumento da corrente de polarização significa que a célula inversora dissipa maior potência e, portanto, melhora a pureza espectral da onda na saída. Outra análise importante desse trabalho de pesquisa conclui que o *jitter* acumulado não depende do número de estágios em um oscilador em anel.

Um extenso trabalho de pesquisa sobre o *jitter* e o ruído de fase em osciladores em anel é apresentado em (HAJIMIRI; LIMOTYRAKIS; LEE, 1999), (HAJIMIRI; LEE, 1998) e (HAJIMIRI; LEE, 2000). Novamente, essa análise mostra que o ruído de fase é inversamente proporcional à potência consumida no circuito e aumenta de forma quadrática com a frequência. Para o oscilador em anel de sinal diferencial, o *jitter* depende do número de estágios. A mesma dependência não é encontrada para osciladores em anel de sinal único. Os osciladores em anel de sinal diferencial também injetam menos ruído em circuitos adjacentes dentro de um mesmo chip e são menos sensíveis ao ruído do substrato e da tensão de alimentação quando comparados com osciladores em anel de sinal único.

Recentemente, a análise do *jitter* resultante do ruído  $1/f$  no circuito de polarização esteve em evidência. Em (DAI, HARJANI, 2002), observou-se que o ruído do circuito de

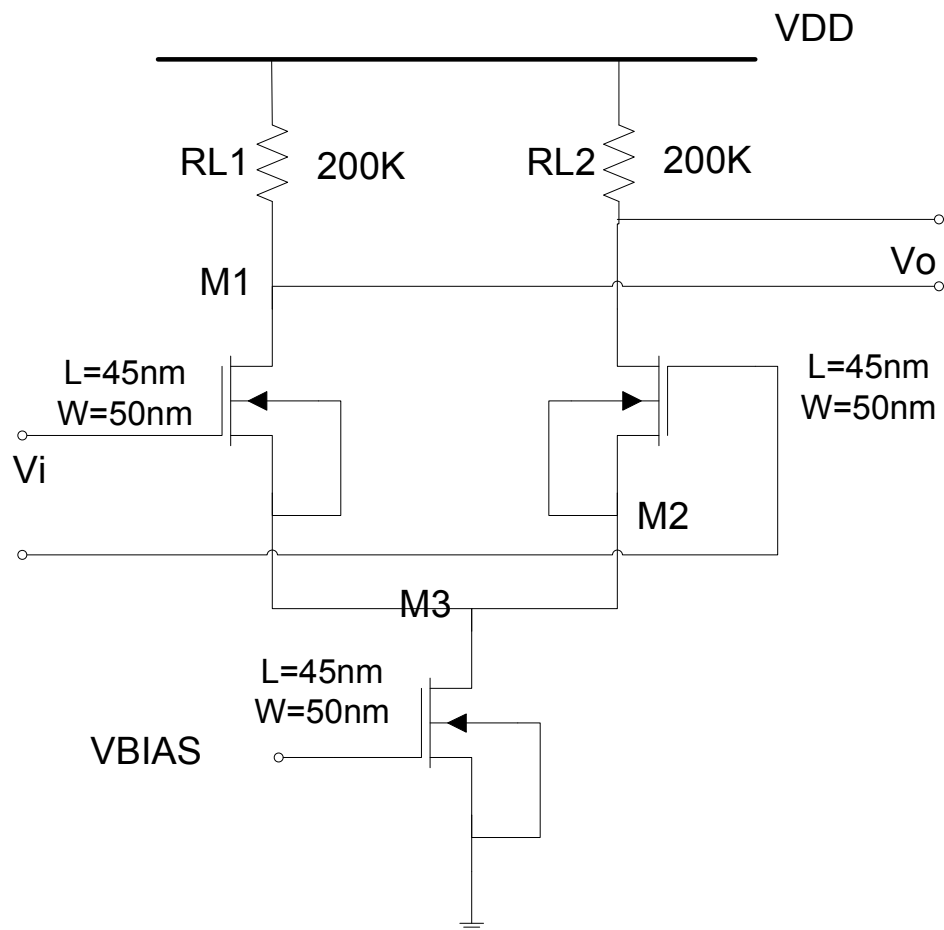
polarização, especialmente o ruído  $1/f$ , é responsável pela maior parte do *jitter* observado na saída. Em (ABIDI, 2006), uma análise do *jitter* em osciladores em anel CMOS mostra que, no par diferencial, o ruído térmico é responsável pelo *jitter*. Já no circuito de polarização, o *jitter* é predominantemente causado pelo ruído  $1/f$ . O espectro do ruído de fase é proporcional a  $1/f_{off}^2$  e  $1/f_{off}^3$  para o ruído térmico e de baixa frequência, respectivamente, onde  $f_{off}$  é a frequência de *offset*. Quando apenas fontes de ruído branco são consideradas, o *jitter* independe do número de estágios do oscilador.

Nos últimos anos, muitos avanços foram feitos na análise do *jitter* em osciladores em anel CMOS. Atualmente, aceita-se que o ruído de baixa frequência presente no circuito de polarização que controla a frequência de oscilação é o principal responsável pelas flutuações aleatórias na fase do sinal de saída (HAARTMAN; ÖESTLING, 2007).

## 5.2 SIMULAÇÕES E RESULTADOS

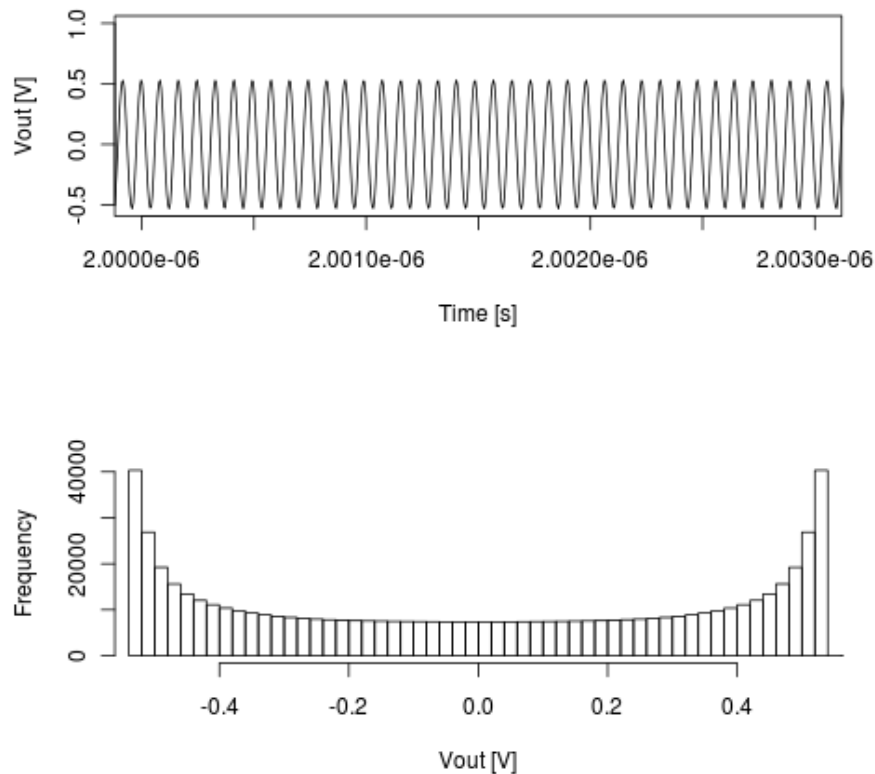
O objetivo dessa seção é analisar o impacto causado pelo ruído dos dispositivos na pureza espectral de um oscilador em anel. Como discutido anteriormente, o ruído de fase e o *jitter* são equivalentes e, portanto, somente esse último é analisado neste trabalho de mestrado. As simulações foram realizadas na tecnologia PTM 45 nm (CAO; MCANDREW, 2007) utilizando o modelo BSIM4 com o código alterado para considerar o cálculo do ruído no domínio do tempo. Simulações transientes foram realizadas no programa NGSPICE contemplando um número grande (>5000) de períodos de oscilação. A onda de tensão resultante da simulação foi armazenada e posteriormente analisada utilizando-se os programas R *Statistical* e o MATLAB®. O cálculo do período foi feito em duas etapas. Primeiramente, a média e o desvio padrão dos valores de tensão foram calculados. O objetivo é observar distorções na forma da onda na saída. Em um segundo momento, os dados foram interpolados

linearmente para se determinar os pontos onde a onda cruza o zero. Esses pontos foram armazenados e os períodos foram sucessivamente calculados. A natureza estatística dos modelos de ruído utilizados nas simulações implica que o resultado de apenas uma simulação é uma representação do comportamento de apenas 1 circuito. Uma análise mais criteriosa para determinar o verdadeiro impacto estatístico do ruído térmico e RTS no desempenho de osciladores deve ser feita utilizando uma simulação de Monte Carlo. Em virtude das dificuldades de convergência encontradas para a simulação das fontes de ruído térmico, essa análise não é apresentada nesse trabalho. O primeiro circuito simulado consiste em um oscilador em anel com três estágios. A célula de atraso típica utilizada é mostrada na Figura 33.



**Figura 33** Circuito típico da célula de atraso pra um oscilador em anel de 3 estágios.

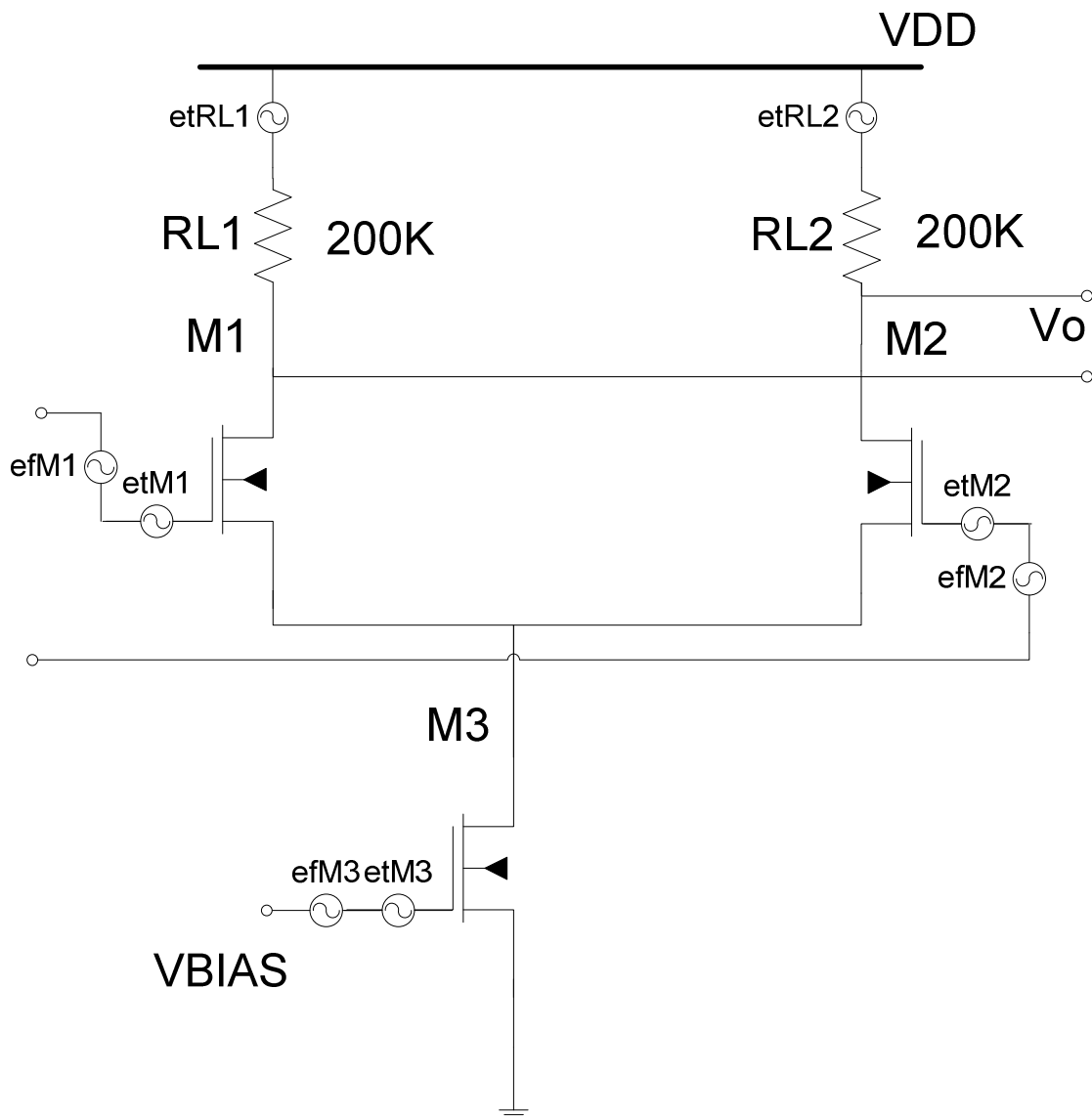
A tensão de alimentação, VDD, foi fixada em 1 V. A banda de frequência utilizada para o cálculo do ruído térmico é de 50 GHz e o passo de simulação é de 1 ps. A frequência de oscilação pode ser controlada pela tensão VBIAS aplicada na porta do transistor M3. A carga é resistiva e seu valor é fixado em 200 K $\Omega$ . Esse valor proporciona um ganho  $A_0 = gmR$  alto o suficiente para garantir a oscilação mesmo na presença de todas as fontes de ruído. Todos os transistores utilizados foram, em um primeiro momento, dimensionados no tamanho mínimo, com L=45 nm e W=50 nm. Dessa forma, o efeito do ruído é mais visível na saída do oscilador. O substrato está conectado em curto-circuito com a fonte dos transistores e, portanto, a tensão  $V_{bs}$  é igual à zero. A Figura 34 mostra os resultados da simulação desse circuito livre da ação de qualquer fonte de ruído.



**Figura 34** Forma de onda na saída do oscilador e seu histograma sem a influência de nenhuma fonte de ruído.

O período de oscilação é constante e a frequência igual a aproximadamente 14 GHz. Normalmente, mesmo sem contabilizar o ruído, o período de oscilação pode apresentar certa variação devido a erros computacionais. Essa variação é em geral muito pequena e nenhum tipo de compensação foi previsto nesse trabalho para o cálculo do *jitter*. Na

Figura 35 observa-se novamente o circuito típico da célula inversora com a adição das fontes de ruído de cada componente.

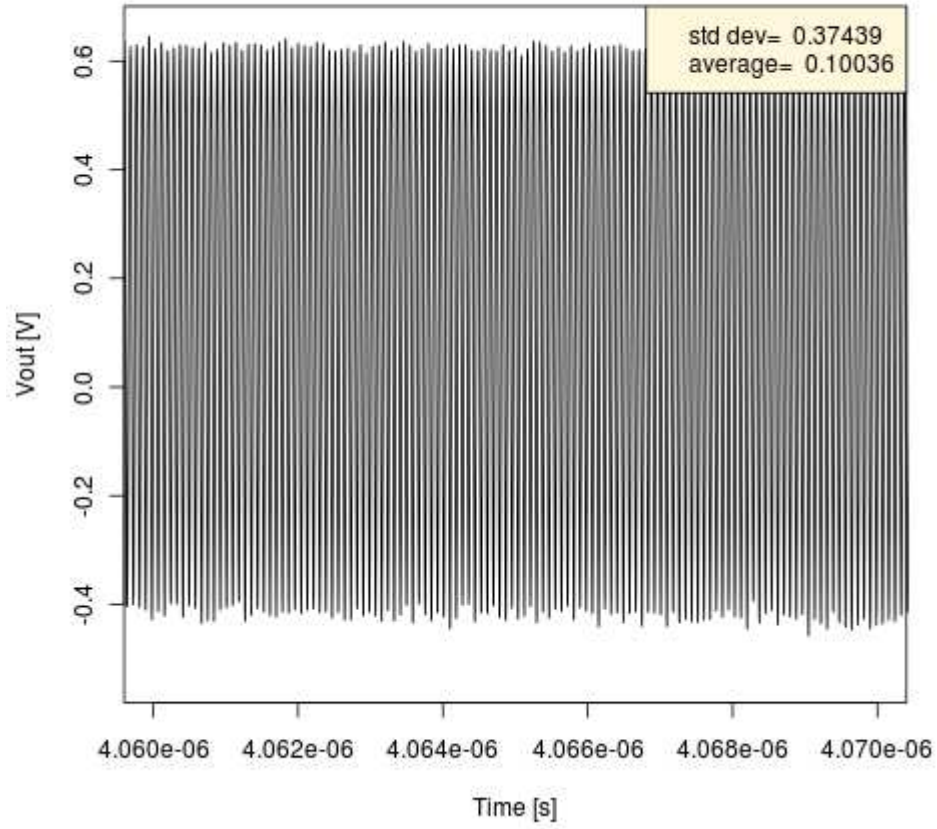


**Figura 35** Circuito típico de célula de atraso com fontes de ruído térmico e RTS. As conexões do substrato foram omitidas para maior clareza no desenho.

Para cada transistor, existem duas fontes de ruído e sua análise será feita separadamente. As fontes de tensão  $etM1$ ,  $etM2$  e  $etM3$  representam o ruído térmico presente na porta dos transistores M1, M2 e M3. Já as fontes de tensão  $efM1$ ,  $efM2$  e  $efM3$  correspondem ao ruído RTS ( $1/f$ ) presente na porta dos transistores M1, M2 e M3, respectivamente. O ruído na corrente  $I_{ds}$  é modelado através de variações momentâneas na tensão  $V_i$  dos transistores. As fontes de tensão  $etRL1$  e  $etRL2$  dizem respeito ao ruído térmico introduzido pelas cargas RL1 e RL2, respectivamente.

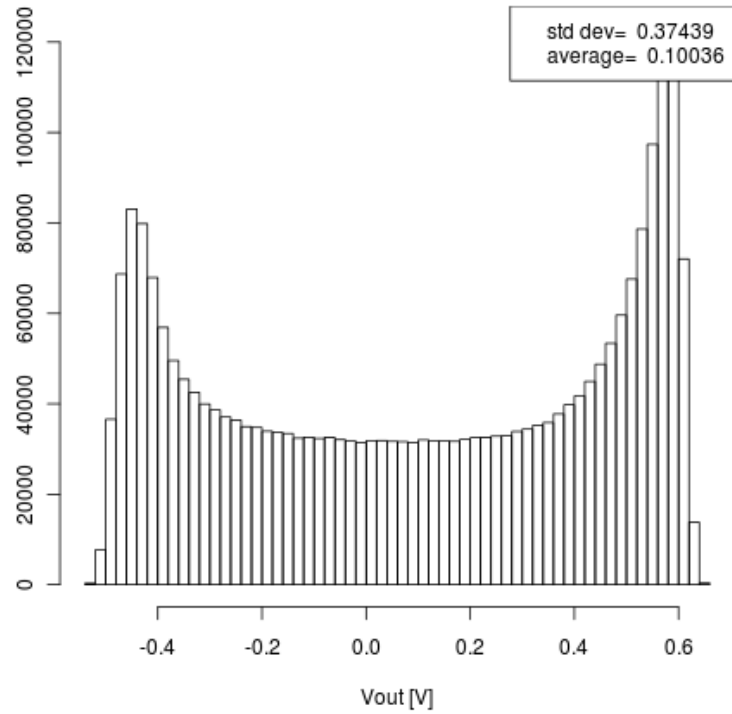
A análise do impacto das diferentes fontes de ruído no *jitter* permite que o projetista determine qual fonte de ruído é dominante no projeto do oscilador e preveja ações para mitigar seus efeitos. Para determinar o ruído equivalente, no entanto, todas as fontes de ruído devem ser simuladas simultaneamente. Isto é uma consequência da não linearidade inerente ao oscilador o que inviabiliza o uso do princípio da superposição. Nesse estudo de caso, a frequência de oscilação não é particularmente interessante e, portanto, não será determinada analiticamente. O objetivo é observar como o desvio-padrão da distribuição dos períodos é afetado por causa do ruído e mostrar algumas técnicas de projeto para a redução do seu efeito.

A Figura 36 mostra o resultado de uma simulação transiente quando todas as fontes de ruído presentes na Figura 35 são consideradas. Para o ruído do resistor, foi utilizada uma fonte de tensão aleatória disponível no próprio programa de simulação. O valor médio da onda é deslocado em 0,1 V e a amplitude do sinal passa a apresentar flutuações. Um histograma dos valores de tensão na saída do oscilador pode ser observado na Figura 37 e a Figura 38 mostra um histograma do período de oscilação.

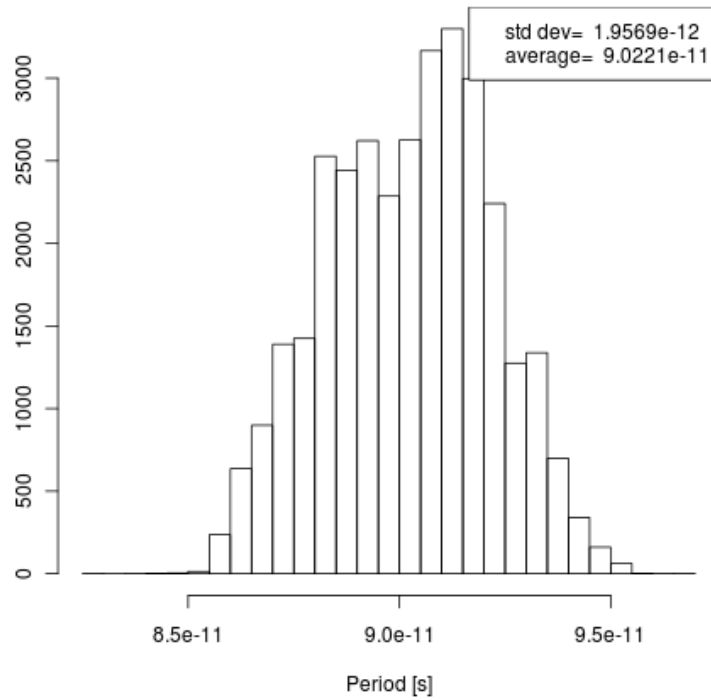


**Figura 36** Sinal de saída do oscilador em anel quando todas as fontes de ruído são consideradas simultaneamente.





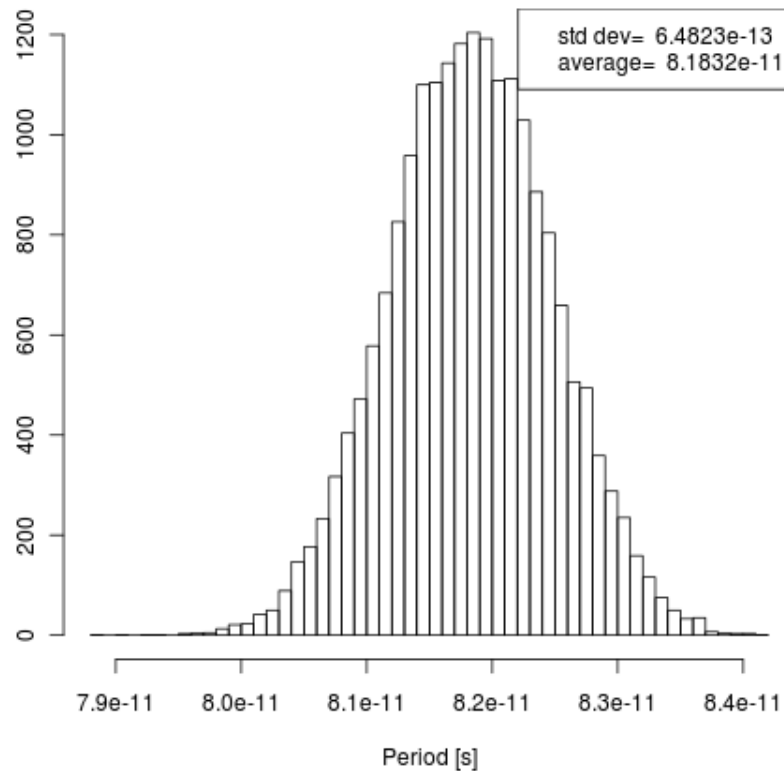
**Figura 37** Histograma da saída do oscilador quando todas as fontes de ruído são consideradas.



**Figura 38** Histograma do período na saída do oscilador.

O *jitter* RMS quando todas as fontes de ruído são consideradas na análise é em média de 1,82 ps e o período médio de oscilação é de 90 ps. O valor da razão entre o *jitter* RMS e o período médio de oscilação é aproximadamente constante e, em média, igual a 1,8%.

O *jitter* também foi estimado em função do tipo de ruído. A Figura 39 mostra a distribuição dos períodos quando apenas o ruído térmico em todos os componentes é considerado. Observa-se que, quando o ruído RTS ( $1/f$ ) não é contabilizado, o *jitter* diminui em uma ordem de grandeza. O resultado das simulações mostra que, em média, o *jitter* normalizado pelo período médio causado somente pelas fontes de ruído térmico é 65% menor do que quando todas as fontes de ruído são consideradas. O período médio de oscilação (para 12 simulações) é de 81,8 ps e o *jitter* RMS médio é de 0,49 ps ( $\sim 1/3$  do *jitter* quando os dois tipos de ruído são considerados).



**Figura 39** Histograma do período quando apenas as fontes de ruído térmico são consideradas.

Quando apenas as fontes de ruído térmico são consideradas, a alteração observada na forma de onda na saída do oscilador é desprezível. Quando somente as fontes de ruído RTS são consideradas, por outro lado, o *jitter* RMS chega a aproximadamente 2 ps e a frequência de oscilação diminuiu consideravelmente (30%) quando comparada com o caso sem ruído. A Tabela 2 mostra o período médio e o *jitter* RMS para 10 simulações quando apenas o efeito das fontes de ruído RTS é contabilizado.

**Tabela 2 Período médio e *jitter* RMS para 10 simulações distintas.**

Período Médio ( $\mu$ )	<i>Jitter</i> RMS ( $\sigma$ )	$\sigma/\mu$ (%)	Potência ( $\mu$ W)
8,71e-11	1,20e-12	1,38	17,91
8,81e-11	1,50e-12	1,70	17,69
9,02e-11	1,54e-12	1,71	17,36
8,70e-11	1,30e-12	1,49	17,78
8,82e-11	1,84e-12	2,09	17,94
9,02e-11	1,96e-12	2,17	17,26
8,89e-11	1,34e-12	1,51	17,42
8,76e-11	1,62e-12	1,85	17,51
8,67e-11	1,31e-12	1,51	18,28
8,81e-11	1,65e-12	1,87	17,57

Esses resultados reforçam a hipótese de que o *jitter* em osciladores é causado principalmente pelo ruído  $1/f$  nos dispositivos modulado para frequências maiores. Quando apenas o ruído RTS ( $1/f$ ) é considerado, o *jitter* RMS médio é de 1,7 ps e o período médio é de 88 ps. Dessa forma, conclui-se que o ruído  $1/f$  é o principal responsável pelas flutuações aleatórias na fase. Por esse motivo, o ruído térmico não será considerado isoladamente nas simulações a seguir sendo computado, sempre, em conjunto com o ruído RTS.

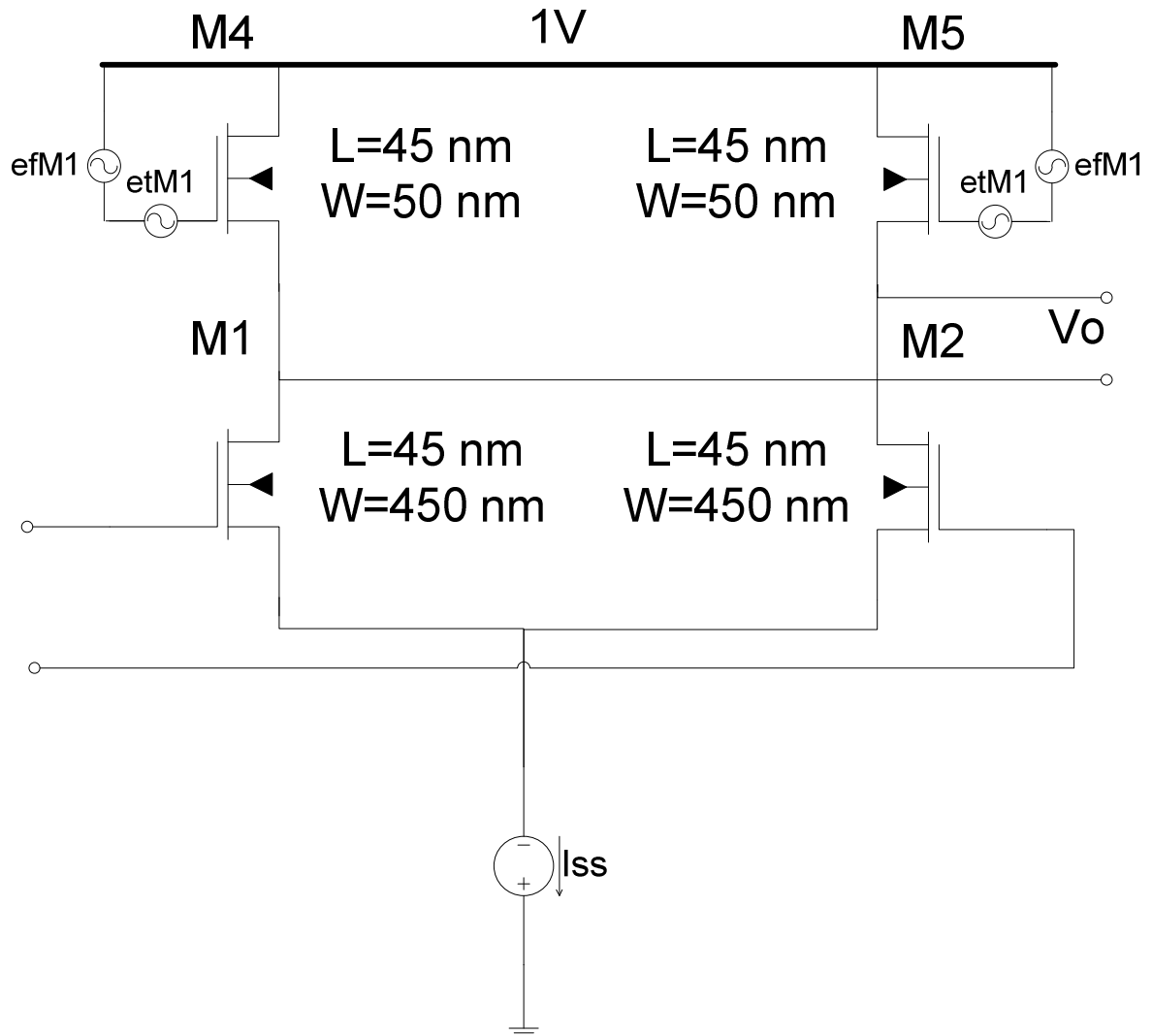
### 5.2.1 Efeito do Ruído na Carga

O ruído térmico na carga resistiva é modelado como uma fonte de tensão em série com o resistor. O valor RMS dessa fonte de tensão é  $\sqrt{4k_B TR\Delta f}$ . A banda de frequência considerada é de 100 GHz. A tensão de VBIAS no transistor M3 é 1 V. Em geral, resistores ocupam uma área grande em um circuito integrado quando comparados a um transistor. Por esse motivo, outro tipo de carga também foi analisado. A Figura 40 mostra uma célula de atraso típica utilizando como carga transistores NMOS com a porta conectada ao dreno (*diode-connected*). O ganho de cada estágio, nesse caso, é função apenas da geometria dos dispositivos e é dado pela Equação (36).

$$A_0 = \frac{gm_{M1}}{gm_{M5}} = \sqrt{\frac{(W/L)_{M1}}{(W/L)_{M5}}} \quad (36)$$

Os transistores do par diferencial foram dimensionados com  $L_{M1} = L_{M2} = 45$  nm e  $W_{M1} = W_{M2} = 450$  nm. Já os transistores da carga têm  $L_{M4} = L_{M5} = 45$  nm e  $W_{M4} = W_{M5} = 50$  nm e estão sempre em saturação. O ruído térmico e o ruído RTS são ambos função da tensão na fonte dos transistores M4 e M5. Dessa forma, o *jitter* introduzido no sinal de saída é maior do que em um oscilador contendo apenas cargas lineares, mesmo com o ruído térmico nas cargas resistivas sendo maior do que em um transistor. Para fins de comparação, um oscilador com cargas resistivas e transistores de mesma dimensão foi projetado. O ajuste de frequência é feito através de uma fonte de corrente. Simulações de 10 circuitos distintos de 3 estágios mostram um aumento de até 50% em média no *jitter* RMS em osciladores contendo transistores NMOS como carga, para uma mesma corrente de polarização. Esse resultado pode ser interpretado como decorrência da falta de simetria nas formas de onda introduzida pela variação da condutância da carga com a tensão de polarização (HAJIMIRI; LEE, 1998).

De uma maneira geral, o uso de cargas lineares reduz o impacto do ruído no período de oscilação.

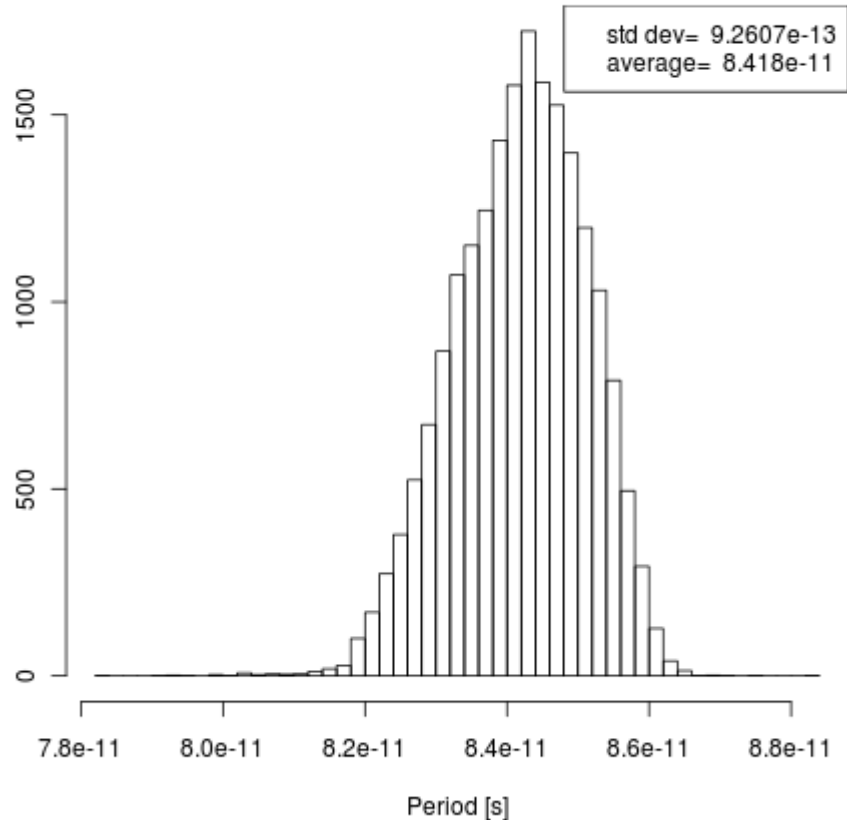


**Figura 40** Célula inversora típica com transistores NMOS *diode-connected* como carga. As conexões do substrato foram omitidas para maior clareza na imagem.

### 5.2.2 Ruído no Par Diferencial

Nos transistores do par diferencial estão presentes tanto o ruído térmico quanto o de baixa frequência. Estudos revelam que o *jitter* resultante do ruído no par diferencial é predominantemente provocado pelo ruído térmico (ABIDI, 2006). A Figura 41 mostra o histograma do período para o circuito da

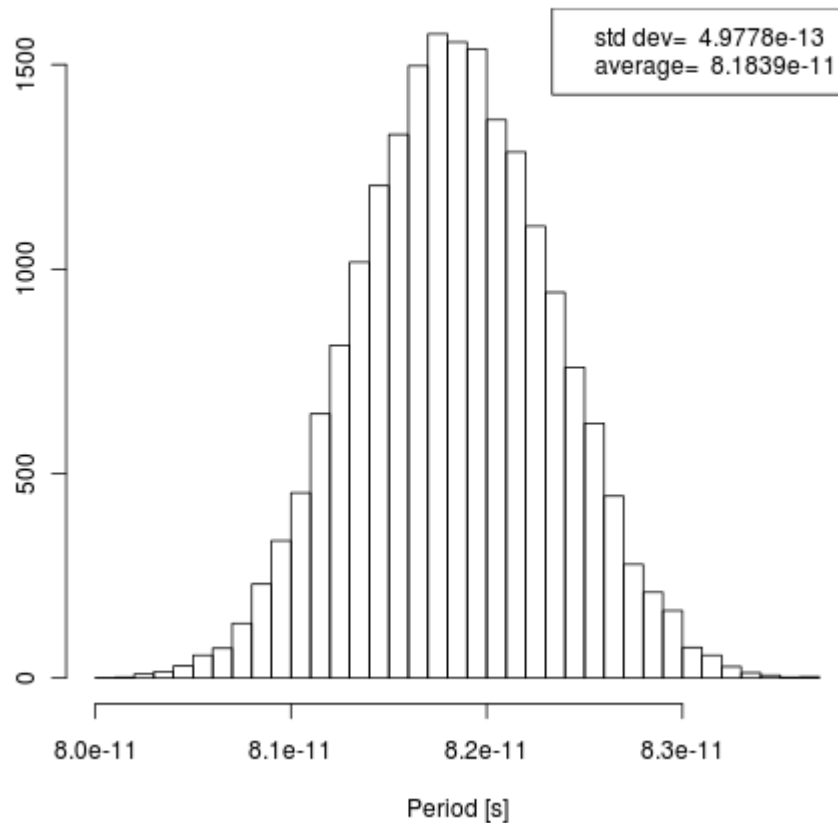
Figura 35 quando apenas fontes de ruído nos transistores M1 e M2 são consideradas. A tensão VBIAS foi ajustada para 1 V.



**Figura 41 Histograma do período quando apenas as fontes de ruído no par diferencial são consideradas.**

Analisando-se os resultados das simulações, percebe-se pouca influência do ruído RTS dos transistores M1 e M2 no *jitter* do período. O *jitter* é em média 30% maior quando ambos os ruídos são considerados. A Figura 42 mostra um histograma do período quando apenas o ruído térmico é contabilizado. Pode-se inferir que o ruído térmico do par diferencial tem influência maior sobre o *jitter* do que as outras fontes de ruído térmico do circuito. O ruído RTS normalmente se manifesta nas frequências mais baixas e por isso seu efeito é pouco perceptível na faixa dos GHz. Essa situação muda quando existe modulação das componentes

do ruído de baixa frequência para frequências mais altas. Com as condições de polarização dos transistores no par diferencial mudando periodicamente, um interessante comportamento ciclo-estacionário de ruído aparece no caminho do sinal. Os modelos de ruído utilizados nas simulações desse trabalho dependem tanto do tempo quanto das tensões de polarização e, portanto, levam em consideração esse efeito particular dos elementos de comutação.

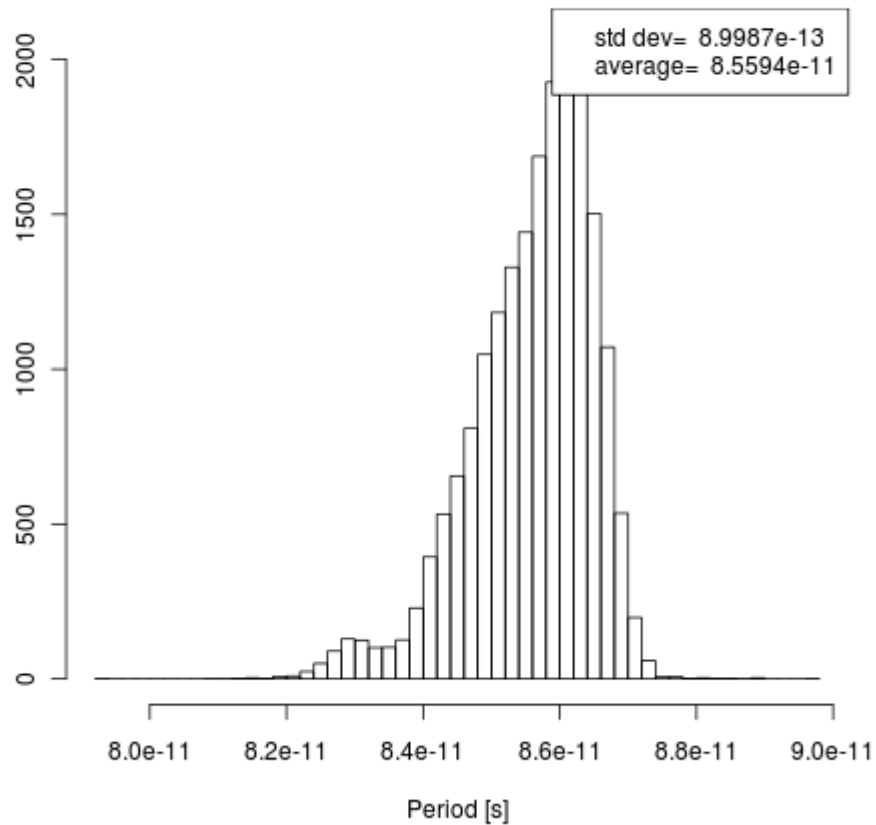


**Figura 42** Histograma do período quando apenas as fontes de ruído térmico no par diferencial são consideradas

### 5.2.3 Ruído no Circuito de Polarização

O período de oscilação do oscilador em anel é uma função da corrente de polarização que atravessa o transistor M3 em cada estágio de amplificação. Dessa forma, componentes do ruído modulam a frequência e contribuem expressivamente para o *jitter*. De acordo com

(RAZAVI, 1996), esse efeito pode ser significativo porque, em osciladores CMOS,  $\omega_0$  deve ser ajustável em  $\pm 20\%$  para compensar variações de processo, tornando a frequência consideravelmente sensível ao ruído do circuito de polarização. A Figura 43 mostra o histograma do período quando apenas as fontes de ruído no transistor M3 são consideradas. O ruído RTS que afeta a corrente de dreno em M3 é diretamente transformado em ruído de fase.



**Figura 43 Histograma do período quando apenas as fontes de ruído no circuito de polarização são consideradas.**

Como resultado de 10 simulações, percebe-se que, em média, o valor da razão entre o *jitter* RMS e o período médio de oscilação é de 1,2% e o *jitter* RMS é igual a 1,1 ps. O ruído RTS do circuito de polarização é responsável, portanto, pela maior parte do *jitter* encontrado na saída do oscilador.

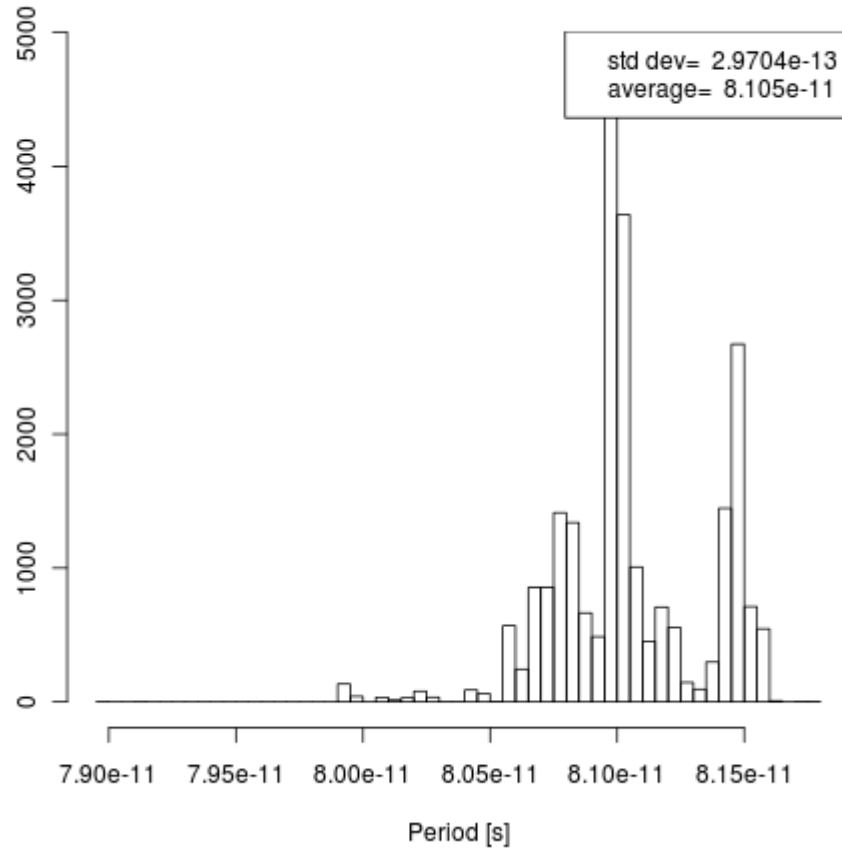


### 5.3 TÉCNICAS DE PROJETO PARA A REDUÇÃO DE RUÍDO EM OSCILADORES EM ANEL

O oscilador é um dos circuitos mais importantes na maioria dos sistemas eletrônicos (ABIDI, 2006). Existem diversas práticas comumente utilizadas para a redução do *jitter*. Um conceito consolidado é o uso de uma tensão positiva entre a fonte e o substrato ( $V_{bs}$ ), conhecido como *forward body bias* (FBB). A Figura 44 mostra o histograma do período na saída do oscilador quando essa técnica é utilizada no circuito da Figura 35. A tensão  $V_{bs}$  é de 0,2 V e VBIAS é igual a 1 V. Somente as fontes de ruído RTS foram consideradas nessa análise. Percebe-se uma redução de uma ordem de grandeza no *jitter* RMS quando essa técnica é utilizada. Este é o primeiro modelo capaz de contabilizar esse efeito em nível de circuito. A Tabela 3 mostra o efeito da utilização de FBB em um total de 10 simulações.

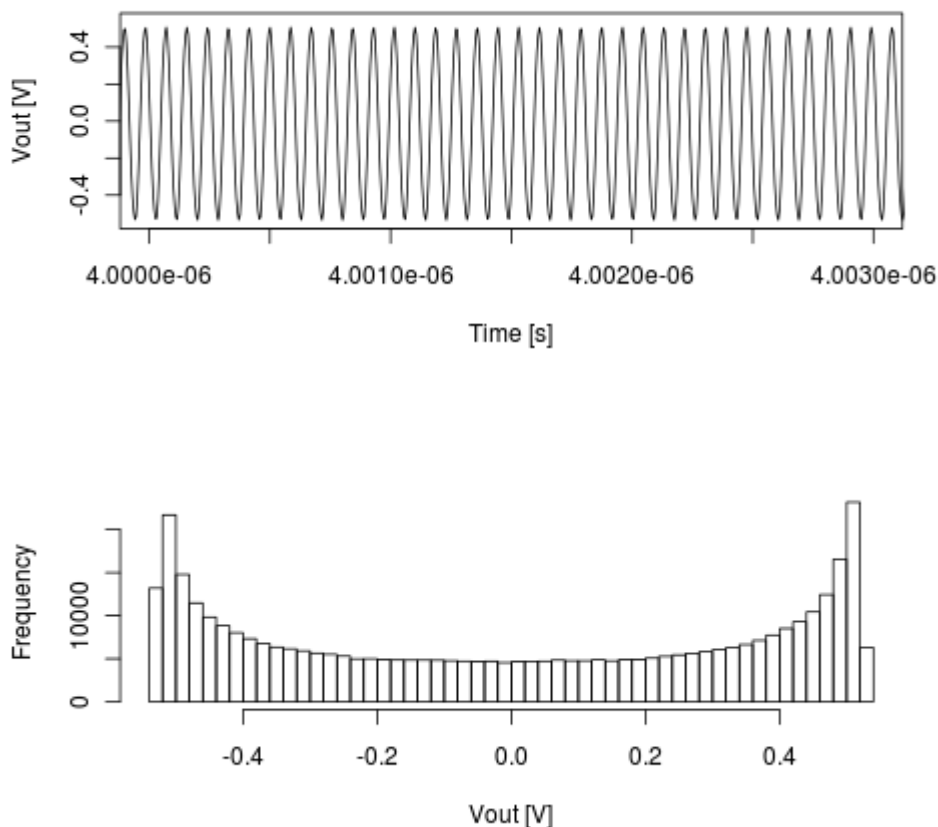
**Tabela 3 Período médio e *jitter* RMS para 10 simulações distintas com FBB.**

Período Médio ( $\mu$ )	<i>Jitter</i> RMS ( $\sigma$ )	$\sigma/\mu$ (%)
8,10E-11	2,97e-13	0,37
8,54E-11	4,78e-13	0,56
8,18E-11	4,15e-13	0,51
8,15e-11	3,30e-13	0,40
8,20e-11	4,14e-13	0,50
8,02e-11	3,96e-13	0,49
8,19e-11	4,21e-13	0,51
8,11e-11	4,01e-13	0,50
8,17e-11	4,01e-13	0,49
8,10e-11	3,95e-13	0,49



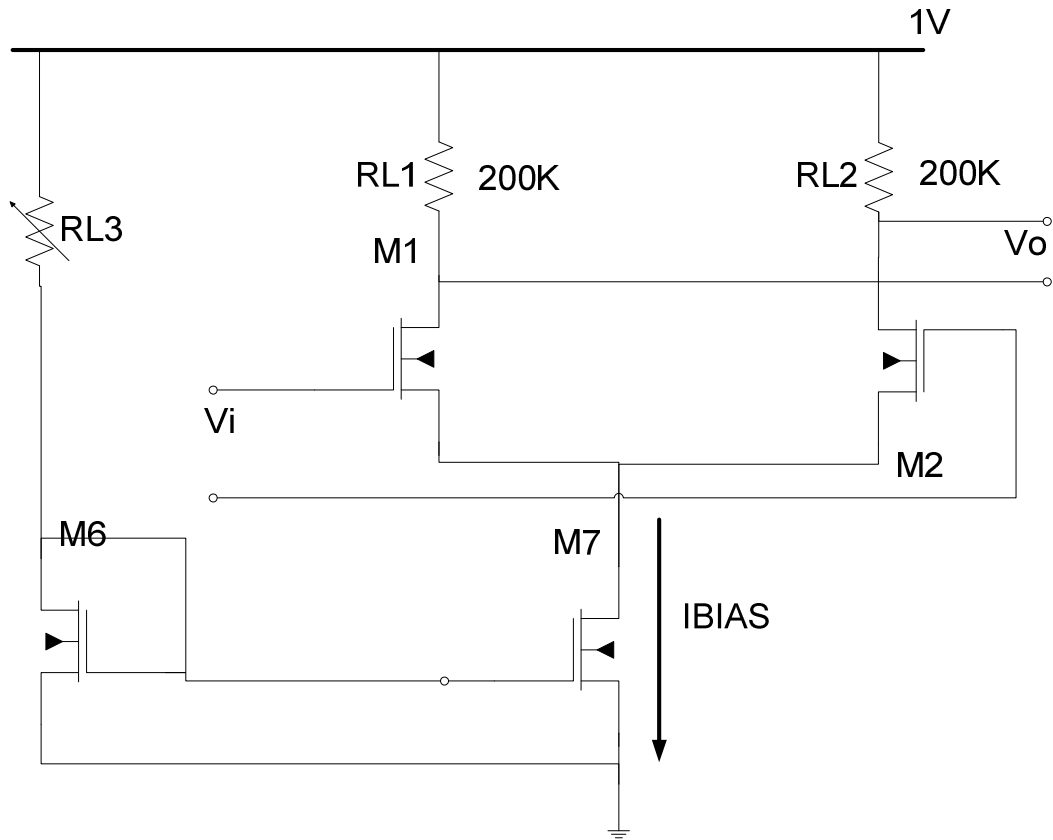
**Figura 44** Histograma do período quando todas as fontes de ruído são consideradas e  $V_{bs}=0,2$  V.

É interessante observar também a influência da aplicação de FBB na forma de onda na saída do oscilador. A Figura 45 mostra a forma de onda e o histograma dos valores de tensão para o oscilador em anel quando somente as fontes de ruído RTS são consideradas e  $V_{bs}=0,2$  V. Percebe-se que quase toda a distorção na forma de onda causada pelo ruído é eliminada e o histograma da forma de onda é praticamente simétrico.



**Figura 45** Forma de onda e histograma dos valores de tensão na saída do oscilador quando  $V_{bs}=0,2$  V.

No circuito da Figura 35 a frequência de oscilação é controlada pela tensão de polarização na porta do transistor M3. Por consequência, o circuito é chamado de *Voltage Controlled Oscillator* (VCO). A fim de se diminuir a sensibilidade do circuito ao ruído na entrada de controle, o ajuste de frequência pode ser feito por uma corrente. A Figura 46 mostra esse tipo de circuito. O circuito torna-se um *Current Controlled Oscillator* (CCO) e a corrente de polarização é controlada pelo resistor variável RL3, fixado primeiramente em zero. De uma maneira geral, o oscilador é menos sensível a variações na corrente do que na tensão tornando o circuito mais robusto.

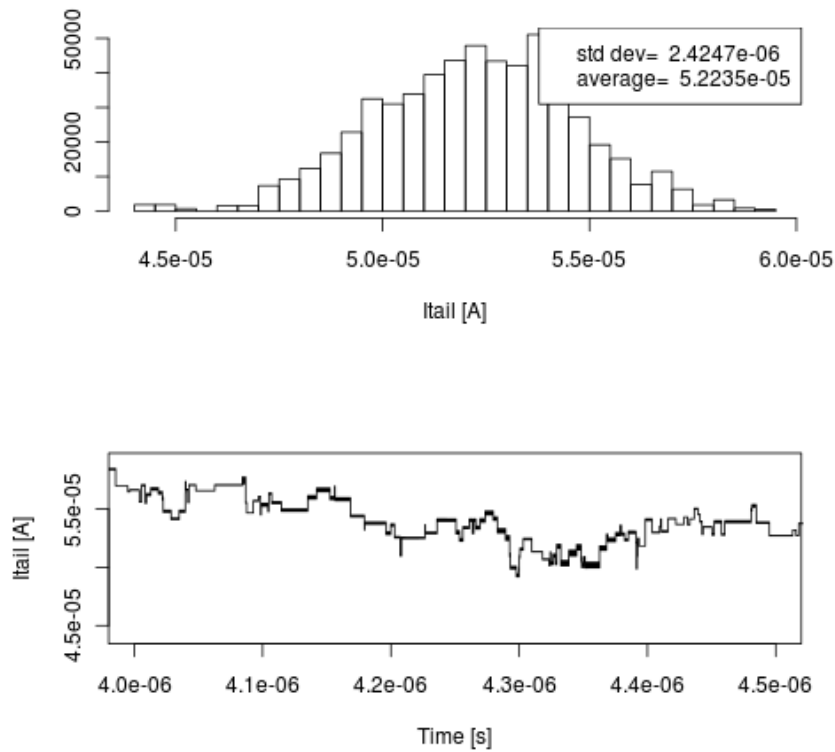


**Figura 46** Célula inversora típica de um CCO. As conexões do substrato e a as fontes de ruído foram omitidas para maior clareza na imagem.

A Tabela 4 mostra os resultados da simulação de 10 circuitos diferentes. O CCO apresenta uma redução de cerca de 10% no valor do *jitter* normalizado pelo período. Em contrapartida, a potência média consumida aumenta cerca 2,5 vezes quando comparada aos dados do VCO. Como apresentado anteriormente, diversos estudos apontam que o *jitter* RMS é inversamente proporcional à potência dissipada no circuito. Quando FBB é aplicado ao CCO, uma redução média de 25% no valor da razão entre o *jitter* RMS e o período médio é observada. O período médio de oscilação é 81 ps. A potência média dissipada em cada célula passa a ser de 54,64  $\mu\text{W}$  registrando um aumento de cerca de 10%. A Figura 47 mostra o gráfico da corrente de polarização em uma célula de atraso do CCO. Pode-se observar os diversos níveis de corrente que introduzem variações na frequência de oscilação.

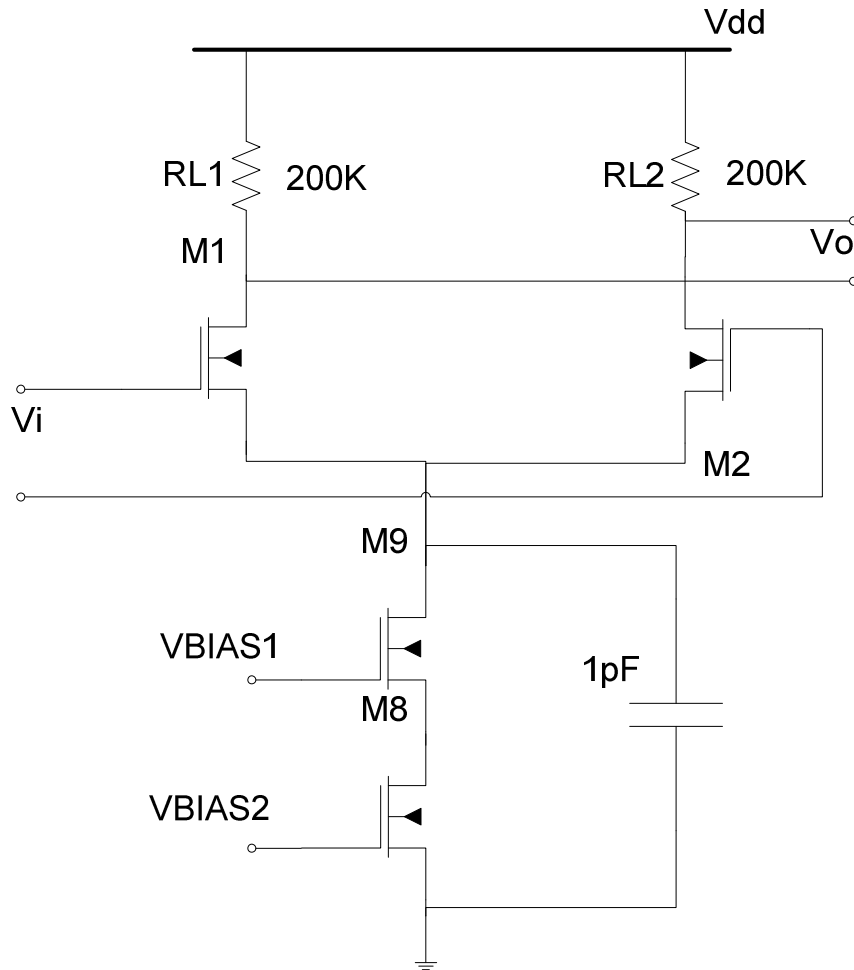
**Tabela 4 Período médio e jitter RMS para 10 simulações distintas.**

Período Médio ( $\mu$ )	Jitter RMS ( $\sigma$ )	$\sigma/\mu$ (%)	Potência ( $\mu$ W)
8,80E-11	1,48E-12	1,68	47,89
8,84E-11	1,26E-12	1,43	52,23
8,93E-11	1,38E-12	1,55	54,31
8,68E-11	1,47E-12	1,69	43,68
8,72E-11	1,11E-12	1,27	50,19
8,76E-11	1,41E-12	1,61	51,17
8,89E-11	1,34E-12	1,51	48,85
8,70E-11	1,40E-12	1,6	49,01
8,73E-11	1,47E-12	1,68	50,87
8,69E-11	1,26E-12	1,45	49,68

**Figura 47 Histograma da corrente de polarização em uma célula de atraso do CCO e seu valor em função do tempo.**

Outra maneira de se reduzir o *jitter* na saída do oscilador consiste em estabilizar a tensão  $V_s$  na fonte dos transistores M1 e M2 (*common mode point*). Dessa forma, ocorre uma redução na modulação do ruído RTS ( $1/f$ ) para frequências mais altas. Nesse trabalho, duas técnicas são empregadas para analisar esse comportamento. Primeiramente, a tensão  $V_{ds}$  do transistor M3 pode ser filtrada utilizando-se um capacitor em paralelo com o circuito de polarização. Adicionalmente, essa tensão também pode ser estabilizada aumentando-se a resistência de saída do circuito de polarização, com a utilização da topologia *cascode* no circuito de polarização, por exemplo. A Figura 48 mostra o circuito típico de uma célula inversora contemplando essas modificações. Os transistores M9 e M8 foram dimensionados com  $L=45$  nm e  $W=50$  nm. O resultado das simulações mostra uma redução considerável no *jitter* RMS para um oscilador de 3 estágios. O *jitter* normalizado pelo período de oscilação nesse caso é, em média, igual a 0,3%. A Tabela 5 mostra o resultado médio das simulações dessa topologia.

O *jitter* na saída do oscilador pode ser reduzido quando o transistor de polarização opera na região de inversão fraca. Em (KENNETH *et al.*, 2002) é demonstrado que a potência do ruído de baixa frequência é função da tensão  $V_{gs}$  na porta do transistor e diminui à medida que  $V_{gs}$  é reduzida. De fato, a amplitude do ruído RTS é proporcional à tensão  $V_{gs}$  quando o dispositivo opera na região linear. Simulações foram realizadas para uma tensão  $V_{gs} = 1,5$  V e  $V_{gs} = 1$  V no transistor de polarização M3. É possível observar uma redução média de 25% no valor do *jitter* RMS.



**Figura 48** Célula inversora típica de um oscilador em anel contemplando um circuito de polarização *cascode* em paralelo com um capacitor. Essa configuração tem como objetivo estabilizar e filtrar a tensão na fonte dos transistores M1 e M2.

**Tabela 5** Resultado médio das simulações na topologia cascode.

Parâmetro	Média
Período ( $\mu$ )	101 ps
<i>Jitter</i> RMS ( $\sigma$ )	0,31 ps
$\sigma/\mu$ (%)	0,3

## 6 CONCLUSÃO

Este trabalho de mestrado apresenta uma metodologia para integrar os efeitos do ruído RTS e do ruído térmico na análise de circuitos no domínio do tempo. Um modelo estatístico de simulação do ruído RTS é utilizado. Esse modelo foi proposto em (BRUSAMARELLO, 2011) e é aprimorado nesse trabalho com uma aproximação dinâmica para o nível de Fermi na região de acumulação de operação do transistor. Um método para computar o ruído térmico em análises transientes também é desenvolvido. O ruído térmico é representado no domínio do tempo por uma forma de onda cuja amplitude em cada instante de tempo é dada por um gerador de números aleatórios seguindo uma distribuição Gaussiana. Tanto o modelo do ruído RTS quanto o do ruído térmico introduzem variações momentâneas na tensão  $V_i$  do transistor e dependem do tempo, das tensões de polarização e da temperatura. Simulações são realizadas em diversas configurações e os resultados confrontados com dados experimentais presentes na literatura. Os resultados dessa análise evidenciam o impacto das fontes de ruído no desempenho dos dispositivos MOS e mostram consistência com o comportamento previsto pela teoria.

Utilizando um oscilador em anel de sinal diferencial como estudo de caso, essa metodologia foi aplicada na análise do impacto do ruído na estabilidade da frequência de oscilação. De uma maneira geral, o *jitter* RMS do oscilador foi utilizado como métrica. A influência de cada fonte de ruído do circuito foi investigada individualmente e técnicas de projeto para a redução do seu efeito foram empregadas. Este é o primeiro modelo capaz de contabilizar o efeito do *forward body bias*, técnica onde uma tensão positiva é aplicada entre o substrato e a fonte do transistor, na análise de circuitos. Os resultados das simulações mostram que a metodologia de simulação apresenta boa conformidade com o que é observado



experimentalmente. Devido à natureza estatística dos modelos de ruído utilizados nas simulações, uma análise de Monte Carlo deve ser feita a fim de se determinar o impacto estatístico real do ruído térmico e RTS no desempenho dos osciladores. Os resultados dessa análise, no entanto, não são apresentados nesse trabalho e fazem parte dos trabalhos futuros planejados.

Para a simulação do ruído RTS é necessário um ajuste criterioso dos parâmetros do modelo a fim de se obter resultados precisos. Este ajuste deve ser feito pela caracterização experimental da tecnologia de interesse, aliada a extração de parâmetros. No que diz respeito à simulação do ruído térmico, atenção especial deve ser prestada nas frequências de interesse em uma determinada simulação a fim de se manter a aproximação confiável. Dessa forma, o passo de simulação assim como a banda de frequências utilizada no modelo depende da aplicação. Uma análise de convergência do algoritmo também foi realizada. O resultado dessa análise não foi conclusivo e não é mostrado nesse trabalho. Até o presente, não existe um conjunto ótimo de opções de simulação para a convergência e um estudo específico deve ser feito para cada circuito, especialmente os de característica não linear.

Em suma, este trabalho apresenta uma metodologia para simulação de ruído em nível de circuito no domínio do tempo. Os resultados mostram que o modelo utilizado, alterado para computar o ruído na simulação transiente, pode ser empregado para analisar o impacto dos ruídos RTS e térmico ainda durante a fase de simulação e, portanto, fornece a oportunidade de minimizá-lo através de técnicas adequadas de projeto.

## REFERÊNCIAS

- ABIDI, A. Phase Noise and Jitter in CMOS Ring Oscillators. **IEEE Journal of Solid-State Circuits**, New York, v. 41, n. 8, p. 1803 – 1816, Aug. 2006.
- BINKLEY, D. *Tradeoffs and Optimization in Analog CMOS Design*. Chichester: John Wiley and Sons, Jun. 2008.
- BOX, G.E.P.; MULLER, M. E. A Note on the Generation of Random Normal Deviates. **The Annals of Mathematical Statistics**, [S.l.], v. 29, n. 2, p. 610-611, 1958.
- BRUSAMARELLO, L. **Modeling and Simulation of Device Variability and reliability at the electrical level**. 2011. Tese (Doutorado em Microeletrônica) – Programa de Pós-Graduação em Microeletrônica, Universidade Federal do Rio Grande do Sul, Porto Alegre, 2011.
- BRUSAMARELLO, L.; WIRTH, G.; SILVA, R. Statistical RTS model for digital circuits. **Microelectronics Reliability**, Elmsford, v. 49, p. 1064-1069, 2009.
- CAO, Y.; MCANDREW, C. MOSFET modeling for 45nm and beyond. In: PROC IEEE/ACM INTL CONFERENCE ON COMPUTER-AIDED DESIGN, 2007, San Jose. **Anais. . .** Piscataway: IEEE Press, 2007. p.638–643.
- CHIU, P.; LEE, C. Transient Analysis of Thermal Noise of Switch Cap Circuit. In: IEEE VLSI-TSA INTERNATIONAL SYMPOSIUM ON VLSI DESIGN, AUTOMATION AND TEST (VLSI-TSA-DAT), 2005, Hsinchu. **Proceedings ...** Hsinchu: ERSO/ITRI, 2005. p. 132-135.
- DAI, L.; HARJANI, R. Design of Low Phase-Noise CMOS Ring Oscillators. **IEEE Transactions on Circuits and Systems – II: Analog and Digital Signal Processing**, New York, v. 49, n. 5, p.328 – 338, 2002.
- DONG, Y.; OPAL, A. Time-Domain Thermal Noise Simulation of Switched Capacitor Circuits and Delta-Sigma Modulators. **IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems**, New York, v. 19, n. 4, p. 473-481, Apr. 2000.
- GHIBAUDO, G.; BOUTCHACHA, T. Electrical noise and RTS fluctuations in advanced CMOS devices. **Microelectronics Reliability**, Elmsford, v.42, n.4-5, p.573 – 582, 2002.
- GHIBAUDO, G.; ROUX-DIT-BUISSON, O. Low Frequency Fluctuations in Scaled Down Silicon CMOS Devices Status and Trends. In: EUROPEAN SOLID STATE DEVICE

RESEARCH CONFERENCE (ESSDERC), 24, 1994, Edimburgh. **Proceedings ...** Piscataway: IEEE, 1994. p. 693-700.

HAARTMAN, M.; OSTLING, M. **Low Frequency Noise in Advanced MOS Devices**. Dordrecht: Springer, 2007.

HAMID, N.; MURRAY, A.; ROY, S. Time-Domain Modeling of Low-Frequency Noise in Deep-Submicrometer MOSFET. **IEEE Transactions on Circuits and Systems**, New York, v. 55, n. 1, p. 245-257, Feb. 2008.

HU, C. et al. **BSIM 4.6.4 MOSFET Model Users' Manual**. Berkeley: EECS Department, University of California, 2011.

JEON, J. et al. An analytical channel thermal noise model for deep-submicron MOSFETs with short-channel effects. **Solid-State Electronics**, [S.l.], v. 51, p.1034 – 1038, 2007.

KENNETH, K.O.; PARK, N.; YANG, D.J. 1/f Noise of NMOS and PMOS Transistors and their Implications to Design of Voltage Controlled Oscillators. In: IEEE RFIC SYMPOSIUM, 2012, Seattle. **Proceedings ...** New York: IEEE, 2012. p. 59-62.

KHALEK F.; MOSTAFA, H.; ANIS, M. Statistical Model for Ring Oscillator Phase Noise Variability Accounting for within-Die Process Variation. In: ASIA SYMPOSIUM ON QUALITY ELECTRONIC DESIGN (ASQED), 01, 2009, Kuala Lumpur. **Proceedings ...** Piscataway: IEEE, 2009. p. 118-121.

LEE, T.; HAJIMIRI, A. Oscillator Phase Noise: A Tutorial. **IEEE Journal of Solid-State Circuits**, New York, v. 35, n. 3, p. 326-336, 2000.

LEE, T.; HAJIMIRI, A.; A General Theory of Phase Noise in Electrical Oscillators. **IEEE Journal of Solid-State Circuits**, New York, v. 33, n. 2, p. 179-194, Feb. 1998.

LEE, T.; HAJIMIRI, A.; LIMOTYRAKIS, S. Jitter and Phase Noise in Ring Oscillators. **IEEE Journal of Solid-State Circuits**, New York, v. 34, n. 6, p. 790-804, Jun. 1999.

MARTIN, S. et al. COMPTON, C. BSIM3 Based RTS and 1/f Noise Models Suitable for Circuit Simulators. In: INTERNATIONAL ELECTRON DEVICES MEETING (IEDM), 1998, San Francisco. **Proceedings ...** Piscataway: IEEE, 1998. p. 85-88.

MATHWORKS. **Matlab for Windows, version 5**: tutorial of optimization toolbox, version 2.2. [S. l.]: The MathWorks, 2001. Conjunto de programas. 1 CD-ROM.

MCNEILL, J. A. A Simple Method for Relating Time and Frequency Domain Measures of Oscillator Performance. In: IEEE SOUTHWEST SYMPOSIUM ON MIXED-SIGNAL DESIGN (SSMSD2001), 2001, Austin. **Proceedings ...** Piscataway: IEEE, 2001. p. 7 – 12.

MCNEILL, J. A. **Jitter in Ring Oscillators**. 1994. Tese (Doctor of Philosophy) – Boston University, College of Engineering, Boston, 1994.

MCNEILL, J. A. Jitter in Ring Oscillators. **IEEE Journal of Solid-State Circuits**, New York, v. 32, n. 6, p. 870-879, Jun. 1997.

MCQUORDALE, M.; DING, M.; BROWN, R. Study and Simulation of CMOS LC Oscillator Phase Noise and Jitter. In: IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS), 05, 2003, Bangkok. **Proceedings ...** Piscataway: IEEE, 2003. p. 665-668.

MCWHORTER, A. L.  $1/f$  noise and related surface effects in germanium. In: **Semiconductor Surface Physics**, Philadelphia: Univ. Pennsylvania Press, 1957. p. 207-228.

MIHAILA, M. Low-Frequency Noise in Nanomaterials and Nanodevices. In: IEEE INTERNATIONAL SEMICONDUCTOR CONFERENCE, 2001, Sinaia. **Proceedings . . .** Piscataway: IEEE, 2001. p. 31-36.

PARK, N.; KENNETH, K.O. Body Bias dependence of  $1/f$  noise in NMOS transistors from deep-subthreshold to strong inversion. **IEEE Transactions on Electron Devices**, New York, v. 48, n. 5, p. 999-1001, 2001.

PAVELKA, J. et al. Amplitude of RTS Noise in MOSFETs. In: IEEE INTERNATIONAL CONFERENCE ON MICROELECTRONICS (ICM), 2009, Marrakech. **Proceedings ...** Piscataway: IEEE, 2009. p. 346-349.

RAZAVI, B. A Study of Phase Noise in CMOS Oscillators. **IEEE Journal of Solid-State Circuits**, New York, v. 31, n. 3, p. 331 – 343, Mar. 1996.

RAZAVI, B. **Design of Analog CMOS Integrated Circuits**. New York : McGraw Hill, 2001.

SCHEFFER, L.; LAVAGNO, L.; MARTIN, G. **EDA for IC Implementation, Circuit Design, and Process Technology (Electronic design automation for integrated circuits handbook)**. Boca Raton: Taylor & Francis, 2006.

SILVA, R. da; BRUSAMARELLO, L.; WIRTH, G. I. Statistical fluctuations for the noise current from random telegraph signals in semiconductor devices: monte carlo computer simulations and best fits. **Physica A: Statistical Mechanics and its Applications**, [S.l.], v.389, n.14, p.2687 – 2699, 2010.

SIPRAK, D. et al. Noise reduction in CMOS circuits through switched gate and forward substrate bias. **IEEE J. Solid-State Circuits**, New York, v. 44, n. 7, p. 1959–1967, Jul. 2009.

SYNOPSYS. **HSPICE Simulation and Analysis User Guide**. Mountain View: Synopsys, 2005.

SZE, S.; NG, K. K. **Physics of Semiconductor Devices**. Hoboken: John Wiley & Sons, 2007.

TONG, T.; MURRAY, A.; ROY, S. Methodology of Statistical RTS Noise Analysis with Charge-Carrier Trapping Models. **IEEE Transactions on Circuits and Systems**, New York, v. 57, n. 5, p. 1062-1070, May 2010.

TSIVIDIS, Y. **Operation and Modeling of the Mos Transistor**. New York: Oxford University Press, 2004.

VAN DER WEL, A. et al. Modeling Random Telegraph Noise Under Switched Bias Condition Using Cyclostationary RTS Noise. **IEEE Transactions on Electron Devices**, New York, v. 50, n. 5, May 2000.

WEIGANDT, T. C.; KIM, B.; GRAY, P. R. Analysis of Timing Jitter in CMOS Ring Oscillators. In: ISCAS - IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS, 1994, London. **Proceedings . . .** Piscataway: IEEE, 1994. p. 27-30.

WESTE, N.; HARRIS, D. **CMOS VLSI design: a circuits and systems perspective**. Boston: Pearson/Addison-Wesley, 2005.

WINITZKI, S. **Computational Science and Its Applications**. Heidelberg: Springer-Verlag, 2003.

WIRTH, G. et al. Modeling of statistical low-frequency noise of deep-submicrometer MOSFETs. **IEEE Trans on Electron Dev**, New York, v.52, n.7, p.1576–1588, July 2005.

WIRTH, G. et al. Statistical model for MOSFET low-frequency noise under cyclostationary conditions. In: ELECTRON DEVICES MEETING (IEDM), IEEE INTERNATIONAL, 2009, Baltimore. **Anais. . .** Piscataway: IEEE, 2009. p. 1–4.

WIRTH, G. I. **Reliability and Yield of MOS devices and Circuits**. Porto Alegre, 2010. Apresentação em aula.

WIRTH, G. I.; SILVA, R. da; KACZER, B. Statistical Model for MOSFET Bias Temperature Instability Component Due to Charge Trapping. **Electron Devices, IEEE Transactions on**, New York, v. 58, n. 8, p. 2743-2751, 2011.

WIRTH, G.; SILVA, R. da; BREDERLOW, R. Statistical Model for the Circuit Bandwidth Dependence of Low-Frequency Noise in Deep-Submicrometer MOSFETs. **IEEE Transactions on Electronic Devices**, New York, v. 54, n. 2, p. 340–345, Feb. 2007.

YOUNG, CD. et al. Pulsed id–vg methodology and its application to electron-trapping characterization and defect density profiling. **IEEE Trans Electron Dev**, New York, v. 56, n. 6, p.1322–1329, 2009.

ZANOLLA, N. et al. Reduction of RTS Noise in Small-Area MOSFETs Under Switched Bias Conditions and Forward Substrate Bias. **IEEE Transactions on Electron Devices**, New York, v. 57, n. 5, p. 1119-1128, May 2010.

ZHONG-FA, M.; YI-QI, Z.; A Percolation Study of RTS noise in deep sub-micron MOSFET by Monte Carlo simulation. **Chinese Physics**, [S. l.], v. 14, n. 4, p. 808-811, Apr. 2005.

ZHU, W.; MA, J. Investigating the Effects of the Number of Stages on Phase Noise in CMOS Ring Oscillators. In: IEEE INTERNATIONAL SYMPOSIUM ON INTEGRATED

CIRCUITS (ISIC), 12, 2009, Singapore. **Proceedings ...** Piscataway: IEEE, 2009. p. 612-615.

ZUBER, P. et al. Exponent Monte Carlo for Quick Statistical Circuit Simulation. In: PATMOS –INTERNATIONAL CONFERENCE ON INTEGRATED CIRCUIT AND SYSTEM DESIGN, 19, 2010, Delft. **Proceedings ...** Heidelberg: Springer, 2010. p. 36–45.

ANEXO A:

Modelagem do Ruído Telegráfico Aleatório (RTS)  
(BRUSAMARELLO, 2011).

## ANEXO A: MODELAGEM DE RUÍDO TELEGRÁFICO ALEATÓRIO

### RANDOM TELEGRAPH SIGNAL (LF NOISE)

Low Frequency (LF) noise is a performance limiting factor for deep sub-micron CMOS devices. In these devices, LF noise is dominated by multiple Random Telegraph Signals (RTS). This noise is due to succeeding electron capture and emission by a number of  $N_{tr}$  traps distributed according to a Poisson distribution at the Si-SiO<sub>2</sub> interface, as represented in figure 4.2. This phenomena causes oscillations in the transistor current  $I_{ds}$ , as represented by figure 4.1. Noise performance may strongly vary between different devices in the same chip, and moreover even between different operation points of a single transistor. Variability in  $V_t$  due to RTS has already been reported to be a problem for SRAMs and flash-memory (AGOSTINELLI *et al.*, 2005; TEGA *et al.*, 2006). Memory cells are usually the first ones to be affected by new sources of performance variability, because of their small dimensions, what is needed to achieve high integration density. With scaling, these sources of variability may also affect other circuits. Until recent years, statistical models for RTS focused on the frequency domain. This is suitable for analog circuits, whose design and analysis are performed in the frequency domain. However, for digital circuits an appropriate time domain statistical analysis is needed, since these circuits are analyzed and designed using time domain metrics. Aiming at addressing this issue the work entitled *An appropriate model for the noise power spectrum produced by traps at the Si-SiO<sub>2</sub> interface: a study of the influence of a time dependent Fermi-level*, by Roberto da Silva and Gilson I. Wirth, presents for the first time



a comprehensive model for the RTS in time domain, deriving the relevant statistical parameters. This methodology for modeling RTS as a source of  $V_t$  variation is described and extended to consider the density of charges in the channel, as proposed by Gilson Wirth.

The variations in drain current can be modeled as transient changes in threshold voltage  $V_t$ . It is already well established that the variation in drain current due to RTS can be modeled as transient changes in gate bias (WIRTH *et al.*, 2004; Wirth; da Silva; Brederlow, 2007), induced by electron trapping and emission. The drain current fluctuation caused by the RTS from the  $i$ -th trap may be expressed as  $\Delta I_{di} = -gm\Delta V_{ti}$  where  $gm$  is the transconductance (SONODA *et al.*, 2007). This approach is adequate to model RTS as a dynamic source of  $V_t$  variation. In circuit analysis, this source of variation may be included as one more parameter that can cause circuit performance variability, in addition to the other sources, as for instance the static, time independent  $V_t$  variations caused by random dopant fluctuations (HANE; IKEZAWA; EZAKI, 2003b). The proper modeling of this effect becomes of increasing relevance, since it may lead to different results between subsequent measurements (or test) of the same circuit. This poses a challenge not only for the circuit designer, but also for the test engineer.

This chapter presents a comprehensive statistical study of RTS in time domain, and provides appropriate equations for circuit analysis and electrical simulation. These equations allow quantifying the impact of RTS on the reliability of MOS circuits at higher levels of the design. The model presented in this section takes into account the position of the trap along the source-drain line of the transistor, as well as the distance of the trap from the inversion layer (position with respect to the Si-SiO<sub>2</sub> interface). Three different charge density models are proposed: constant, linear and exponential charge densities. This work reveals that in the

case of the charge density being linear or exponential along the channel, the statistics of RTS noise is very different from the simple constant model. The reason to consider charge densities different from constant is that for large source-drain bias the channel charge density decreases from source to drain (TSIVIDIS, 2004), although for small source-drain bias the charge density is approximately constant along the channel.

Section 4.1.1 shows the methodology for computing the total  $\Delta V_t$  caused by all the traps in the transistor as a function of the impact of one trap:  $\delta v_{ti}$ . Section 4.1.2 presents the foundations to model the  $V_t$  shift due to one single trap, while section 4.1.3 shows a detailed formulation which takes into account charge density varying along channel.

#### 4.1.1 Model derivation

The capture and emission of electrons at the interface trap may be modeled as a twostate fluctuation of the threshold voltage  $V_t$ . If the trap is empty we consider the  $V_t$  fluctuation to be zero. If an electron is trapped we consider the  $V_t$  fluctuation due to the  $i$ th trap to be equal to  $\delta v_{ti}$ . In this manuscript we express the threshold voltage fluctuation caused by one single trap  $i$  as  $\delta v_{ti}$ , while the total transistor threshold voltage fluctuation (caused by the combined effect of all traps) is  $\Delta V_t$ .

Trapping and releasing of an electron by a single trap is a Poisson process. The effect of  $\delta v_{ti}$  due to separate traps is additive (MACHLUP, 1954). In worst case, at a given time all the traps found in a device may be occupied or empty, leading to large  $\Delta V_t$ . Hence, a statistical treatment of the problem is demanded. The relevant statistical parameters are hereby derived.

$$\Pr(\sigma_i = 0 \rightarrow \sigma_i = 1)dt = \frac{dt}{10^{p_i} [1 + \exp(-q_i)]} = \frac{dt}{\tau_c^{(i)}}$$

$$\Pr(\sigma_i = 1 \rightarrow \sigma_i = 0)dt = \frac{dt}{10^{p_i} [1 + \exp(q_i)]} = \frac{dt}{\tau_e^{(i)}}$$

where  $\tau_c$  and  $\tau_e$  are the time constants of the Poisson process: the average time of the trap being empty or occupied, respectively given by:

$$\begin{aligned}\tau_c^{(i)} &= 10^{p_i} [1 + \exp(-q_i)] \\ \tau_e^{(i)} &= 10^{p_i} [1 + \exp(q_i)]\end{aligned}$$

The time constants are dependent of the transistor bias, which are expressed in as a function of the Fermi-Level of the transistor as in:

$$q_i = \frac{(E_T^{(i)} - \mu)}{k_B T}$$

where  $E_T^{(i)}$  is the energy within the band-gap of the  $i$ -th trap,  $\mu$  is the Fermi-level energy,  $k_B = 1.3806568 \times 10^{-23} \text{J/K}$  the Boltzmann constant and  $T$  is temperature. At this point lies the essential difference between the static model presented in this section, and the dynamic model developed later on section 4.3. The more complex dynamic trap-detrap simulation takes into account the bias of the transistor at each timestep of the simulation. That causes the time constants, as well as the probabilities of capture and emission, to vary over time. The simpler static model presented in this section, on the other hand, does not compute  $\tau_c$  and  $\tau_e$  using the proper equation 4.2. This static model assumes the voltage threshold fluctuation of a transistor as static and voltage-independent through the whole simulation:  $\Delta V_t$  is computed at the beginning of the simulation and is modeled as a static  $V_t$  fluctuation by the

electrical simulation. The model assumes that  $-Q < q_i < Q$  can be considered a uniform random variable and then  $\tau_{c(i)}$ ,  $\tau_{e(i)}$  are identically distributed, i.e.,  $\langle \tau_c^{(i)} \rangle = \langle \tau_c \rangle$  and  $\langle \tau_e^{(i)} \rangle = \langle \tau_e \rangle$  for  $i = 1, 2, \dots, N_{tr}$ . The input parameter  $Q$  corresponds to half of the band-gap width, which is around 2 eV in the case of Si (SILVA; BRUSAMARELLO; WIRTH, 2010).

Here,  $p_i$  is also a random uniform variable within an interval  $p_{\min} < p_i < p_{\max}$  and in this case in the frequency domain, we can establish an important connection. It is not difficult to show (see for example (MACHLUP, 1954; SILVA; WIRTH; BREDERLOW, 2006; WIRTH *et al.*, 2005; WIRTH; SILVA; BREDERLOW, 2007)) that the power spectrum density corresponding to the noise from the  $i$ -th trap is a Lorentzian function  $S_i(f_i) = (A_i^2 / f_i) [1 + (f / f_i)^2]^{-1}$  where  $f_i = 1/\tau_{(i)c} + 1/\tau_{(i)e}$  is the *corner* frequency corresponding to the trap and  $A_i$  is its amplitude. It is possible to conclude that  $f_i = 10^{-p_i}$  and due to this  $f_i$  is uniformly distributed in a  $\log_{10}$  scale. That results in a probability distribution  $h(f_i) = [\ln 10 (p_{\max} - p_{\min}) f_i]^{-1}$  for the *corner* frequencies (this assumption will be used from now on in this work) (KIRTON; UREN, 1989). From this approach, we can calculate

$$\begin{aligned} \Pr(\sigma_i(t) = 0) &= \frac{\tau_e}{\tau_e + \tau_c} \\ \Pr(\sigma_i(t) = 1) &= 1 - \Pr(\sigma_i(t) = 0) = \frac{\tau_c}{\tau_c + \tau_e} \end{aligned}$$

where  $\Pr(\sigma_i(t) = 1)$  is the probability of the  $i$ th trap that is occupied (i.e., the RTS being in the “1” state), and  $\Pr(\sigma_i(t) = 0)$  is the probability of the  $i$ th empty trap (i.e., the RTS being in the “0” state). Thus the threshold voltage fluctuation  $\Delta V_t$  which models the current fluctuation of the transistor at time  $t$  due to all the traps is computed by

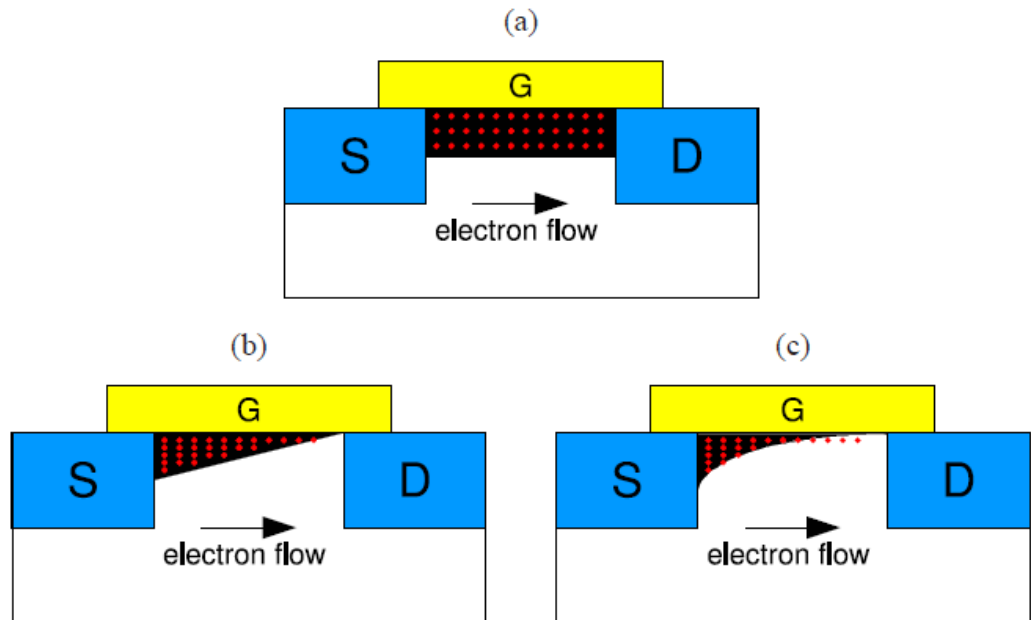
$$\Delta V_t(t) = \sum_{i=0}^{N_{tr}} \delta v_{ti} * \sigma_i(t)$$

where  $N_{tr}$  is the number of traps and  $\delta v_{ti}$  for  $i = \{1, \dots, N_{tr}\}$  is the instantaneous voltage threshold fluctuation when trap  $i$  is occupied. The amplitudes  $\delta v_{ti}$  are random variables and our results will be dependent on its first and second moments, respectively  $\langle \delta v_{ti} \rangle$  and  $\langle \delta v_{ti}^2 \rangle$ . Those  $\delta v_{ti}$  can be obtained by experimental measurements of  $\delta I / I_{ds}$ . Although there is a lack in the Literature for accurate modeling current fluctuation due to one single trap in deep sub-micron technologies (DSM) technologies, the next section presents a well established model for computing  $\delta I / I_{ds}$ , which can be used as an approximation.

#### 4.1.3 Non-Uniform charge density

Section 4.1.2 presented a first principle model that may be a good approximation for the statistics of the current fluctuation caused by a trap if the transistor is operated with small source-drain bias. In this case the inversion carrier density is approximately uniform along the channel. If the transistor is operated with large source-drain bias the charge density will not be uniform along the channel. For large source- drain bias the charge density may be a strongly non-linear function of the position along the channel (TSIVIDIS, 2004). In this section we present a more detailed model for  $dI / I_{ds}$  and subsequently  $\delta v_{ti}$  that takes into account the charge density and models it as a function of the location of the trap position along the channel (in the source to drain direction). It is known that if the charge density is not uniform along the channel the amplitude of the current fluctuation caused by the trap depends on channel position (ALEXANDER *et al.*, 2005; LEYRIS *et al.*, 2007; VASILESKA; KHAN; AHMED, 2005).

Figure 4.3 shows three assumptions that can be made regarding the charge density varying along the transistor channel of deep sub-micron length: (a) the charge density is constantly distributed along the channel length axis, (b) charge density is larger at the source and it decreases linearly along the channel and (c) charge density is larger at the source and decreases exponentially along the channel (as an example of a strongly nonlinear dependence of carrier density on channel position).



These three scenarios can be modeled by multiplying equation 4.6 by  $\alpha(xl_i)$  which is a function of the location  $xl_i$  of the trap in the length axis as in:

$$\alpha(xl_i) = \begin{cases} k_c & \text{constant} \\ k_l \cdot \frac{xl_i}{L_{eff}} + c_l & \text{linear} \\ \exp\left(k_e \cdot \frac{xl_i}{L_{eff}}\right) + c_e & \text{exponential} \end{cases}$$

where  $0 \leq x_{li} < L_{eff}$  is the location of the trap  $i = 1, \dots, N_{tr}$  in relation to the channel length,  $k_c, k_l, k_e, c_l$  and  $c_e$  are fitting constants. The trap location  $x_{li}$  can be modeled as a random variable following a given distribution which can be determined experimentally.

In this work it is modeled as uniformly distributed along the channel length, which is in agreement to the experimental findings in (SAKS; ANCONA, 1990). The threshold voltage fluctuation caused by the occupation of one trap considering the location of the trap in the channel then becomes:

$$\delta v_{t_i} = \alpha(x_{l_i}) \cdot \frac{q}{W_{eff} \cdot L_{eff} \cdot C_{ox}} \cdot \left(1 - \frac{x_{l_i}}{L_{ox}}\right)$$

In 2010, as a result of a scientific cooperation with Arizona State University, we have been able to obtain atomic-level simulation data of the fluctuation of  $V_t$  caused by trapped charges as a function of their position along the transistor channel. These 3D atomistic simulations, described in depth in (CAMARGO *et al.*, 2010), were performed by Nabil Ashraf and Dragica Vasileska. Figure 4.4 shows the average threshold voltage variation in relation to the trap position for 20 devices with different random dopant distributions. The source of the channel is at  $x = 0$ . The figure shows a clear trend of the impact of a trap to  $V_t$  being inversely proportional to its distance along the channel. No conclusion can be drawn whether the best fit is a linear fit or an exponential fit. Since their *adjusted -R2* respectively 0.61 and 0.56, for this sample the linear fit can be considered slightly better than the exponential fit. However the sample size is too small to draw a final conclusion. In (CAMARGO *et al.*, 2010) it is visually shown that a 3rd-order degree polynomial presents a good fit. The most important fact is that quantitatively these experimental data confirm the theoretical assumption we have proposed in (BRUSAMARELLO; WIRTH; SILVA, 2009):

the impact of a trapped charge on  $V_t$  depends on the position of the trap along the channel. The model proposed in (BRUSAMARELLO; WIRTH; SILVA, 2009) was the first RTS model to take this effect into account.