129

UM ALGORITMO BASEADO EM BDDS PARA O CÁLCULO DO ATRASO FUNCIONAL DE BLOCOS COMBINACIONAIS. Gustavo Reis Wilke, José Luís Almada Güntzel, Reginaldo Tavares, Ricardo Augusto da Luz Reis (orient.) (Departamento de Informática Aplicada, Instituto de Informática,

UFRGS).

O cálculo do atraso funcional de blocos combinacionais é um ponto importante no fluxo de projeto de um circuito integrado. É necessário fornecer estimativas precisas ao projetista para que o mesmo possa alterar o projeto de maneira eficiente. Uma estimativa topológica do atraso dos circuitos pode ser facilmente obtida através do caminho de maior custo em um grafo. Entretanto as estimativas topológicas frequentemente são pessimistas por não considerarem a lógica implementada pelo circuito. Para que a estimativa do atraso de um circuito seja suficientemente precisa é necessário considerar a lógica implementada pelo mesmo, essa estimativa se denomina estimativa funcional de atraso. As abordagens existentes para o cálculo do atraso funcional de um circuito apresentam um tempo de execução muito superior ao tempo das estimativas topológicas. Os algoritmos que apresentam o melhor desempenho no cálculo do atraso funcional são baseados ou em resolvedores de ATPG ou de Solvabilidade (Satisfiability). Em ambos os casos o tempo necessário para encontrar o atraso funcional será fortemente dependente do número de portas lógicas e do número de entradas do circuito. Esse trabalho apresenta uma técnica que procura utilizar uma estrutura de dados que representa tanto a lógica como os aspectos temporais de um circuito na forma de um diagrama de decisão binária (BDD) para diminuir a dependência do tempo de execução do algoritmo em relação ao tamanho do circuito e ao número de entradas primárias. A técnica utilizada consiste em realizar um processamento inicial do circuito onde são montados os BDDs que representam a lógica e os aspectos temporais. A seguir é aplicada uma técnica baseada nos algoritmos de Solvabilidade que encontra o atraso funcional a partir dos BDDs montados na etapa anterior. (CNPq-Proj. Integrado).