

387

IDENTIFICAÇÃO DAS ESTRUTURAS ELÉTRICA E LÓGICA DE CIRCUITOS DIGITAIS CMOS A PARTIR DA DESCRIÇÃO DE TRANSISTORES (NETLIST SPICE). *Artur Simões Schlinker, Julio Sivello, Renato Perez Ribas (orient.) (UFRGS).*

O uso de ferramentas computacionais de auxílio ao projeto de circuitos integrados (CAD) é essencial para o desenvolvimento e verificação de tais circuitos. Neste contexto, encontra-se em desenvolvimento um ambiente de geração automática de bibliotecas de células (estrutura elétrica e layout). As células correspondem a portas lógicas CMOS, básicas e complexas, implementadas nas mais diversas famílias lógicas estáticas e dinâmicas, *single-rail* e *dual-rail*. Tal ambiente é chamado de LAGARTO - *L*ayout *Gene*rato*R* *TO*ol. Neste trabalho está sendo estudado e desenvolvido um novo módulo funcional, a ser integrado no ambiente LAGARTO, para identificação das estruturas elétricas e lógicas de circuitos descritos textualmente no formato padrão SPICE. Entende-se por estrutura elétrica o arranjo dos transistores que compõe o circuito e sua interconectividade. Este arranjo será visualizado graficamente através de outro módulo do ambiente em questão. A identificação lógica, por sua vez, consiste na extração da funcionalidade lógica a partir da estrutura elétrica obtida. Alguns algoritmos e métodos já estão implementados em plataforma Java, e espera-se que uma primeira versão operacional deste módulo esteja disponível até o final do ano de 2004. Além da utilidade como ferramenta de apoio a identificação e visualização dos circuitos gerados automaticamente, este módulo deverá contribuir para futuros desenvolvimentos no que se refere a verificação funcional, estimativa de desempenho, entre outros. (PIBIC).