

049

COMPARAÇÃO ENTRE ARQUITETURAS DE SOMADORES TOLERANTES A RADIAÇÃO IMPLEMENTADAS EM FPGAS. Eduardo Macedo Mesquita, Helen de Souza Franck, José Luis Guntzel (orient.) (UFPEl).

Em função da redução das dimensões dos transistores proporcionada pela constante evolução da tecnologia CMOS, a colisão de partículas carregadas com regiões sensíveis dos circuitos integrados (drenos de transistores em estado desligado) está deixando de ser uma preocupação apenas para aplicações aeroespaciais, passando a ser também preocupação para sistemas operando na superfície da Terra. A colisão de uma partícula carregada com uma região sensível de um circuito combinacional pode gerar um pulso transiente de tensão, o qual, se não for mascarado lógica ou eletricamente, poderá se propagar até alguma saída primária, podendo eventualmente ser capturado por um elemento de memória. Por outro lado, a colisão de uma partícula carregada com uma região sensível de um elemento de memória poderá ocasionar a inversão do valor lógico ali armazenado. No primeiro caso, o fenômeno é denominado *Single-Event Transient* (SET), enquanto que no segundo, recebe o nome de *Single-Event Upset* (SEU). Atualmente, os FPGAs se constituem na principal forma de implementação de sistemas digitais, sendo inclusive utilizados em aplicações aeroespaciais e militares. Apesar de existirem FPGAs projetados com mecanismos de proteção, o alto custo de tais componentes inviabiliza seu uso em aplicações convencionais (na superfície terrestre). Por isso, várias técnicas de projeto visando a tolerância a falhas transientes para sistemas implementados em FPGAs têm sido propostas. Tais técnicas são baseadas em redundância espacial, em redundância temporal ou em ambas. Este trabalho tem por objetivo avaliar arquiteturas de somadores tolerantes a falhas voltadas para implementação em FPGAs. Somadores se constituem em circuitos fundamentais que servem de base para a maioria das demais operações aritméticas. Dentre os tipos de somadores analisados encontram-se o *Ripple-Carry*, o *Carry-Lookahead* e o *Carry-Select*. Tais somadores foram sintetizados para FPGAs da Altera utilizando a ferramenta Quartus II.