

DESIGN E IMPLEMENTAÇÃO DE UM CORE TCP/IP EM FPGA. *Carmela Noro Grando, Fernanda Gusmão de Lima Kastensmidt (orient.) (UFRGS).*

O uso cada vez maior de sistemas embarcados gera a necessidade de interconexão entre si, ou mesmo com sistemas de grande porte ou de propósito geral. Uma vez que a possibilidade de se fazer uso destes dispositivos na *Internet* se mostra bastante atraente, poderíamos ter dispositivos eletrônicos captando, processando e disponibilizando o mais variado tipo de informações na *Internet*. Um exemplo disso seria um aparelho de áudio digital portátil, capaz de se conectar e buscar na *Internet* arquivos de áudio, sem o intermédio de outros dispositivos. Para isso, é necessário que o aparelho utilize o protocolo TCP/IP, o qual é utilizado para comunicação via *Internet*. Sendo assim, este trabalho visa o desenvolvimento de um sistema sintetizável em hardware que encapsule o protocolo TCP/IP, assim como, de forma modular, o interfaceamento como meio físico *ethernet*. A implementação do protocolo e da interface está sendo feita em SystemC, sintetizada para Verilog, seguida da sua verificação através de simulação e análise, feitas por software e em placas de FPGA. O sistema é representado por uma máquina de estados, que define uma seqüência temporal das ações executadas pelo protocolo. Num nível superior, a máquina de estados espera por pacotes de dados e identifica o tipo de tratamento que deve ser dado a ele. Há ainda a interface com o meio físico que, no nível mais inferior, realiza operações de leitura e escrita no *buffer* TCP/IP. Atualmente, ambas operações foram implementadas em SystemC, sintetizadas e verificadas em Verilog. Um próximo passo é a elaboração do próximo nível, onde estas operações são utilizadas para a implementação do controlador do dispositivo físico *ethernet*.