

Com a implantação do Sistema Brasileiro de Televisão Digital (SBTVD), abriu-se uma janela de oportunidades para o desenvolvimento de tecnologia nacional. A implantação de terminais de acesso (TA, também denominado *Set-Top Box* em inglês) para a recepção de Televisão Digital e interação com o usuário necessita de circuitos de alto desempenho. Por outro lado, o receptor deve ter um baixo custo, de forma a tornar-se acessível a grande parcela da população. Uma forma de reduzir o custo de um receptor SBTVD é através da integração de seus módulos principais em uma única pastilha de silício. O sistema integrado resultante (SoC – *System on a Chip* em inglês) elimina o uso de diversos chips discretos, reduzindo as dimensões do receptor, simplificando o seu projeto e aumentando a confiabilidade do sistema eletrônico. Aproveitando esta oportunidade o Laboratório de processamento de Sinais e Imagens (LaPSI) integrante do Departamento de Engenharia Elétrica da UFRGS desenvolve vários módulos do receptor de TV Digital.

No contexto do SoC para set-top box, uma vez que o vídeo seja decodificado, ele deve ser exibido corretamente no dispositivo de exibição (monitor LCD ou televisor analógico). Para efetuar a conexão entre a saída do decodificador de vídeo e o dispositivo de exibição é necessário que seja feita uma conversão das informações do vídeo, uma vez que os dispositivos de exibição usam formatos de entrada diferentes do sinal fornecido pelo decodificador de vídeo. Uma das principais conversões que devem ser implementadas é a conversão entre os espaços de cores YCbCr e RGB. Isso decorre do fato que o decodificador de vídeo H.264 utiliza na sua saída sinais no formato YCbCr, ao passo que grande parte dos dispositivos de exibição (p. ex. monitores LCD) utilizam o formato RGB. Note-se que o formato YCbCr pode obedecer à recomendação ITU-R Recommendation BT.601-6, no caso de vídeo em resolução SDTV, ou à recomendação ITU-R Recommendation BT.709-5, no caso de vídeo em resolução HDTV.

Neste trabalho foi realizado o desenvolvimento de módulos de hardware VHDL que permitem a conversão entre os espaços de cor YCbCr e RGB, levando em conta as recomendações ITU-R Recommendation BT.601-6 e BT.709-5. Inicialmente foi feita uma revisão bibliográfica na literatura disponível e posterior implementação utilizando o Matlab que comprovou o correto funcionamento de uma função de conversão de acordo com as referências bibliográficas. Após todo o estudo no Matlab, foi iniciado o desenvolvimento do hardware em VHDL, utilizando o ambiente ISE da Xilinx. Esse ambiente permite a simulação e implementação dos módulos de hardware.

Os módulos gerados em VHDL foram validados em simulação e em placa de prototipagem apropriada, e depois integrados ao restante dos módulos de hardware.