

078

FERRAMENTA DE OTIMIZAÇÃO DE ATRASO E POTÊNCIA COM VÁRIOS MÉTODOS.*Alexandre Capra Fritsch, Ricardo Augusto da Luz Reis (orient.) (UFRGS).*

A crescente demanda pela miniaturização dos equipamentos eletrônicos, bem como a necessidade de maximização de seu tempo de operação, torna imprescindível a utilização de técnicas que auxiliem na otimização do consumo de potência de um circuito, tornando-o mais econômico. Duas destas técnicas são Dual Threshold CMOS e SCCG (Static CMOS Complex Gates, ou portas lógicas complexas). A Dual Threshold CMOS consiste em utilizar tensões de threshold diferentes dentro do circuito e sua vantagem é que pode reduzir o consumo de potência estática nos modos standby e active. Uma abordagem diferente é tomada na Substituição por SCCG, onde um conjunto de portas lógicas básicas (NAND, NOR, NOT) é substituído por uma portal lógica complexa que, executando a mesma função lógica, possui menos transistores e assim, possui um menor atraso e um menor consumo de potência. Este trabalho visa o desenvolvimento de uma ferramenta CAD que analisa o consumo de potência e atraso em Circuitos Integrados CMOS em nível lógico pela utilização das técnicas de otimização de consumo de potência citadas anteriormente, permitindo assim, a escolha do método que obtenha o melhor resultado de comparação. A ferramenta está em fase inicial implementação, desta forma não dispomos ainda de resultados. (PIBIC).