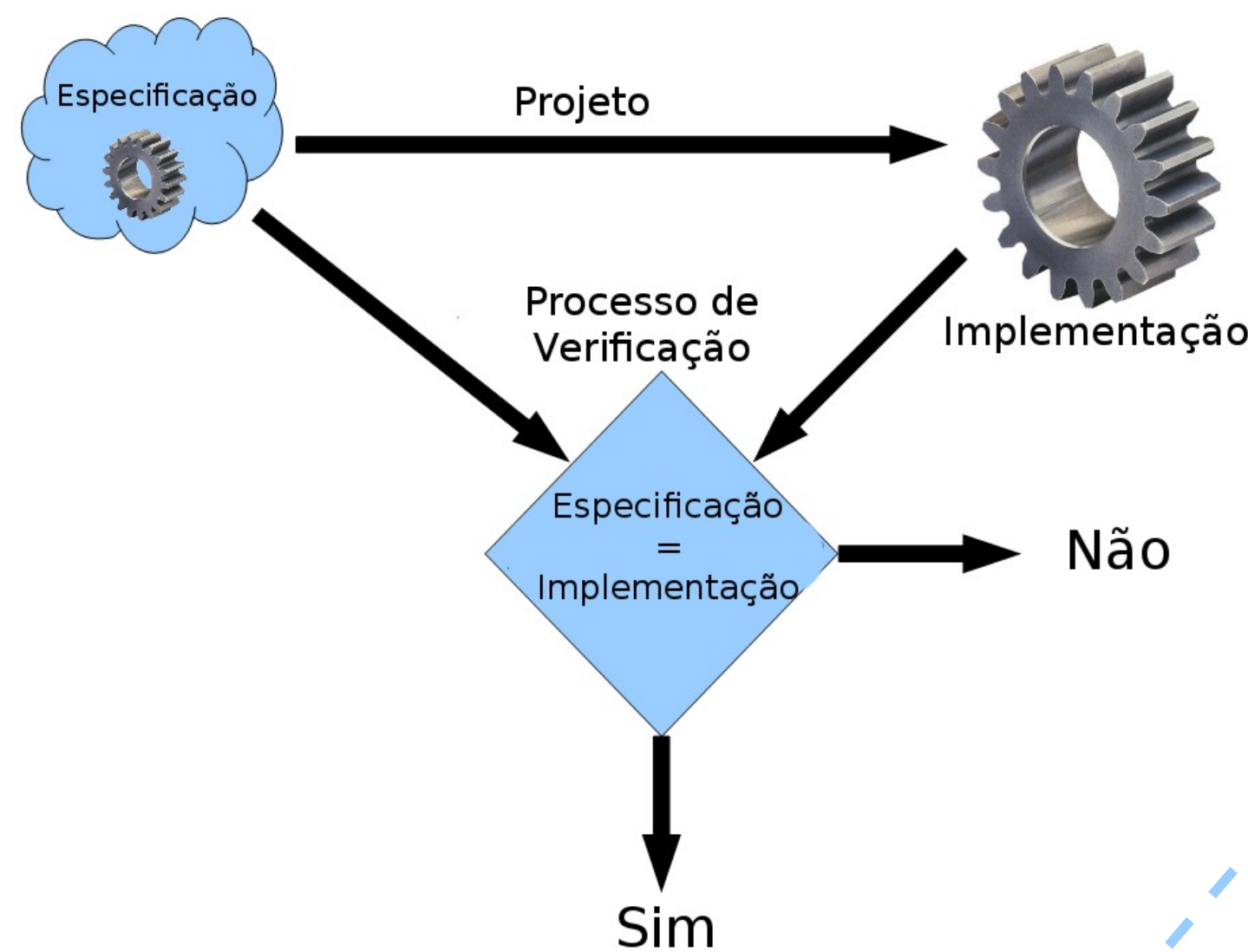


Geração de Estímulos no Processo de Verificação Funcional

Paulo André Haacke, Samuel Nascimento Pagliarini, Fernanda Lima Kastensmidt



1 Verificação Funcional



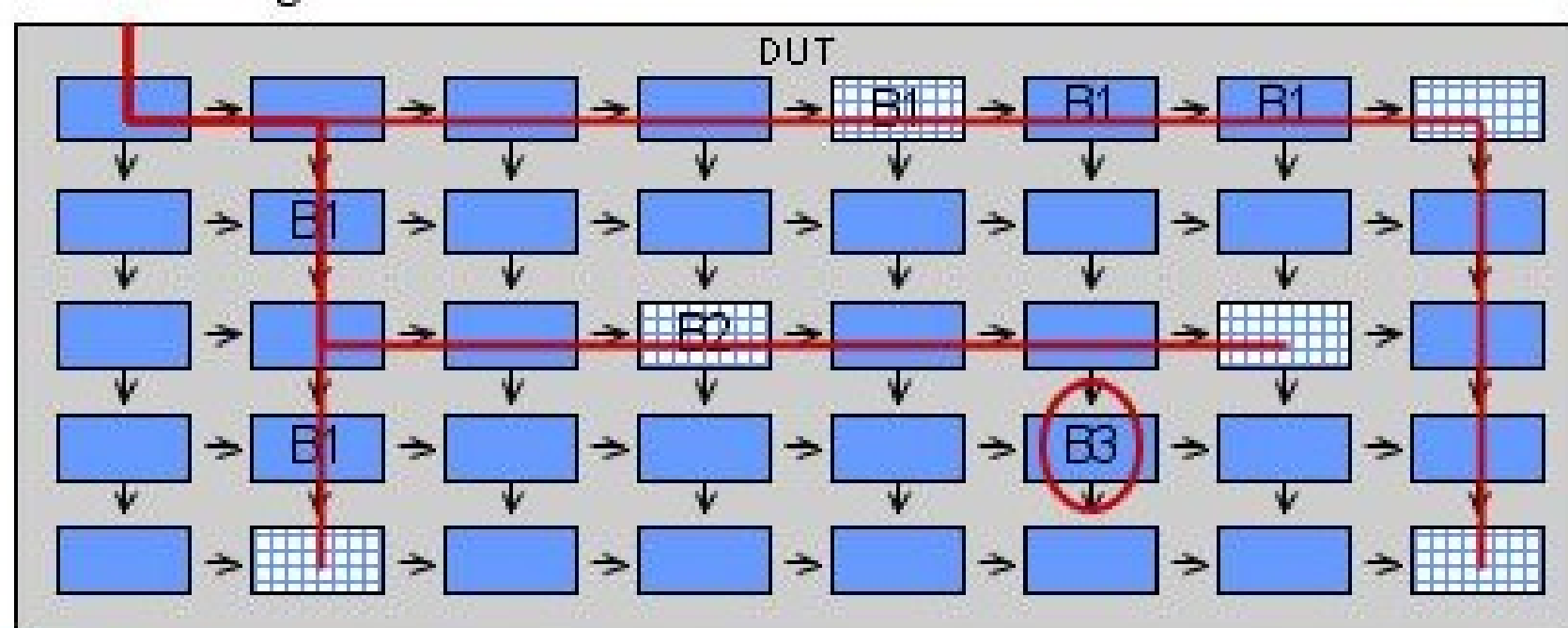
2 Desafios da VF

- Gerar as entradas e transições entre estados necessárias.
- Detectar qualquer comportamento incorreto do projeto
- Métricas de cobertura
- Velocidade de simulação

Estratégias em Geração de Estímulos

3 Randômica Direta

Estímulos são gerados randômicamente para toda a extensão de entradas possíveis.

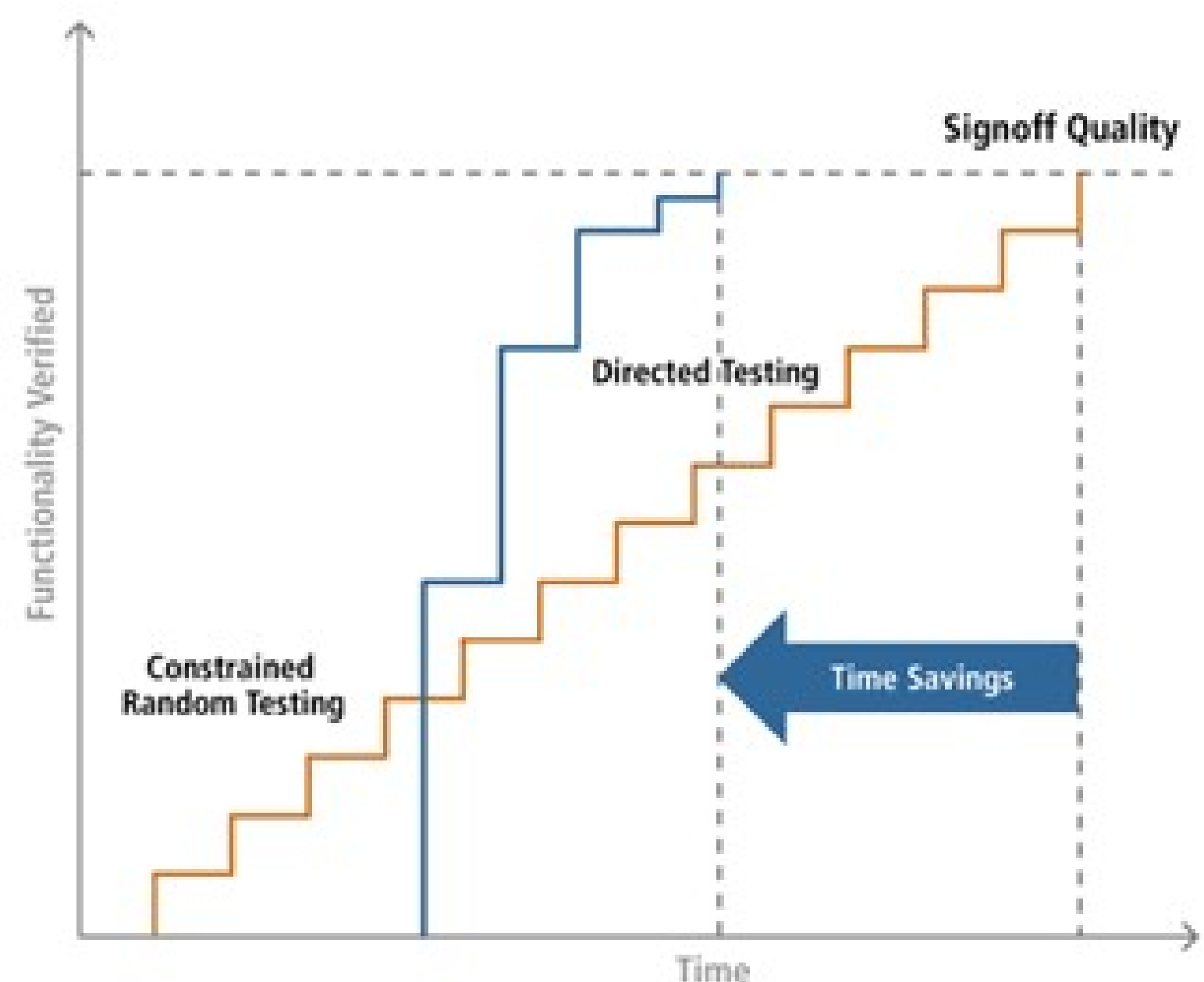


Problema

Nessa estratégia, o consumo de tempo acompanha o aumento da complexidade dos circuitos. Como a complexidade tem aumentado exponencialmente (como previsto pela enormemente conhecida Lei de Moore), usar esse método se torna impraticável em relação ao tempo utilizado para atingir a cobertura desejada.

4 Randômica Limitada

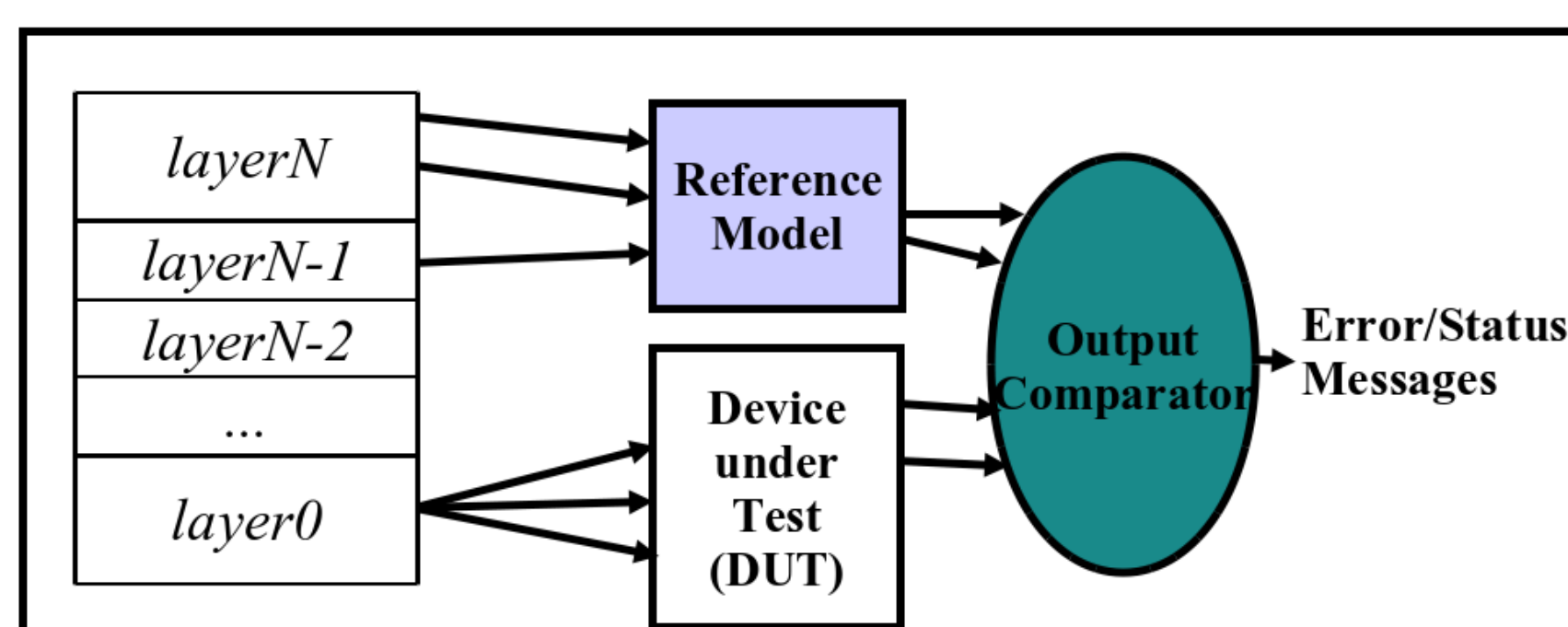
Testbench Automation
Verification Productivity



- Algumas regras são usadas para limitar e gerenciar a extensão das possíveis entradas.
- Regras são criadas com base na especificação
- Proporciona ao engenheiro a possibilidade de focar nas funcionalidade de maior prioridade.
- Necessita de uma "engine" para tratar as regras.

5 VEasy

Ferramenta focada na solução dos desafios da verificação funcional



- Contem um simulador RTL embutido
- Contem uma GUI que permite:
 - Inspeção de cobertura
 - Criação de casos de teste baseado em sequências
- Usa metodologia por camadas