



# PROCESSADOR INTEGRADO PARA REDES DE SENSORES SEM FIO



<http://www.lapsi.eletr.ufrgs.br/>

Auxiliar de pesquisa: Guilherme Augustus Chagas

Orientação: Aleksandro Bonatto, André Borin e Altamiro Susin (Coordenador)

## Projeto INCT NAMITEC

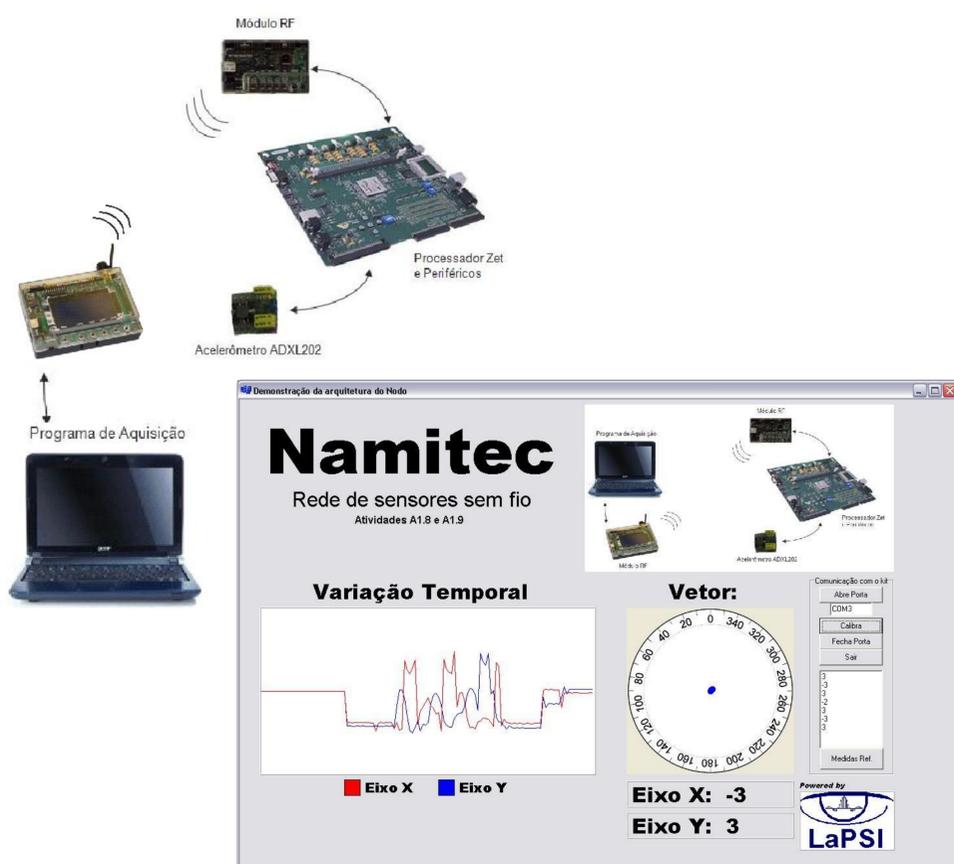
O Instituto Nacional de Ciência e Tecnologia (INCT) NAMITEC tem como objetivo principal realizar pesquisa e desenvolvimento em sistemas micro e nanoeletrônicos integrados inteligentes, que propiciem a realização de sistemas eletrônicos autônomos tais como redes de sensores inteligentes, sistemas embarcados e sistemas auto-ajustáveis, com aplicações em particular em agricultura de precisão, no controle ambiental, em energia, na instrumentação biomédica, na indústria automotiva e aeroespacial e nas telecomunicações.

## Redes de Sensores Sem Fio – RSSF

O uso de circuitos integrados em sistemas de comunicação móvel vem ganhando mercado devido à larga densidade de integração e baixo consumo de potência, entre outros. Uma característica importante de tal sistema é a capacidade de reconfigurabilidade, pela grande diversidade de aplicações existentes.

Esse trabalho tem como meta projetar um sistema de comunicação móvel, implementado em tecnologia CMOS, com capacidade de processamento autônomo das informações e reconfigurabilidade das aplicações. As funcionalidades são agregadas sob demanda das aplicações, e a programação é configurada via software.

O projeto do nó-sensor, principal elemento da RSSF, objetiva desenvolver um sistema com capacidades de: sensoriamento, aquisição de sinais analógicos, controle de saídas digitais e analógicas e processamento digital de sinais.



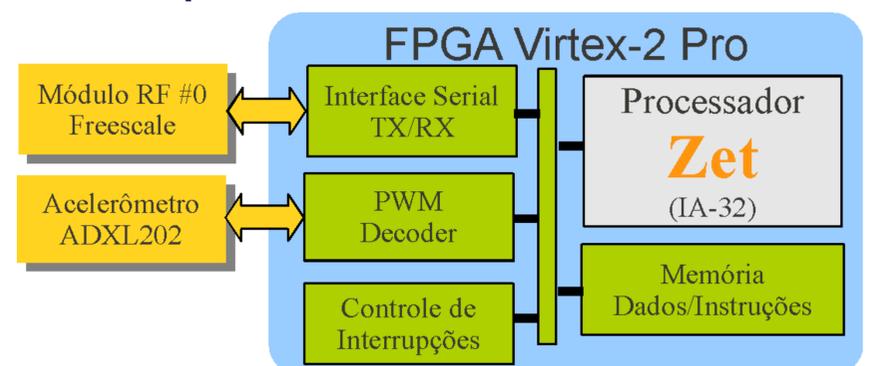
## Projeto e Implementação do Nó-Sensor

O nó-sensor é baseado numa arquitetura de SoC (System on Chip) que integra um processador, periféricos, memória e interfaces de comunicação num único sistema.

O processador escolhido para o nó-sensor é uma implementação open-source do processador Zet, de arquitetura CISC IA-32 (x86) de 16-bits. Descrito em linguagem Verilog, pode ser implementado em dispositivos FPGA's Altera ou Xilinx (5,6K LUT's e 25 MHz, para Virtex-2 Pro), e também ser implementado para ASIC.

Para completar o protótipo do SoC, foi utilizado um sensor acelerômetro biaxial (ADXL202 – saída PWM com 220Hz), um nó sensor freescale – ZigBee como transceiver do SoC e um nó freescale – ZigBee para interface com o computador através da porta serial.

## Arquitetura Base do Nó-Sensor



## Protótipo para teste da RSSF

Para testes e validação do modelo de SoC para RSSF, foi criado um protótipo com base na arquitetura apresentada acima. O protótipo tinha por função enviar ao computador pela rede sem fio dados de inclinação nos eixos x e y e receber comandos de controle (como, por exemplo, utilizar a inclinação atual como novo zero do sistema).

No computador, foi desenvolvida uma interface em C. Essa interface recebe as informações das inclinações e mostra na tela através de um vetor que a magnitude e a direção da inclinação.

## Resultados e Conclusões

O protótipo do nó-sensor está em fase de implementação e testes. Atualmente explora-se a flexibilidade da plataforma para integração de diferentes sensores e a implementação de um sistema operacional de tempo-real para suporte à diferentes aplicações do sistema. Abaixo, alguns dados da síntese do protótipo atual em FPGA.

Resultados de Síntese para Virtex-II	
LUT's	20%
BRAMs	1%
Frequência	25 MHz

