

088

**AUMENTANDO A CONFIABILIDADE DE SRAM-BASED FPGAS ATRAVÉS DE ROTEAMENTOS REDUNDANTES.** *Caio Kinzel Filho, Luigi Carro, Fernanda Lima Kastensmidt (orient.) (UFRGS).*

Este trabalho propõe um novo método de tolerância a falhas para lidar com defeitos no roteamento de um SRAM-Based FPGA, onde o roteamento é controlado por células de memória. Uma falha em uma dessas células de memória pode provocar o efeito de uma conexão em aberto ou em curto com outra conexão, gerando assim um erro no circuito digital implementado no FPGA. Técnicas como Triple Modular Redundancy (TMR) podem ajudar a reduzir o número de erros devido a essas falhas, porém há um conjunto de falhas no roteamento que podem afetar dois ou mais módulos redundantes distintos. O votador neste caso não é capaz de votar a resposta correta. A ideia deste trabalho é adicionar redundâncias locais no roteamento, para que assim, quando uma conexão existente falhar, a conexão redundante garanta que o sinal se propague ao seu destino. O método proposto é baseado na duplicação e conexões internas críticas (aquelas que podem vir a causar erros em mais de um módulo do TMR). Foi feita uma classificação detalhada de cada tipo de falha no roteamento e como tratá-las a partir do método apresentado. Um algoritmo para encontrar possibilidades de duplo roteamento foi desenvolvido. A partir de experimentos realizados com a família Virtex de FPGAs da Xilinx, obtivemos resultados preliminares mostrando que o método elimina os erros devido às falhas no roteamento quando a redundância é efetuada, porém, pode-se observar que por motivos de arquitetura interna do FPGA, em alguns casos não foi possível realizar a duplicação de conexões de maneira local, ou seja, alguns casos exigem que o roteamento seja duplicado totalmente desde a origem até o destino.