



Evento	Salão UFRGS 2018: SIC - XXX SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
Ano	2018
Local	Campus do Vale - UFRGS
Título	VeriCI - Plataforma de Verificação de Circuitos Integrados
Autor	RAMON YAGO DA CRUZ JACQUES VIEIRA
Orientador	ALEXSANDRO CRISTOVÃO BONATTO

VeriCI - Plataforma de Verificação de Circuitos Integrados

Autor: Ramon Yago da Cruz Jacques Vieira

Orientador: Alexsandro Cristóvão Bonatto

Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Sul (IFRS) - *Campus Restinga*, Porto Alegre, RS

O projeto VeriCi tem como propósito, desenvolver um sistema controlado para realizar o teste de Circuitos Integrados (CI) digitais encapsulados denominados de ASIC (*Application Specific Integrated Circuit*), como: microcontroladores, decodificadores digitais, memórias, sensores digitais de temperatura, pressão e umidade, além de circuitos lógicos de uso geral. A importância dos testes é reduzir o custo de produção de uma fábrica, uma vez que o teste de cada circuito é uma tarefa lenta e dentro de uma linha de produção, testar todos os chips de um produto pode custar boa parte do tempo entre o projeto e a comercialização. Quando um CI falha, dentro de um produto, é necessário fazer-se o recall e a sua substituição, o que gera custos para a empresa e também a diminuição da confiança do cliente. Devido ao fluxo de produção de CIs ser muito intenso e exigir testes mais precisos e eficientes surgiu a oportunidade de inovar criando uma plataforma de baixo custo para realizar a verificação funcional de CIs. Com isso o principal objetivo deste projeto é desenvolver uma plataforma de verificação de circuitos integrados digitais, combinacionais ou sequenciais. A aplicação principal deste projeto é para o teste de funcionamento de circuitos integrados utilizados pela indústria eletroeletrônica, durante a verificação total ou parcial (por amostragem) de lotes de componentes eletrônicos, antes da montagem dos produtos ou equipamentos. Para isso será utilizado FPGA (*Field Programmable Gate Array*) para implementar um circuito digital que fornecerá os padrões de teste para o CI a ser testado. Esta aplicação tem por objetivo realizar os testes de funcionamento de um CI digital, saído de uma fábrica, após o seu encapsulamento. A partir deste projeto, pretende-se implementar um sistema que possibilite realizar diferentes testes funcionais para um chip, através de escritas, leituras e verificação, e através da inserção de vetores de teste usando o canal de *Scan Chain* do chip a ser testado.

Até o momento foi realizado o sistema que irá controlar a tensão de alimentação que é feita através de um sinal PWM, com filtro para conversão em sinal contínuo. A tensão ajustável é usada como tensão de referência para energizar o circuito a ser testado. A medição de corrente fornecida pela fonte é usada para limitar a corrente elétrica e tensão com isso não danificando CI na hora da verificação. O filtro utilizado no sistema, foi projetado especificamente para essa implementação e a fabricação da Placa de Circuito Impressa (PCI) do projeto, assim como as demais PCIs, serão feitas na fresa CNC do *campus*. Após isso iniciou-se a rotina de testes para o microcontrolador Risco, o plano de testes e diagnose foram elaborados para validar amostras do chip Risco. Essa rotina teve início com a inspeção visual do CI; testes de continuidade sem alimentar o circuito com o objetivo de verificar se não haviam curtos entre Vdd, Gnd e pinos de entrada e saída; e por fim o teste de alimentação controlada. A primeira alimentação de um circuito integrado recém projetado pode danificá-lo antes mesmo de conseguir realizar os testes de validação do chip e design. Para eliminar esta possibilidade, é necessário alimentar o componente gradativamente, esse procedimento faz parte do teste de "bring-up". Durante o teste de alimentação detectou-se algumas inconsistências com o método utilizado, o qual utilizava protoboard, um soquete ZIF (*"Zero-Input Force"*) do tipo QFP44, para facilitar a troca dos CIs testados, e diversos fios para as conexões, isso impossibilitava a autenticação dos dados coletados e por isso está se implementando o sistema sob uma nova placa para realizar todos os testes de validação.