



## SALÃO DE INICIAÇÃO CIENTÍFICA XXVIII SIC

paz no plural



<b>Evento</b>	Salão UFRGS 2016: SIC - XXVIII SALÃO DE INICIAÇÃO CIENTÍFICA DA UFRGS
<b>Ano</b>	2016
<b>Local</b>	Campus do Vale - UFRGS
<b>Título</b>	Um novo método de busca de funções majoritárias em uma estrutura And-Inverter-Graph (AIG)
<b>Autor</b>	FELIPE LEIVAS MACHADO
<b>Orientador</b>	ANDRE INACIO REIS

# Um novo método de busca de funções majoritárias em uma estrutura And-Inverter-Graph (AIG)

**Autor:** Felipe Leivas Machado

**Orientador:** André Inácio Reis

A evolução na microeletrônica é baseada no scaling do transistor MOS e na evolução das ferramentas de CAD. Ferramentas de CAD para eletrônica, transformam a descrição HDL do circuito em uma outra estrutura de dados para então realizar síntese lógica e síntese física. Diferentes estruturas de dados de representação lógica impactam na performance final do circuito, em termos de delay, potência e área.

Dentre as diferentes estruturas de representação lógicas que já foram propostas podemos citar Boolean networks, soma de produtos, binary decision diagrams, e and inverter graph (AIG). Pelo que se tem conhecimento, as ferramentas estado-da-arte da indústria e da academia utilizam AIG como estrutura, que é um grafo acíclico direcionado (DAG) onde cada nodo representa uma AND2 e as arestas podem representar fios com ou sem inversão.

Recentemente, o trabalho proposto por Amaru et.al apresentou uma nova estrutura de dados para substituir o AIG. A estrutura é um DAG, assim, como o AIG, onde cada nodo representa uma função majoritária de 3 entradas. Além de apresentar a estrutura, o trabalho propôs diversos algoritmos de otimização lógica. Os resultados apresentados demonstram melhoras em relação à potência dinâmica, potência estática e área, para diferentes frequências de operação definidas, tanto na síntese de circuitos para FPGA quanto na síntese de ASIC (sigla).

Um função majoritária de três entradas pode implementar uma função AND (OR) de duas entradas fixando uma constante '0' ('1') em uma das entradas. Portanto, uma maneira de transformar um AIG em um MIG é transformar cada nodo AND2 em um nodo MAJ3. Porém, essa abordagem é ineficiente, uma vez que, por exemplo, um conjunto de nodos cinco nodos AND2 que implementam uma majoritária de três entradas poderiam ser substituídos por apenas um nodo MAJ3.

A proposta desse trabalho é propor um método que transforma uma descrição de um circuito na estrutura AIG em uma estrutura MIG, reduzindo o número de nodos na estrutura. Para isso o método percorre o AIG procurando padrão de estruturas que implementam a função majoritária de três entradas. Os resultados comparam o método proposto com a abordagem um pra um (cada nodo AND2 vira um nodo MAJ3), e demonstram uma redução de 18% no número de nodos na estrutura MIG gerada.