

2276 IMPLEMENTAÇÃO DE REDES A CAPACITORES CHAVEADOS COM CAPACITORES NÃO-LINEARES.
S. A. Schmitt Filho. (Laboratório de Instrumentação Eletrônica, Deptº de Engenharia Elétrica, UFSC).

A maior parte das tecnologias de circuitos integrados atuais está otimizada para circuitos digitais. Apesar da tendência para implementação de sistemas digitais de processamento de sinal, os circuitos analógicos sempre serão necessários como interface entre o sistema digital e o mundo físico. O mais eficiente método para realizar funções analógicas em tecnologia CMOS tem sido a bem conhecida técnica de capacitores chaveados. O objetivo deste trabalho é demonstrar a compatibilidade de circuitos a SC com os processos atuais de VLSI. Satisfazendo a condições triviais, circuitos a SC contendo capacitores não-lineares podem processar tensão de forma altamente linear, sendo implementáveis em qualquer tecnologia MOS digital. Foi implementado um circuito a SC bem conhecido, utilizando-se porém capacitores não-lineares. Esta implementação foi objeto de testes para quantificação da distorção devida aos capacitores não-lineares. Inicialmente foi feita uma criteriosa seleção em um lote de transistores de potência, tendo os selecionados o maior casamento possível entre si. Estes transistores foram usados como capacitâncias não-lineares. Em seguida criou-se uma placa de circuito impresso para montagem de redes a capacitores chaveados. Tanto na concepção da placa quanto na montagem do circuito foram utilizadas técnicas que minimizassem a captação de ruído por parte do circuito. Verificou-se a função de transferência do circuito e realizou-se testes preliminares de linearidade utilizando osciloscópio. Com um analisador de sinal mediu-se a distorção harmônica nos nós intermediários e na saída da rede. Os resultados que serão apresentados demonstram a compensação das não-linearidades internas do circuito, com melhoria na distorção de, pelo menos, 30 dB dos nós intermediários para a saída. Estes experimentos vêm em apoio ao desenvolvimento teórico anteriormente realizado neste laboratório. É proposto que redes a capacitores chaveados de qualquer ordem altamente lineares podem ser implementadas em qualquer tecnologia MOS digital, desde que observadas algumas condições. (CNPq).